BASIC DESIGN RULES

LAYOUTEN NACH DEN WE PARAMETERN UND DIE LEITERPLATTE PASST

Andreas Schilpp

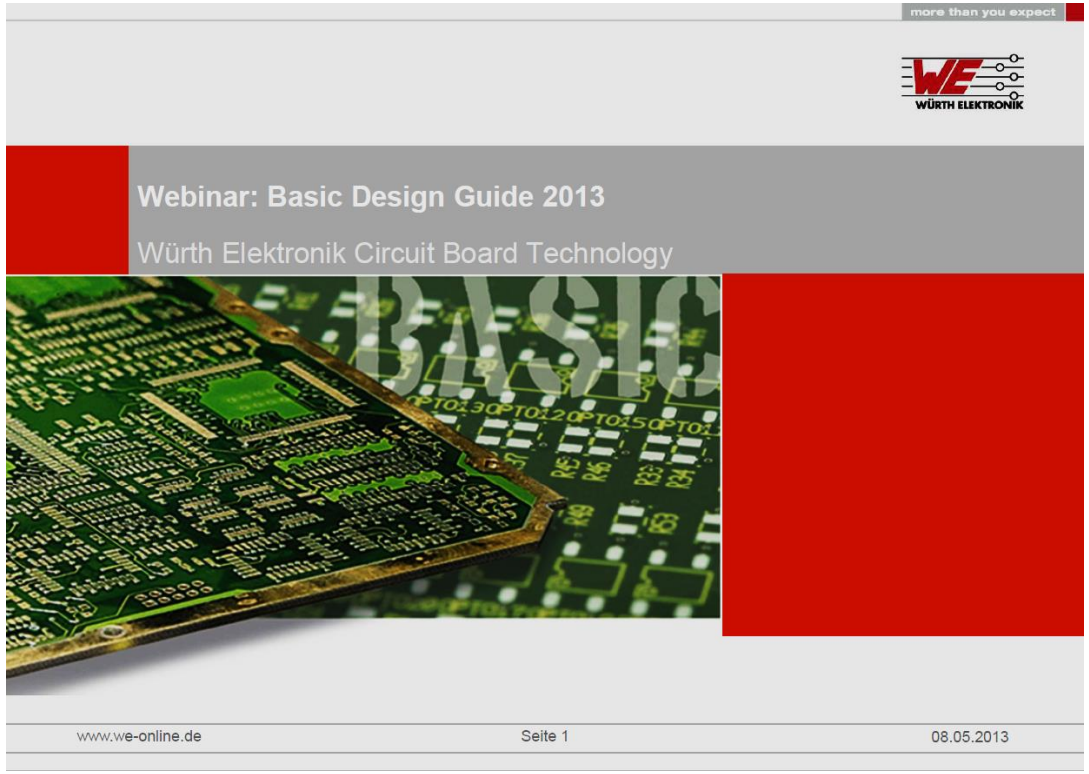
WÜRTH ELEKTRONIK MORE THAN YOU EXPECT

HERZLICH WILLKOMMEN ZUM JUBILÄUMSWEBINAR

10 Jahre Würth Elektronik Leiterplatten-Webinare

- Das erste Webinar Ihrer Top 3, ursprünglich im Mai 2013 angeboten, ist aktueller denn je: Vor kurzem wurden die Würth Elektronik BASIC Design Rules überarbeitet und neu strukturiert.

- Erste Sendung: 07.05.2013
- DE: 78 Teilnehmer



AGENDA

BASIC Design Rules: Layouten nach den WE Parametern und die Leiterplatte passt

1. BASIC und Standard, was ist der Unterschied?
2. Vorstellung der neuen BASIC Design Rules
   - Geltungsbereich
   - Inhalte
   - Was hat sich geändert?
3. Hintergrundinformationen zu den Änderungen
   - Prozesse zur Kupferstrukturierung
   - Spezifikation der Kupferschichtdicke nach IPC
   - Aspect ratio bei Bohrungen
4. Anwendungsbeispiel

Andreas Schilpp
Technisches Marketing

BASIC UND STANDARD - WAS IST DER UNTERSCHIED?

Definitionen

STANDARD

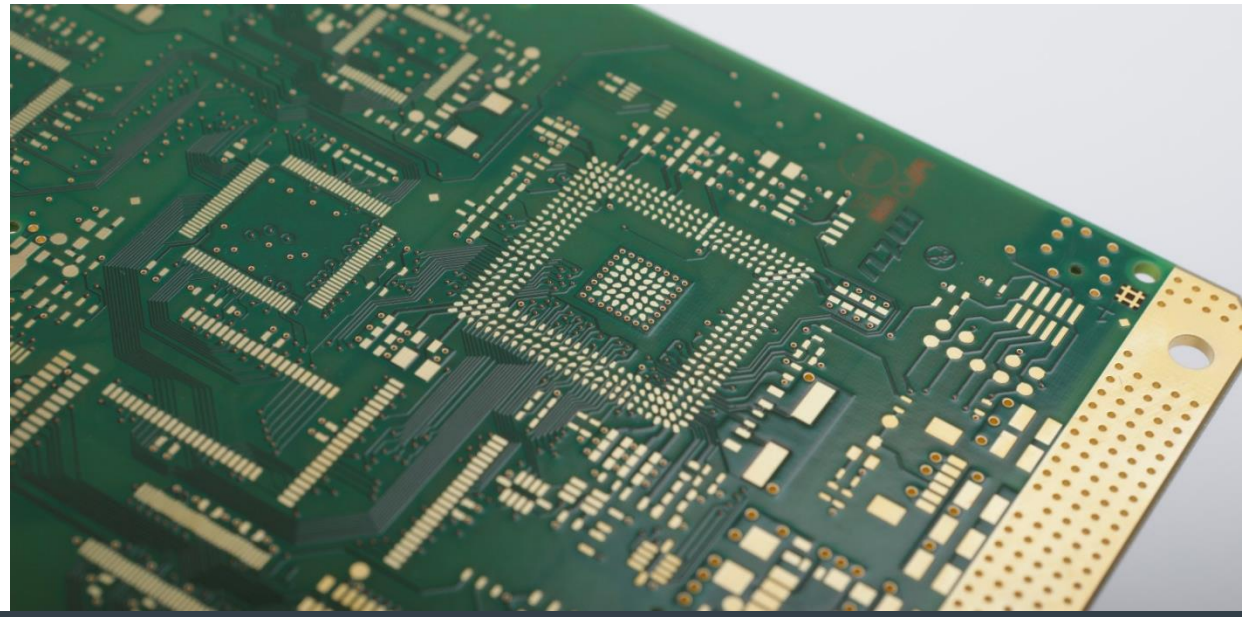
- eine Kategorie oder Klassifizierung
  - lieferbar aus allen Werken
  - zum günstigen Standard-Preis
  - weitere Kategorien sind
    - Advanced
    - (Leading Edge / State-of-the-Art)
- Standard / Advanced gibt es in allen Technologien

Weiteres Beispiel für Standards

- Standard Stackup
  - Material auf Lager, Abläufe standardisiert
  - Standard-Prozesse sichern hohe Qualität und günstige Preise bei kurzen Lieferzeiten

BASIC

- eine Technologie. Unter BASIC Technologie fassen wir
  - einseitige,
  - doppelseitige und
  - Multilayer-Leiterplatten zusammen.



TIPP
NUTZEN SIE STANDARDS

Nutzung von Standards:

- Standardmaterial
- Materialdatenbank des Leiterplattenherstellers (falls verfügbar)
- Standard Layerstacks auch digital zum Import
- Standard Designregeln
- Standard Lieferspezifikation
- Standardverpackung
- ...

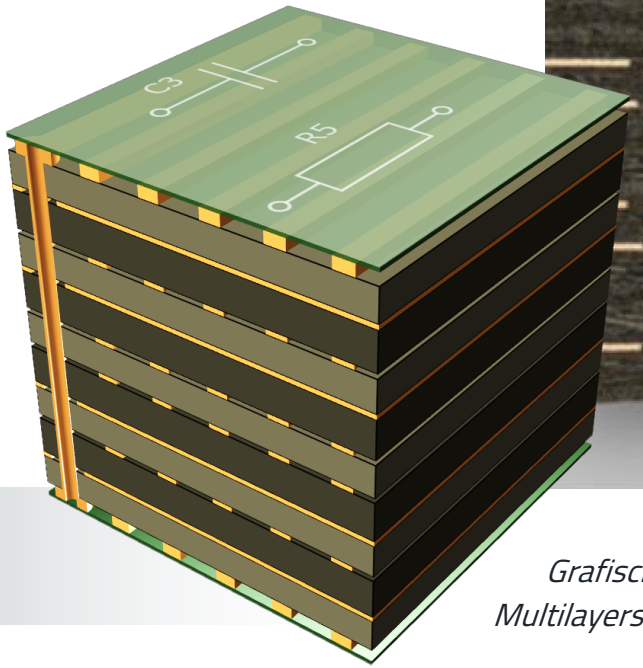
BASIC TECHNOLOGIE – VARIANTE MULTILAYER

Die dritte Generation in der Leiterplattengeschichte zeichnet sich durch einen mehrlagigen Aufbau aus, der durch das Verpressen von Kupferfolien, kupferkaschierten Innenlagen-kernen und Prepregs auf FR4-Basis entsteht.

Dem offensichtlichen Mehraufwand mit höheren Kosten stehen viele Vorteile gegenüber:

- Mehr Ebenen zur Entflechtung von komplexeren Bauteilen, beispielsweise in BGA-Bauform
- Designmöglichkeit von Stromversorgungssystemen zur Verbesserung der Powerintegrität und der EMV
- Designmöglichkeit von Übertragungsleitungen mit definierter Impedanz zur Verbesserung der Signalintegrität

Multilayer verwenden kleine durchgehende Vias zur Lagenverbindung, auch PTH (Plated Through Holes) genannt.

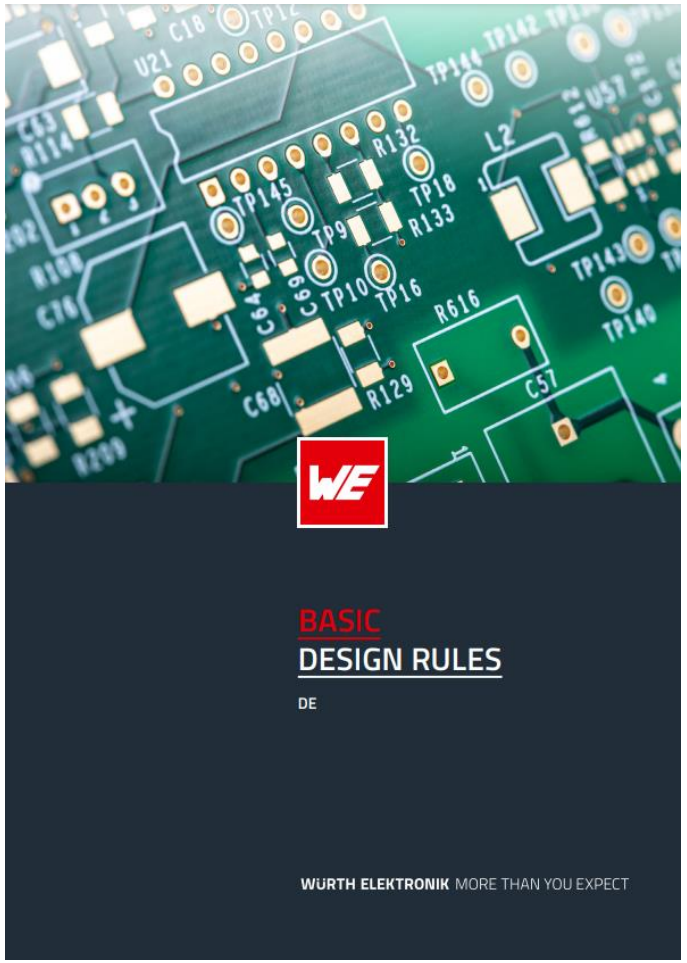


Grafischer Layerstack eines Multilayers mit 10 Kupferlagen

Mikroschliff

DIE NEUEN BASIC DESIGN RULES

Inhalte



1 Anwendungsbereich ____ 03

2 Grundlegende Hinweise ____ 03

3 BASIC Basismaterial ____ 03

4 BASIC Standard Stackups ____ 03

5 Kupferstrukturen, Abstände ____ 04

6 Bohrungen, Bohrungspads, Restringe, Abstände ____ 06

7 Kantenmetallisierung ____ 07

8 Lötstoppmaske ____ 07

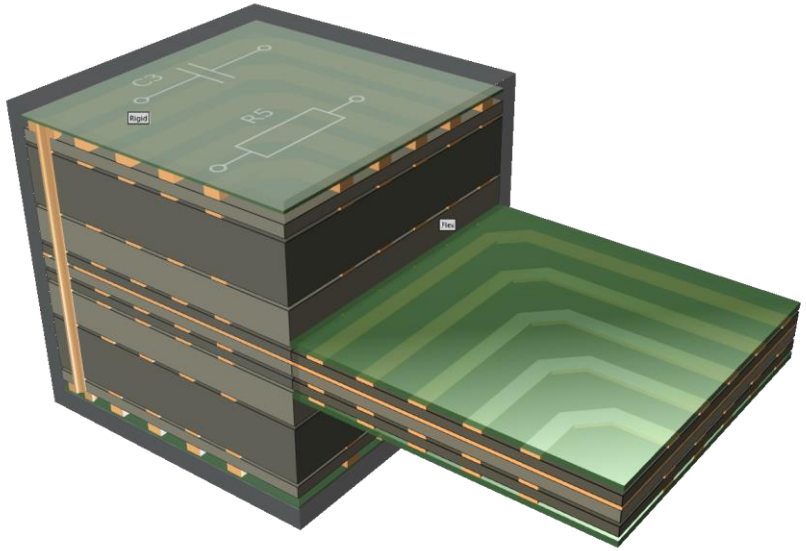
9 Lötabdecklack ____ 08

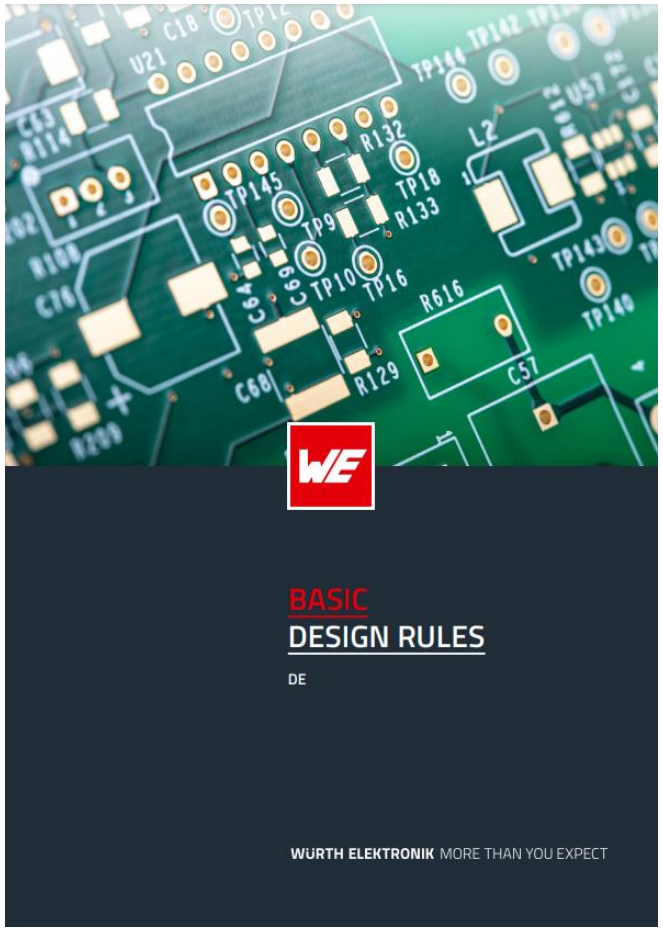
10 Kennzeichnungen ____ 08

DIE NEUEN BASIC DESIGN RULES

Geltungsbereich

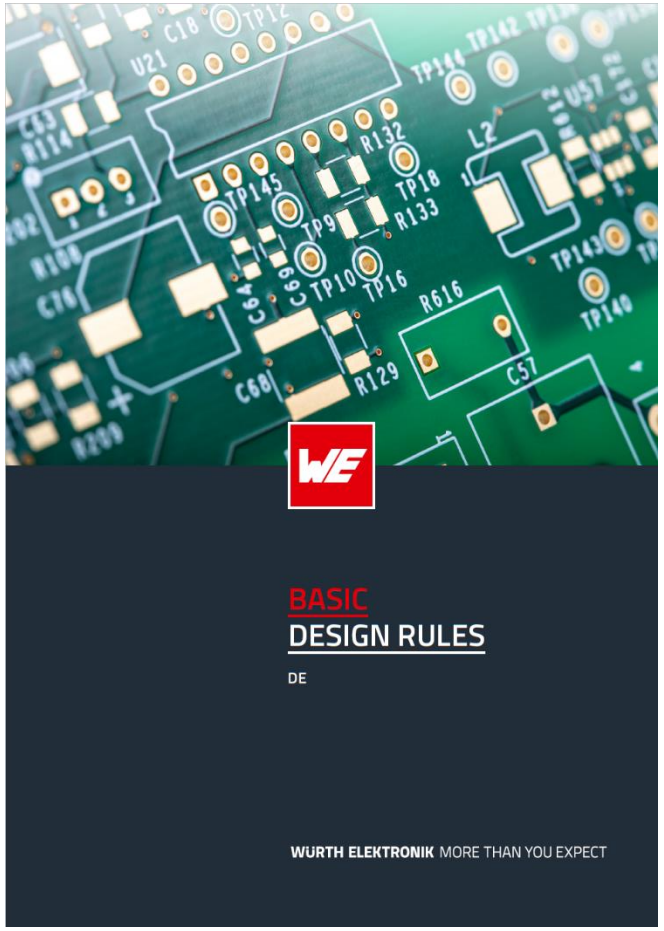
- Die BASIC Designparameter (Kupferstrukturen bzw. Abstände, Bohrungen, Lötstoppmaske, Kennzeichnungen und Lötoberflächen) gelten grundsätzlich für alle Leiterplattentechnologien, über BASIC hinaus beispielsweise auch für
  - HDI Microvia,
  - Embedding Technologie oder
  - Flex-Lösungen.

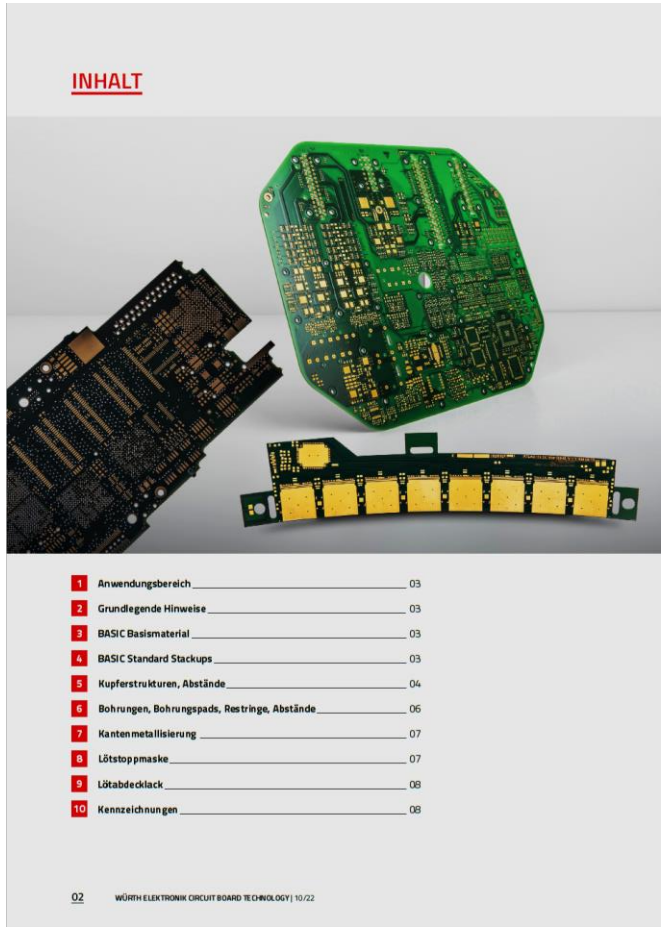




DIE NEUEN BASIC DESIGN RULES

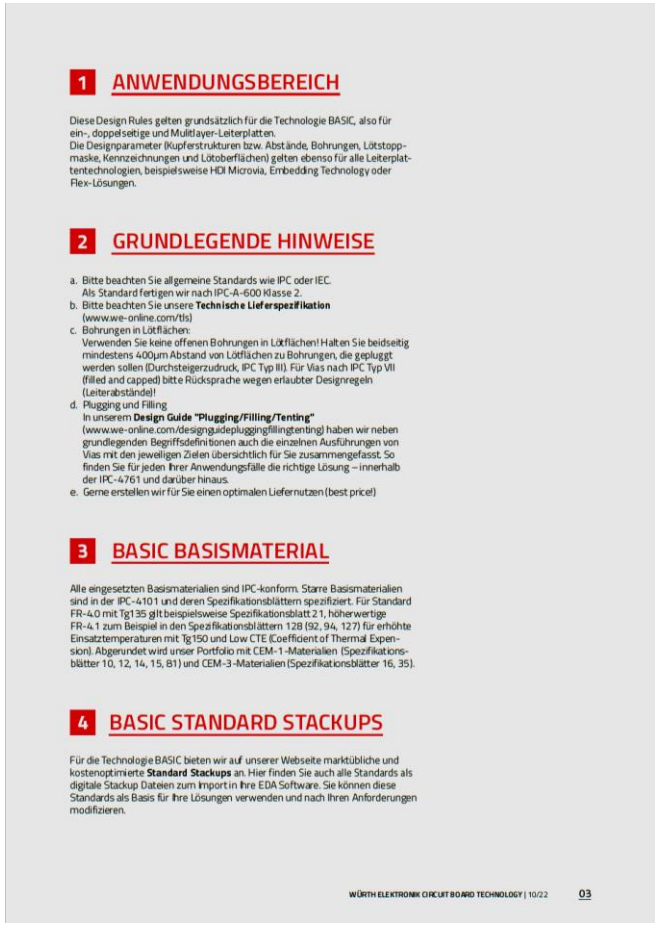
Flyer





INHALT

1 Anwendungsbereich 03
2 Grundlegende Hinweise 03
3 BASIC Basismaterial 03
4 BASIC Standard Stackups 03
5 Kupferstrukturen, Abstände 04
6 Bohrungen, Bohrungspads, Restringe, Abstände 06
7 Kantenmetallisierung 07
8 Lötstoppmaske 07
9 Lötabdecklack 08
10 Kennzeichnungen 08



1 ANWENDUNGSBEREICH

Diese Design Rules gelten grundsätzlich für die Technologie BASIC, also für ein-, doppelseitige und Mulitlayer-Leiterplatten.
Die Designparameter (Kupferstrukturen bzw. Abstände, Bohrungen, Lötstoppmaske, Kennzeichnungen und Lötoberflächen) gelten ebenso für alle Leiterplattentechnologien, beispielsweise HDI Microvia, Embedding Technology oder Flex-Lösungen.

2 GRUNDLEGENDE HINWEISE

a. Bitte beachten Sie allgemeine Standards wie IPC oder IEC.
Als Standard fertigen wir nach IPC-A-600 Klasse 2.
b. Bitte beachten Sie unsere **Technische Lieferspezifikation** (www.we-online.com/tls)
c. Bohrungen in Lötflächen:
Verwenden Sie keine offenen Bohrungen in Lötflächen! Halten Sie beidseitig mindestens 400µm Abstand von Lötflächen zu Bohrungen, die gepluggt werden sollen (Durchsteigerzudruck, IPC Typ III). Für Vias nach IPC Typ VII (filled and capped) bitte Rücksprache wegen erlaubter Designregeln (Leiterabstände)!
d. Plugging und Filling
In unserem **Design Guide "Plugging/Filling/Tenting"** (www.we-online.com/designguidepluggingfillingtenting) haben wir neben grundlegenden Begriffsdefinitionen auch die einzelnen Ausführungen von Vias mit den jeweiligen Zielen übersichtlich für Sie zusammengefasst. So finden Sie für jeden Ihrer Anwendungsfälle die richtige Lösung – innerhalb der IPC-4761 und darüber hinaus.
e. Gerne erstellen wir für Sie einen optimalen Liefernutzen (best price!)

3 BASIC BASISMATERIAL

Alle eingesetzten Basismaterialien sind IPC-konform. Starre Basismaterialien sind in der IPC-4101 und deren Spezifikationsblättern spezifiziert. Für Standard FR-4 0 mit Tg135 gilt beispielsweise Spezifikationsblatt 21, höherwertige FR-4 1 zum Beispiel in den Spezifikationsblättern 128 (92, 94, 127) für erhöhte Einsatztemperaturen mit Tg150 und Low CTE (Coefficient of Thermal Expension). Abgerundet wird unser Portfolio mit CEM-1-Materialien (Spezifikationsblätter 10, 12, 14, 15, 81) und CEM-3-Materialien (Spezifikationsblätter 16, 35).

4 BASIC STANDARD STACKUPS

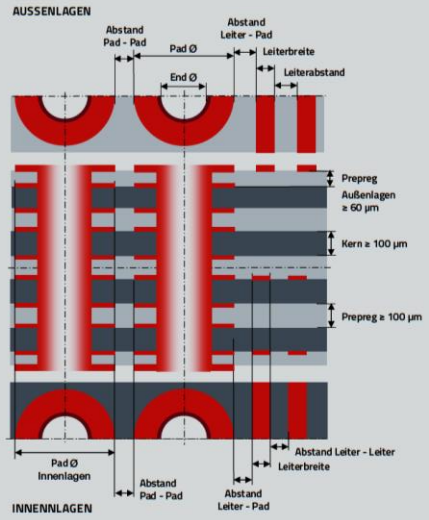
Für die Technologie BASIC bieten wir auf unserer Webseite marktübliche und kostenoptimierte **Standard Stackups** an. Hier finden Sie auch alle Standards als digitale Stackup Dateien zum Import in Ihre EDA Software. Sie können diese Standards als Basis für Ihre Lösungen verwenden und nach Ihren Anforderungen modifizieren.

DIE NEUEN BASIC DESIGN RULES

Flyer

5 KUPFERSTRUKTUREN, ABSTÄNDE

a. Für die Herstellung der Kupferstrukturen ist der Leiterabstand, allgemeiner das „copper spacing", entscheidend. Dies betrifft alle Funktionen wie trace-trace/trace-shape/shape-trace/shape-shape/trace-All Pin Pads/trace-all Via Pads/trace-all non signal geometries/ usw.
b. Für die Auslegung der Leiterbreite gelten Kriterien wie beispielsweise Stromtragfähigkeit, zulässige Toleranzen und sonstige Spezifikationen.
c. Prinzipiell kann die Leiterbreite auch größer oder kleiner sein als der Leiterabstand.
Beispiel: Leiterbreite/Leiterabstand (line/space) 80µm/120µm ist einfacher herzustellen als 100µm/100µm.
d. Minimale Leiterbreiten:
   i. Die minimal erlaubte Leiterbreite beträgt 60µm, bei Impedanz definierten Strukturen kleiner 75µm bitten wir um Rücksprache.
   ii. Eine UL-Kennzeichnung bei Leiterbreiten <4mil ist teilweise nur nach UL-94 möglich. Bei Leiterbreiten ≥4mil ist eine Kennzeichnung nach UL-94 und UL-796 möglich. Wir bitten um Rücksprache.



Leiterabstand - Außenlagen

Kupferfoliendicke	Minimale Kupferdicke[1]		Minimaler Leiterabstand Standard	Minimaler Leiterabstand Advanced	Minimal mögliche Leiterbreite
	IPC-Klasse 1, 2	IPC-Klasse 3			
8,5 µm [1/4 oz.][2]	26,2 µm	31,2 µm	100 µm	75 µm	60 µm
12 µm [3/8 oz.][2]	29,3 µm	34,3 µm	100 µm	80 µm	60 µm
17,1 µm [1/2 oz.]	33,4 µm	38,4 µm	120 µm	100 µm	60 µm
34,3 µm [1 oz.]	47,9 µm	52,9 µm	180 µm	160 µm	120 µm
68,6 µm [2 oz.]	78,7 µm	83,7 µm	275 µm	225 µm	125 µm
102,9 µm [3 oz.]	108,6 µm	113,6 µm	390 µm	320 µm	150 µm

1) IPC-6012E-DE Tabelle 3-15: Dicke von Außenlagen-Leitern nach der Metallisierung
2) Mehrkosten: Keine Standardfolie

Leiterabstand - Innenlagen

Kupferfoliendicke	Minimale Kupferdicke[1]	Minimaler Leiterabstand Standard	Minimaler Leiterabstand Advanced	Minimal mögliche Leiterbreite
	IPC-Klasse 1, 2, 3			
17,1 µm [1/2 oz.]	11,4 µm	100 µm	75 µm	60 µm
34,3 µm [1 oz.]	24,9 µm	120 µm	100 µm	60 µm
68,6 µm [2 oz.]	55,7 µm	180 µm	150 µm	125 µm
102,9 µm [3 oz.]	86,6 µm	250 µm	225 µm	175 µm

3) IPC-6012E-DE Tabelle 3-14: Innenlagen-Foliendicke nach der Bearbeitung

6 BOHRUNGEN, BOHRUNGSPADS, RESTRINGE, ABSTÄNDE

Durchgehende Vias (Plated Through Holes)

Padgröße	Anmerkung	Aspect Ratio[1]	Bohrerdurchmesser	Enddurchmesser	Toleranz (Standard)	Kupferfreistellung Masse-Innenlage ohne Pad
0,60 mm	Standard	8:1	0,35 mm	**0,25 mm**	+0,1/-0,05 mm	≥ 0,80 mm
0,55 mm			0,30 mm	**0,20 mm**		≥ 0,75 mm
0,50 mm (Cu max. 35 µm)	Max. ca. 12 Lagen Max. ca. 1,80 mm LP-Dicke		0,25 mm	**0,15 mm**		≥ 0,70 mm
0,45 mm (Cu max. 35 µm)	Für weniger komplexe Lagenaufbauten		0,25 mm (0,20 mm)	**0,15 mm**		≥ 0,70 mm

1) „Aspect Ratio" bei Bohrungen: Verhältnis von Bohrlochlänge bzw. -tiefe zu Bohrung Werkzeugdurchmesser.
Weitere Informationen siehe Technische Lieferspezifikation Kapitel 3.7.1

a. Bohrdurchmesser
Das PCB-Design legt das Via-Design fest, indem es die Via-Lochgröße und die Via-Padgröße definiert. Die Lochgröße in den Fertigungsdaten stellt den Enddurchmesser dar, der für die fertige Leiterplatte spezifiziert wird. Für das Bohrwerkzeug (Bohrerdurchmesser) wird immer ein größerer Durchmesser gewählt, weil der Lochdurchmesser nach dem Bohren durch die Abscheidung von Kupfer und Lötoberfläche in der Lochhülse kleiner wird. Deshalb darf auch die Padgröße nicht zu klein gewählt werden.

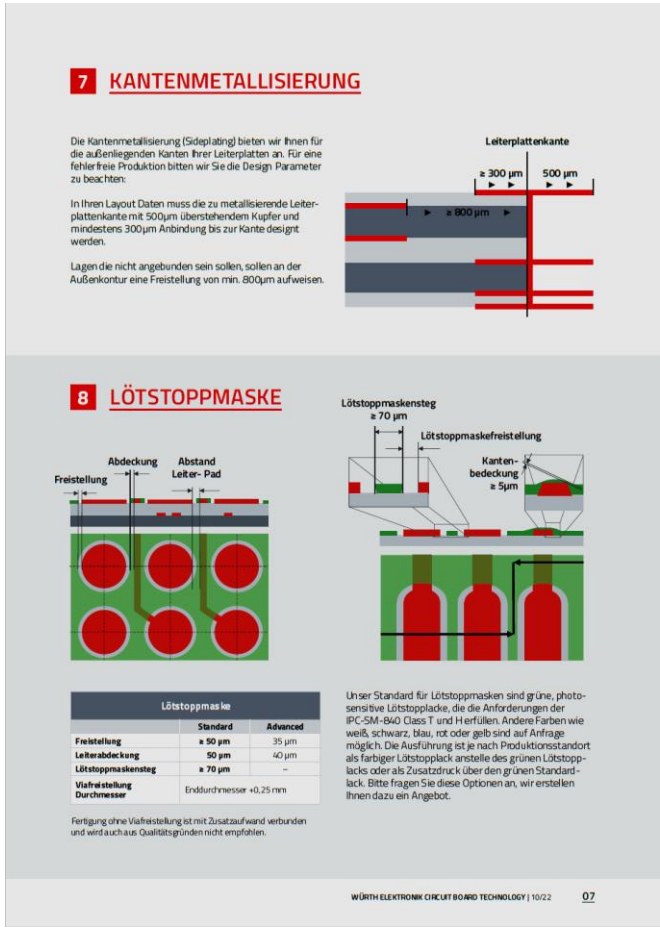
b. Abstände zwischen Bohrungen

Minimale Abstände zwischen Bohrungen (bezogen auf Enddurchmesser)
Hole-to-hole Clearance selbes Potenzial 300µm
Hole-to-hole Clearance unterschiedliches Potenzial 500µm
Abstand NDK-NDK (Nicht durchkontaktierte Bohrung) 350µm

c. Kupferschichtdicken in PTHs, Blind und Buried Vias
siehe IPC-6012E-DE, Tabellen 3-4ff: Mindestanforderungen an die Oberflächen- und Loch-Kupfermetallisierungen.

DIE NEUEN BASIC DESIGN RULES

Flyer



7 KANTENMETALLISIERUNG

Die Kantenmetallisierung (Sideplating) bieten wir Ihnen für die außenliegenden Kanten Ihrer Leiterplatten an. Für eine fehlerfreie Produktion bitten wir Sie die Design Parameter zu beachten:

In Ihren Layout Daten muss die zu metallisierende Leiterplattenkante mit 500µm überstehendem Kupfer und mindestens 300µm Anbindung bis zur Kante designt werden.

Lagen die nicht angebunden sein sollen, sollen an der Außenkontur eine Freistellung von min. 800µm aufweisen.

8 LÖTSTOPPMASKE

Lötstoppmaske	Standard	Advanced
Freistellung	≥ 50 µm	35 µm
Leiterabdeckung	50 µm	40 µm
Lötstoppmaskensteg	≥ 70 µm	–
Viafreistellung Durchmesser	Enddurchmesser +0,25 mm	

Fertigung ohne Viafreistellung ist mit Zusatzaufwand verbunden und wird auch aus Qualitätsgründen nicht empfohlen.

Unser Standard für Lötstoppmasken sind grüne, photosensitive Lötstopplacke, die die Anforderungen der IPC-SM-840 Class T und H erfüllen. Andere Farben wie weiß, schwarz, blau, rot oder gelb sind auf Anfrage möglich. Die Ausführung ist je nach Produktionsstandort als farbiger Lötstopplack anstelle des grünen Lötstopplacks oder als Zusatzdruck über den grünen Standardlack. Bitte fragen Sie diese Optionen an, wir erstellen Ihnen dazu ein Angebot.

WÜRTH ELEKTRONIK CIRCUIT BOARD TECHNOLOGY | 10/22 07

9 LÖTABDECKLACK

Ein abziehbarer Lötabdecklack zum Schutz von Bohrungen oder Bestückungspads bei Wellenlötprozessen wird im Siebdruck appliziert.
Schichtdicke = 300 µm +/-200 µm (Sondertoleranzen nach Abklärung möglich)
1 mm umlaufend Abstand zu nicht abzudeckenden Lötstrukturen (Sondertoleranzen nach Abklärung möglich).

10 KENNZEICHNUNGEN

Kennzeichnungen (Beschriftungsdruck)	Standard	Advanced
Abstand Silkscreen zu Kupferstrukturen (Vlapads, SMDpads, Leiter)	300 µm	
Abstand Silkscreen zu NDK Bohrungsrand	300 µm	
Minimale Strukturbreite und Länge der Kennzeichnung	150 µm	100 µm (weiß)
Clearance zwischen Kennzeichnungen	200 µm	

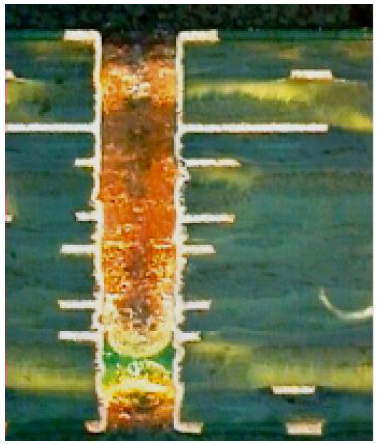
Version 1.0 / 10.2022 / 50303SOE

Würth Elektronik GmbH & Co. KG
Circuit Board Technology
Salzstr. 21
74676 Niedernhall · Germany
Tel: +49 7940 946-0
BASIC@we-online.com
www.we-online.com

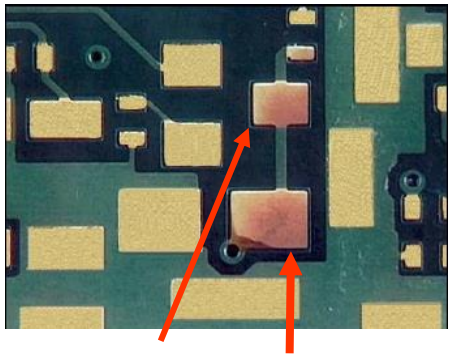
WÜRTH ELEKTRONIK MORE THAN YOU EXPECT

8 LÖTSTOPPMASKE

- Lackrückstände in Via-Bohrungen



- Folgefehler ENIG Oberfläche



BASIC DESIGN RULES: LAYOUTEN NACH DEN WE PARAMETERN

Kurzumfrage: Multiple-Choice mit nur einer richtigen Antwort

Was hat den größten Einfluss auf die minimalen Kupferabstände (Subtraktive Ätz-Technik auf Innenlagen)?

- Lagenanzahl
- Dicke der Kupferfolie
- Dicke der galvanischen Metallisierung
- Gesamtdicke aus Kupferfolie und galvanischer Metallisierung
- Prepregabstände

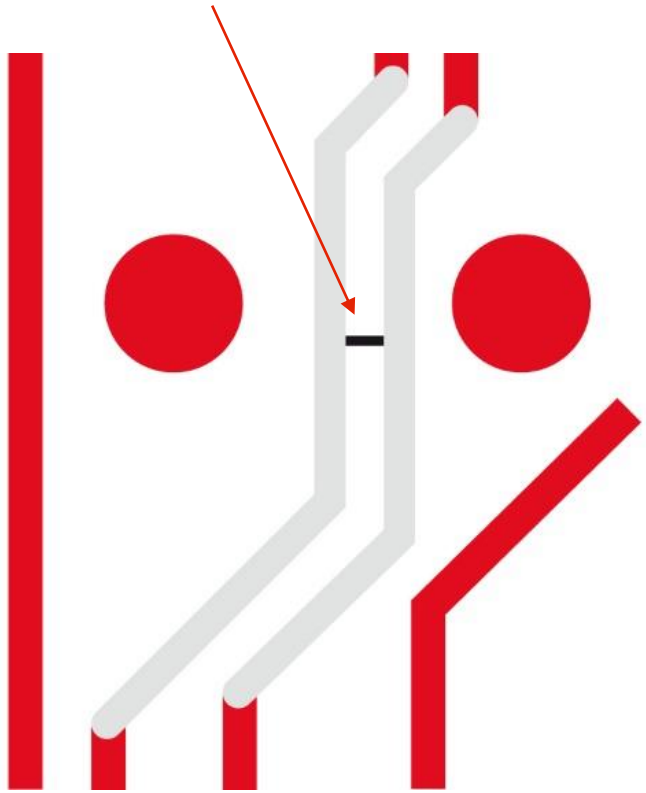
DIE NEUEN BASIC DESIGN RULES

Flyer: Was ist neu?

a. Für die Herstellung der Kupferstrukturen ist der Leiterabstand, allgemeiner das „**copper spacing**“, entscheidend. Dies betrifft alle Funktionen wie trace-trace / trace-shape / shape-trace / shape-shape / trace-All Pin Pads / trace-all Via Pads / trace-all non signal geometries / usw.
b. Für die Auslegung der Leiterbreite gelten Kriterien wie beispielsweise Stromtragfähigkeit, zulässige Toleranzen und sonstige Spezifikationen.
c. Prinzipiell kann die Leiterbreite auch größer oder kleiner sein als der Leiterabstand.
   Beispiel: Leiterbreite/Leiterabstand (line/space) 80 µm / 120 µm ist einfacher herzustellen als 100 µm / 100 µm.
d. Minimale Leiterbreiten:
   i. Die minimal erlaubte Leiterbreite beträgt 60 µm, bei Impedanz definierten Strukturen kleiner 75 µm bitten wir um Rücksprache.
   ii. Eine UL-Kennzeichnung bei Leiterbreiten <4 mil ist teilweise nur nach UL-94 möglich. Bei Leiterbreiten ≥4 mil ist eine Kennzeichnung nach UL-94 und UL-796 möglich. Wir bitten um Rücksprache.

5 KUPFERSTRUKTUREN, ABSTÄNDE

- Feature to Feature Spacing



GRUNDLAGEN: KUPFERSTRUKTURIERUNG

Innenlagen: Imaging positiv + Ätzen subtraktiv

DIE NEUEN BASIC DESIGN RULES

Flyer: Was ist neu?

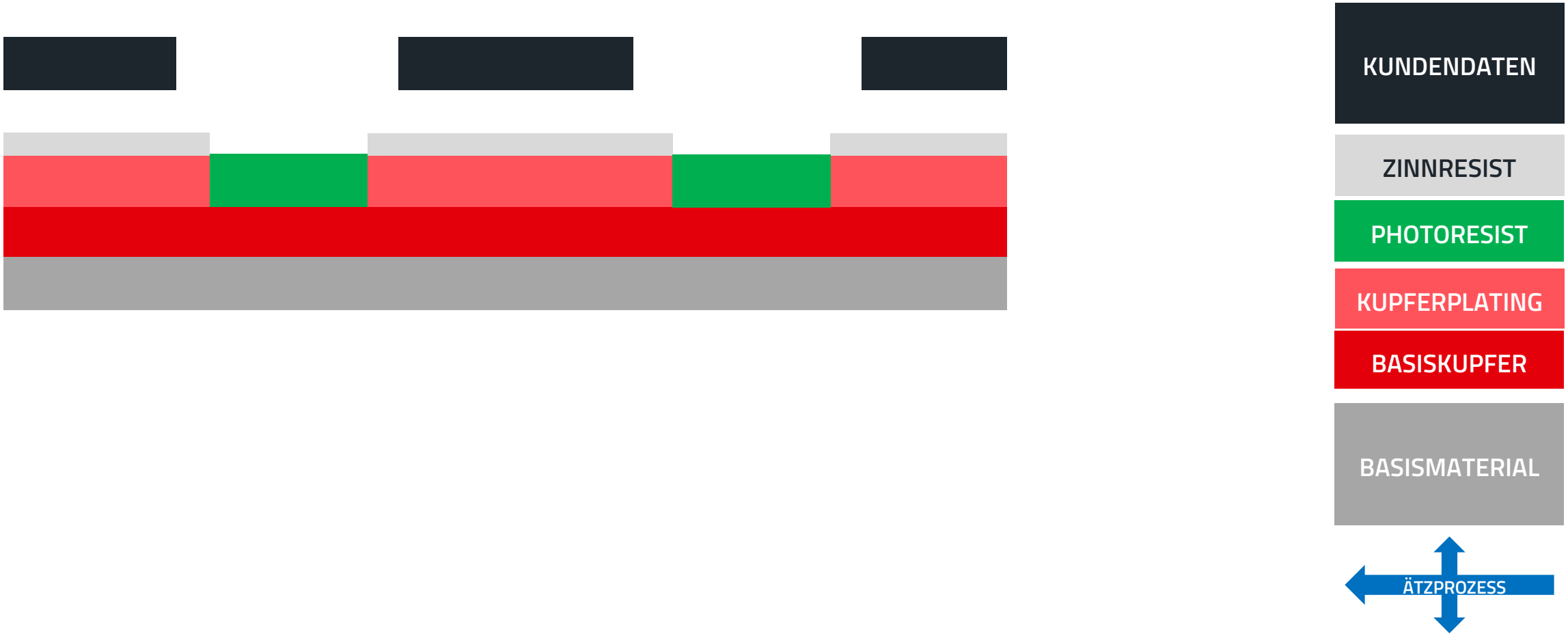
5 KUPFERSTRUKTUREN, ABSTÄNDE

- Tabelle für Innenlagen

Leiterabstand - Innenlagen					
Kupferfoliendicke	**Minimale Kupferdicke[3]**		**Minimaler Leiter-abstand Standard**	**Minimaler Leiter-abstand Advanced**	**Minimal mögliche Leiterbreite**
	IPC-Klasse 1, 2, 3				
17,1 µm [1/2 oz.]	11,4 µm		100 µm	75 µm	60 µm
34,3 µm [1 oz.]	24,9 µm		120 µm	100 µm	60 µm
68,6 µm [2 oz.]	55,7 µm		180 µm	150 µm	125 µm
102,9 µm [3 oz.]	86,6 µm		250 µm	225 µm	175 µm
3) IPC-6012E-DE Tabelle 3-14: Innenlagen-Foliendicke nach der Bearbeitung					

GRUNDLAGEN: KUPFERSTRUKTURIERUNG

Außenlagen: Imaging negativ + Kupferabscheidung selektiv + Ätzen Basiskupfer



DIE NEUEN BASIC DESIGN RULES

Flyer: Was ist neu?

5 KUPFERSTRUKTUREN, ABSTÄNDE

- Tabelle für Außenlagen

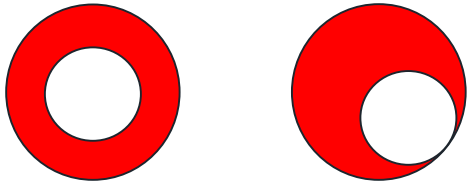
Leiterabstand - Außenlagen					
Kupferfoliendicke	**Minimale Kupferdicke[1]**		**Minimaler Leiter-abstand Standard**	**Minimaler Leiter-abstand Advanced**	**Minimal mögliche Leiterbreite**
	IPC-Klasse 1, 2	IPC-Klasse 3			
8,5 µm [1/4 oz.][2]	26,2 µm	31,2 µm	100 µm	75 µm	60 µm
12 µm [3/8 oz.][2]	29,3 µm	34,3 µm	100 µm	80 µm	60 µm
17,1 µm [1/2 oz.]	33,4 µm	38,4 µm	120 µm	100 µm	60 µm
34,3 µm [1 oz.]	47,9 µm	52,9 µm	180 µm	160 µm	120 µm
68,6 µm [2 oz.]	78,7 µm	83,7 µm	275 µm	225 µm	125 µm
102,9 µm [3 oz.]	108,6 µm	113,6 µm	390 µm	320 µm	150 µm
1) IPC-6012E-DE Tabelle 3-15: Dicke von Außenlagen-Leitern nach der Metallisierung					
2) Mehrkosten: Keine Standardfolie					

GRUNDLAGEN: PTHS UND VIAS

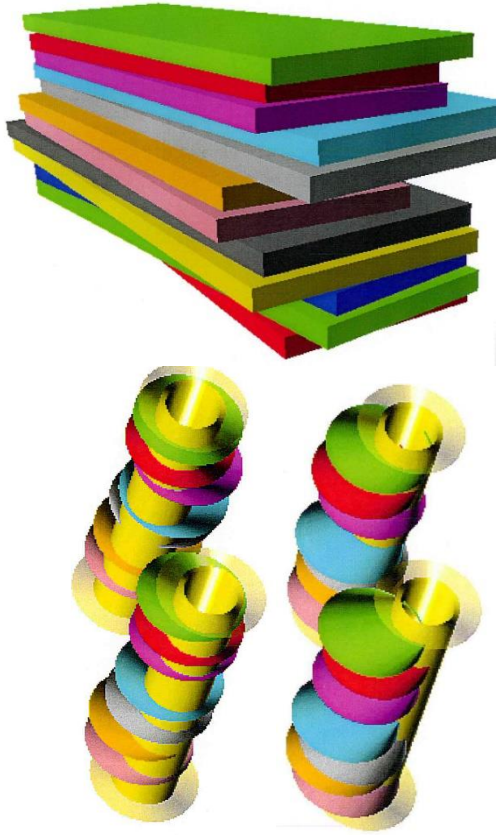
Wozu braucht es Restringe um Via-Bohrungen?

- Zusammenhang zwischen Via-Padgröße, Registrierung und Bohrdurchmesser
  - Restring-Vorgaben der IPC-Klassen (siehe IPC-2221)
  - Einfluss des Werkzeugs: Auslenkung
  - Einfluss der Maschine
  - Layoutabhängige Schrumpf-/Dehn-Werte: Versatz der Lagen zueinander

- Ideal und real



- Wichtig für den Bohrdurmesser: Aspect Ratio – nächste Folie



GRUNDLAGEN: PTHS UND VIAS

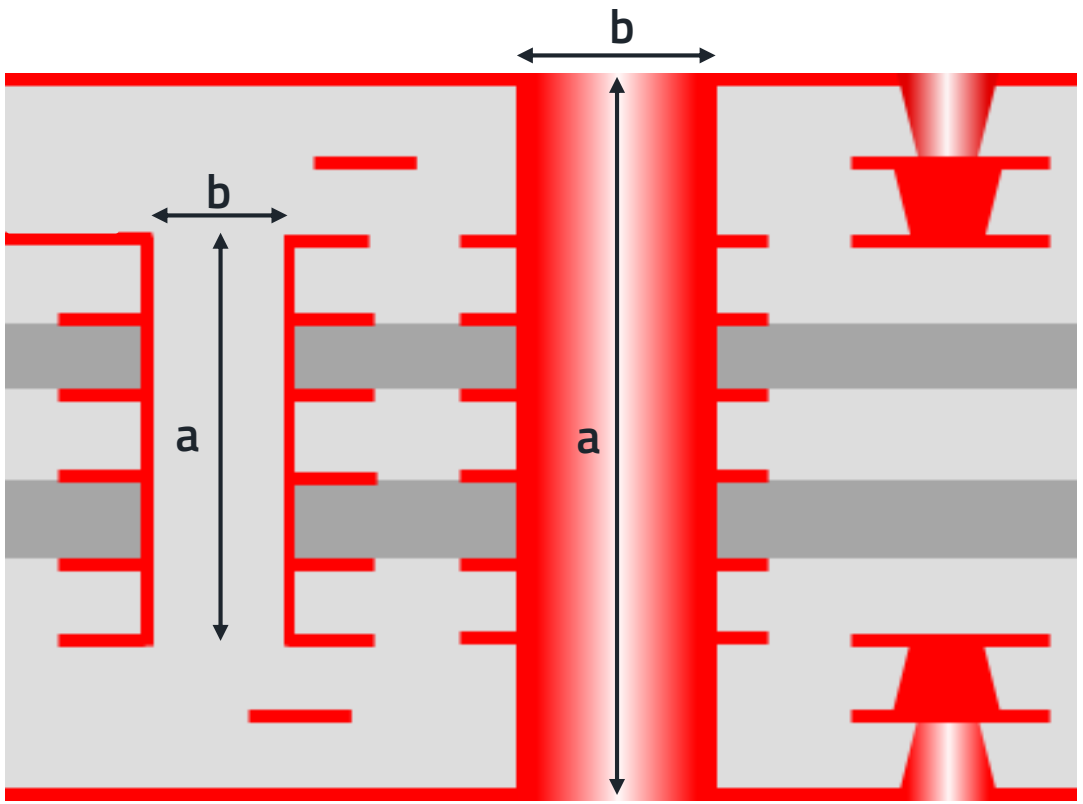
Aspect Ratio

- Verhältnis Bohrerdurchmesser b – Bohrtiefe a
- PTH & BV: max. 1:8

- Wichtig für einen vollständigen und gleichmäßigen Kupferaufbau in der Hülse.

Beispiel PTH:
b = ?
a = 1,6mm
b = a / 8 = 0,20mm
→ Kleinster Bohr-Ø = 0,20mm
→ Kleinster Pad-Ø = 0,45mm

6 BOHRUNGEN, BOHRUNGSPADS, RESTRINGE, ABSTÄNDE



GRUNDLAGEN: PTHS UND VIAS

Tabelle

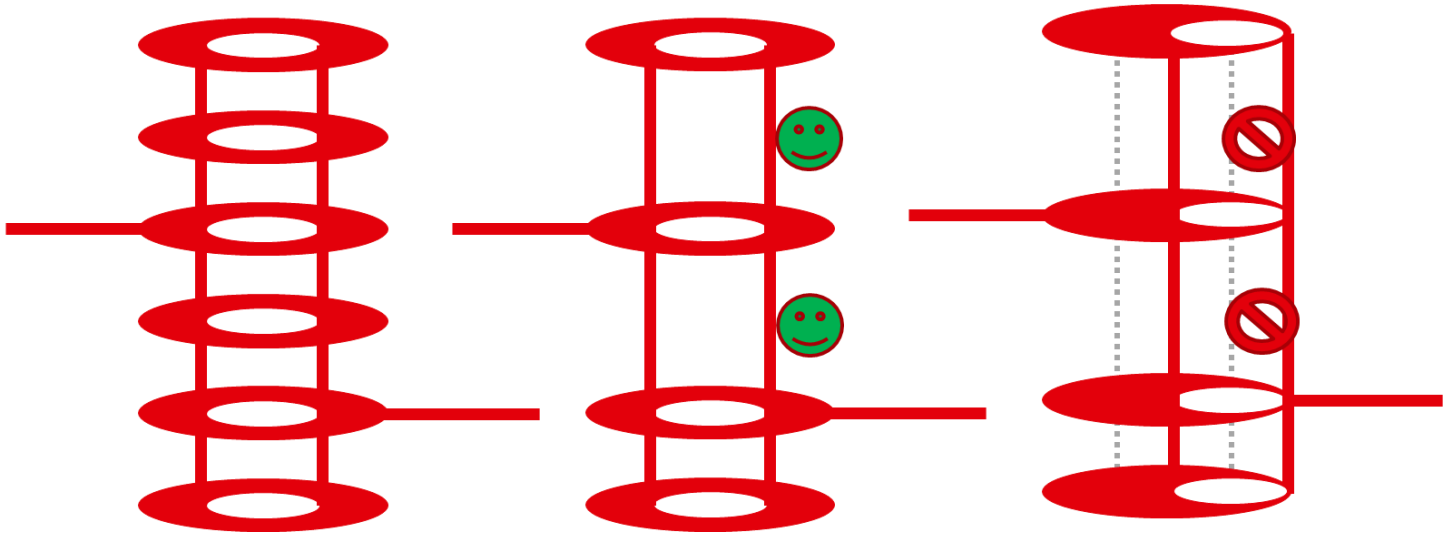
Durchgehende Vias (Plated Through Holes)						
Padgröße	**Anmerkung**	**Aspect Ratio[1]**	**Bohrer-durchmesser**	**Enddurchmesser**	**Toleranz (Standard)**	**Kupferfrei-stellung Masse-Innenlage ohne Pad**
0,60 mm	**Standard**	8:1	0,35 mm	**0,25 mm**	+0,1/-0,05 mm	≥ 0,80 mm
0,55 mm			0,30 mm	**0,20 mm**		≥ 0,75 mm
0,50 mm (Cu max. 35 µm)	Max. ca. 12 Lagen Max. ca. 1,80 mm LP-Dicke		0,25 mm	**0,15 mm**		≥ 0,70 mm
0,45 mm (Cu max. 35 µm)	Für weniger komplexe Lagenaufbauten		0,25 mm (0,20 mm)	**0,15 mm**		≥ 0,70 mm

1) „Aspect Ratio" bei Bohrungen: Verhaltnis von Bohrlochlange bzw. -tiefe zu Bohrung Werkzeugdurchmesser.
Weitere Informationen siehe Technische Lieferspezifikation Kapitel 3.7.1

GRUNDLAGEN: PTHS UND VIAS

Wozu braucht es Kupferfreistellungen in Masse-Innenlagen ohne Pad?

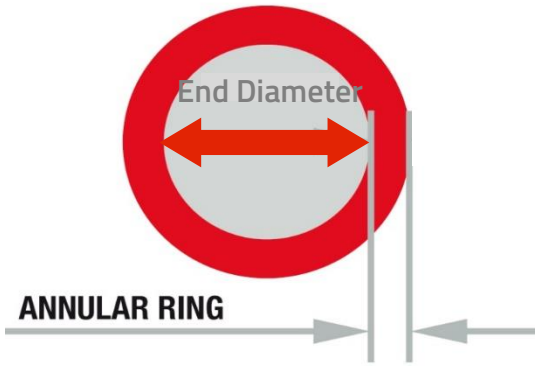
- Non-used / Non-functional Pads:



- Pad-Removal bringt keinen zusätzlichen Platz auf Innenlagen, weil Toleranzen, Versatz und Auslenkung real und zulässig sind.
- Ein Design Rule Check muss vor Pad-Removal durchgeführt werden!
- Die gesamte Freistellung beträgt Padgröße plus minimaler Kupferabstand!

6 BOHRUNGEN, BOHRUNGSPADS, RESTRINGE, ABSTÄNDE

- Restring

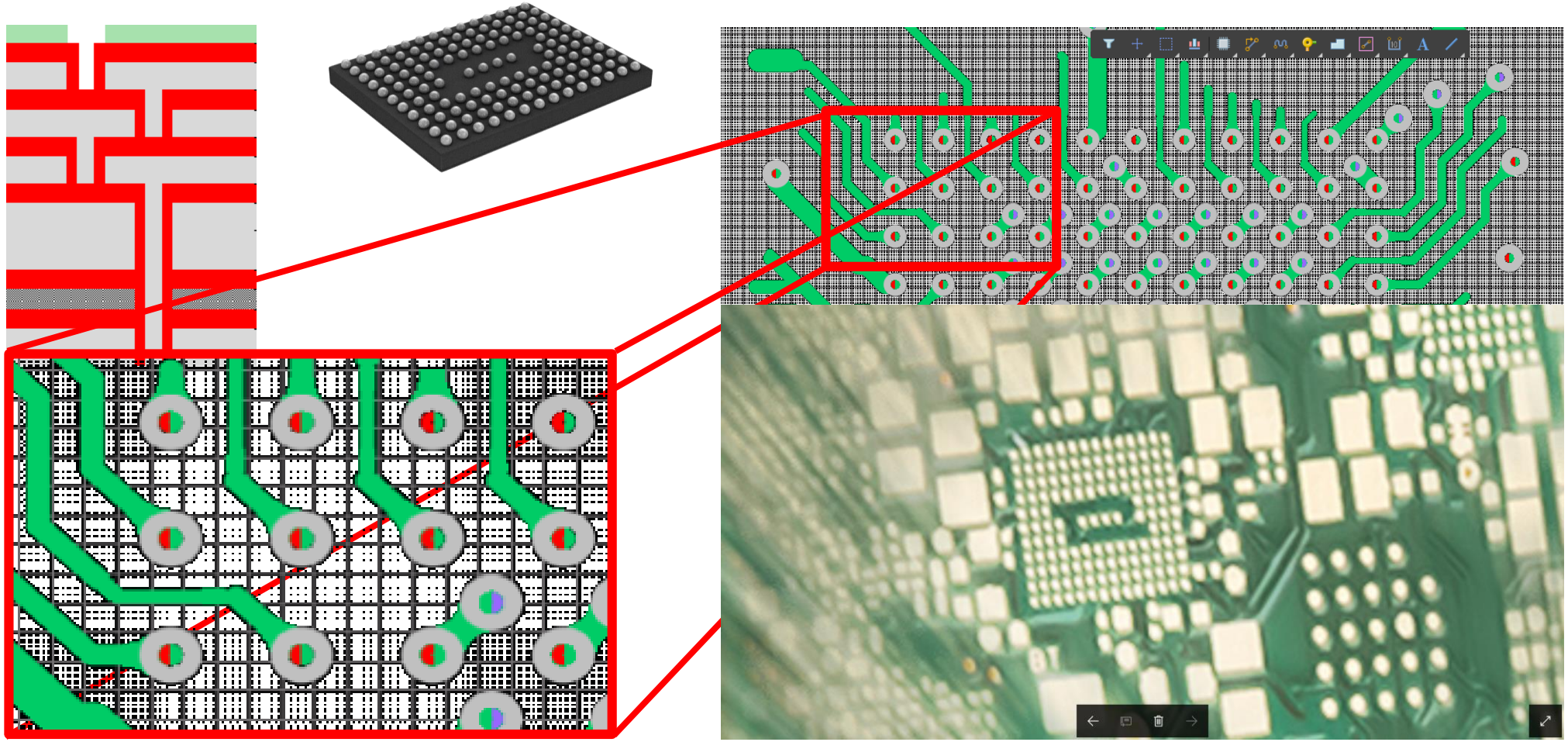


- **ACHTUNG** bei STARR.flex: Non-used / non-functional Via-Pads auf Flexlagen aus Zuverlässsigkeitsgründen NICHT entfernen!

BASIC DESIGN RULES: LAYOUTEN NACH DEN WE PARAMETERN

Anwendung der Tabelle für UFBGA 7X7X0.6 169L P 0,5mm

TOP
Lage 2
Lage 3
Lage 4



BASIC DESIGN RULES: LAYOUTEN NACH DEN WE PARAMETERN

Kurzumfrage: Multiple-Choice mit nur einer richtigen Antwort

Bitte bewerten Sie die BASIC Design Rules: Wieviel Punkte auf einer Skala von 1 bis 10 geben Sie dem Dokument?

- 1 bis 2 Punkte (unbrauchbar)
- 3 bis 4 Punkte (unvollständig und fehlerhaft)
- 5 bis 6 Punkte (ok, aber unvollständig)
- 7 bis 8 Punkte (gut, hilfreich, verständlich)
- 9 bis 10 Punkte (fast perfekt, benutze ich häufig)

HINWEISE

→ Teilnehmer mit einer Bewertung von weniger als 5 Punkten kontaktiere ich schriftlich nach dem Webinar
(dies ist keine Drohung, sondern ein partnerschaftliches Angebot!)

→ Schreiben Sie mir gerne Fehler, Ergänzungen und Optimierungen in das Fragefeld

ZUSAMMENFASSUNG

Die neuen BASIC Design Rules

- BASIC ist eine Technologie
- Standard ist eine Kategorie oder Klassifizierung
- Für die Leiterplattenherstellung ist der Leiterabstand wichtig
- Leiterbreite und Leiterabstand sind unabhängig voneinander zu betrachten. Unterschiedliche Werte sollten zumindest lokal in Betracht gezogen werden.
- Restringe um Via-Bohrungen sind weiterhin notwendig
- Non-used Pad Removal bringt keinen Platzgewinn

- Würth Elektronik Webinare – more than you expect!

VIELEN DANK FÜR IHRE AUFMERKSAMKEIT