

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen



Eleazar Falco

1. EINLEITUNG

Der DC-DC-Buck-Wandler ist neben den Boost- und Buck-Boost-Wandlern eine der grundlegenden nicht-isolierten Schaltnetzteiltopologien. Er liefert eine geregelte Ausgangsspannung, die niedriger als die Eingangsspannung des Wandlers ist. Eine solche Abwärts-Spannungsumwandlung ist in elektronischen Anwendungen weit verbreitet, und insbesondere für Eingangsspannungen unter 80 V wird der Buck-Wandler häufig eingesetzt, vor allem wegen der geringen benötigten Anzahl von Bauteilen, des hohen Wirkungsgrads und des gut dokumentierten dynamischen Verhaltens.

Spannungsebenen wie 48 V, 24 V oder 12 V, finden in Branchen wie Telekommunikation, Industrieautomatisierung, Autoindustrie oder Konsumgütern häufig Anwendung. Um typische digitale und analoge Schaltungen versorgen zu können, müssen diese Spannungen heruntergestuft werden (z.B. 5 V, 3,3 V oder sogar bis zu 0,8 V (für FPGA/ASIC-Kernspannungssysteme)). Wenn keine galvanische Trennung erforderlich ist, bietet die Buck-Topologie einen guten Kompromiss zwischen Leistung, Größe und Kosten der Applikation.

Einige Anwendungen benötigen aber mehr als eine einzige Niederspannungsversorgung, und manchmal mit entgegengesetzter Polarität in Bezug auf die Eingangsspannung. Beispiele hierfür sind die ± 15 V, die in einigen Signalaufbereitungsschaltungen benötigt werden, sowie asymmetrischen bipolaren Spannungen wie +20/-5 V, die in Gate-Treiber Systemen üblich sind. In vielen Fällen muss diese Ausgangsspannung von der Eingangsspannung galvanisch getrennt sein. Die Isolierung kann nicht nur zum Schutz empfindlicher Niederspannungsschaltungen oder für die Anwendersicherheit bei Hochspannungsanwendungen erforderlich sein, sondern auch für die Signalintegrität und Störfestigkeit, da sie große Masseschleifen verhindert und zur Verbesserung der EMV beitragen kann. Beispiele für solche Anwendungen sind isolierte Kommunikationsschnittstellen (z.B. CAN, RS-485, RS-232 usw.) sowie isolierte Gate-Treiber-Systeme (z.B. PV-Wechselrichter, elektrische Antriebssysteme in E-Mobilität, usw.) (siehe Abbildung 1).

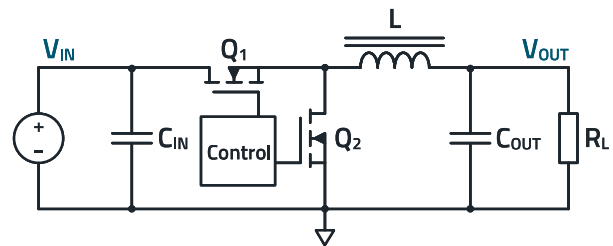


Abbildung 1: Prinzipschaltbild des Synchronen Abwärtswandlers

Solche galvanisch isolierten Spannungsversorgungen lassen sich mit einer herkömmlichen isolierten DC-DC-Topologie wie Flyback, Push-Pull oder Halbbrücke realisieren. In einigen Zielanwendungen wird jedoch auch eine nicht isolierte Ausgangsspannungen benötigt. Aus einem Abwärtswandler lassen sich einfach und kostengünstig eine oder mehrere zusätzliche isolierte Ausgangsspannungsschienen erzeugen. Dies wird erreicht, indem die Leistungsinduktivität mit zusätzlichen gekoppelten Wicklungen versehen wird und an jedem Ausgang eine Gleichrichterschaltung, bestehend aus einer Diode und einem Kondensator, verwendet wird (Abbildung 2).

Die Topologie nutzt die Tatsache, dass die gut geregelte Ausgangsspannung des Abwärtswandlers während der Ausschaltzeit des Steuertransistors (Q_1) an die Primärwicklung angelegt wird, und so wird sie auch auf alle anderen Sekundärwicklungen reflektiert.

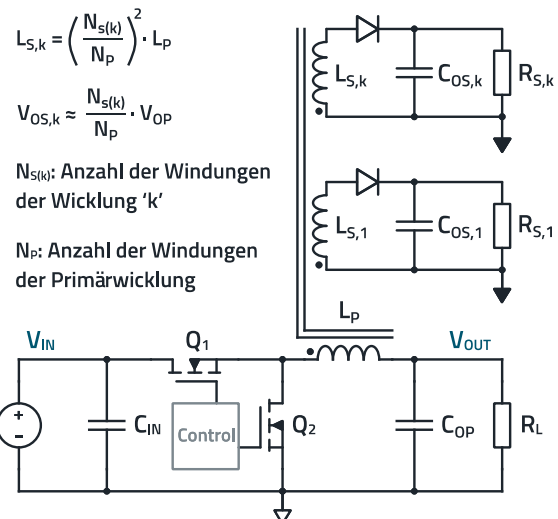


Abbildung 2: Abwärtswandler mit zusätzlichen isolierten Ausgängen

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

Damit folgen die isolierten Ausgänge indirekt der Hauptausgangsspannung, die sich durch das entsprechende Übersetzungsverhältnis wie gewünscht skalieren lässt. Entscheidend ist, die Auswirkungen verschiedener Parameter auf die Spannungsregelung der isolierten Spannungen gut zu verstehen.

In dieser Application Note wird die Funktionsweise des Wandlers erläutert und es werden wichtige Designüberlegungen angestellt, die durch SPICE-Simulationen und experimentelle Ergebnisse unterstützt werden. Besondere Aufmerksamkeit liegt auf der Spannungsregelung der isolierten Ausgänge. Darüber hinaus gibt es als Referenz ein Designbeispiel.

HINWEIS: Diese Topologie wird als Flyback von Texas Instruments und als Iso-buck von früherem Maxim Integrated (jetzt Analog Devices) bezeichnet.

2. DER SYNCHRONE ABWÄRTSWANDLER

Bevor wir uns der Analyse des Abwärtswandlers mit zusätzlichen isolierten Ausgängen zuwenden, werden hier einige besondere Merkmale des synchronen Abwärtswandlers erläutert.

Das Prinzipschaltbild des synchronen Abwärtswandlers ist in Abbildung 1 dargestellt, wobei die elektronischen Schalter Q_1 und Q_2 üblicherweise mit MOSFET-Transistoren realisiert werden. Es ist zu erkennen, dass Q_1 und Q_2 als Halbbrücke konfiguriert sind. Sie schalten abwechselnd und somit verbinden sie die Eingangsspannung und die Masse mit dem Schaltknoten (engl.: Switching Node; SW). Dadurch wird ein Rechtecksignal erzeugt ($V_{SW}(t)$) (Abbildung 3 und Abbildung 4).

Die Frequenz von $V_{SW}(t)$ entspricht der Schaltfrequenz des Wandlers (F_{SW}), und sein Tastverhältnis (D) entspricht dem Tastverhältnis von Q_1 , das sich aus der Durchlasszeit von Q_1 (t_{ON}) geteilt durch die Schaltperiode (T_{SW}) ergibt:

$$D = \frac{t_{ON}}{T_{SW}} \quad (1)$$

Ein LC-Tiefpassfilter zweiter Ordnung ist mit dem Schaltknoten an der Ausgangsstufe des Wandlers verbunden.

Er filtert die Grundfrequenz- und Oberwellenanteile von $V_{SW}(s)$ heraus, so dass am Ausgang des Wandlers nur der mittlere Gleichspannungswert anliegt. Dieser hängt vom Tastverhältnis von $V_{SW}(t)$ und der Eingangsspannung (V_{IN}) ab, und lässt sich über das Tastverhältnis von Q_1 wie folgt einstellen:

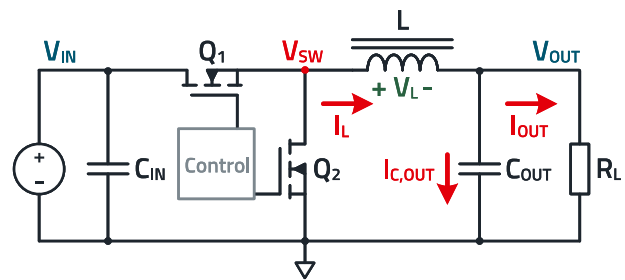


Abbildung 3: Prinzipschaltbild des Abwärtswandlers

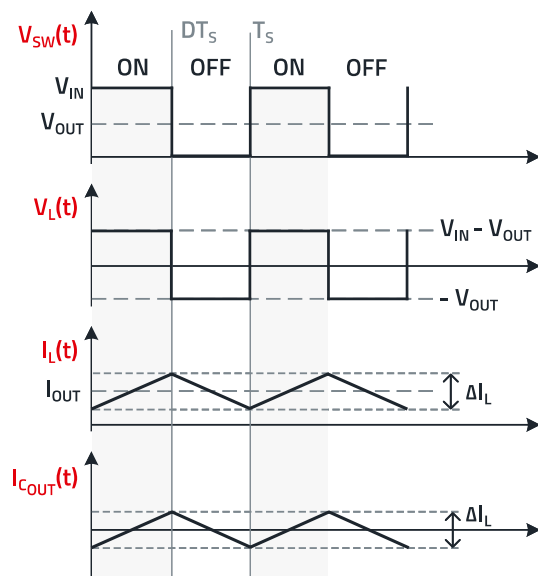


Abbildung 4: Schaltwellenformen des synchronen Abwärtswandlers.

$$V_{OUT} = D \cdot V_{IN} \quad (2)$$

Um dies aber zu erreichen, ist die Grenzfrequenz des LC-Filters niedriger (empfohlen: 10-mal niedriger) als die Schaltfrequenz zu wählen:

$$F_{SW} > \frac{10}{2 \cdot \pi \cdot \sqrt{L \cdot C_{OUT}}} \quad (3)$$

Die Induktivität und der Kondensator dieses LC-Filters sind Energiespeicherkomponenten, daher können ihre Werte nicht beliebig gewählt werden. Der Wert der Induktivität (L) muss hoch genug sein, um die Peak-Peak-Amplitude des Induktionsstroms (ΔI_L) wie folgt zu begrenzen:

$$L = \frac{(V_{IN} - V_{OUT}) \cdot D}{\Delta I_L \cdot F_{SW}} \quad (4)$$

In der Regel gilt ein Wert von ΔI_L zwischen 20% und 40% des maximalen Ausgangsstroms des Wandlers als guter Kompromiss zwischen Größe, Kosten und Effizienz für die Bemessung der Induktivität.

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

In ähnlicher Weise wird die Ausgangskapazität (C_{OUT}) gewählt, um die Welligkeit der Ausgangsspannung (ΔV_{OUT}) wie folgt zu begrenzen:

$$C_{OUT} \approx \frac{\Delta I_L}{8 \cdot \Delta V_{OUT} \cdot F_{SW}} \quad (5)$$

Die maximal zulässige Welligkeit der Ausgangsspannung hängt von der jeweiligen Anwendung ab, und liegt typischerweise im Bereich von 0,5% bis 2% von V_{OUT} .

Im stationären Betrieb ist in einer vollen Schaltperiode keine Nettoenergie in den Induktivitäten und Kapazitäten des Stromkreises gespeichert ('Volt-sekunden-Kompensation' für Induktivitäten und 'Charge-balance' für Kapazitäten). Die Nettoenergie, die während der Einschaltzeit von Q_1 in diesen Bauelementen gespeichert ist, muss während der Ausschaltzeit von Q_1 abgegeben werden, und umgekehrt. Auf der Grundlage dieses Prinzips lassen sich die Formeln (4) und (5) auch berechnen.

Während der Einschaltzeit von Q_1 (Abbildung 5) wird Energie von der Eingangsversorgung und dem Eingangskondensator auf die Induktivität und die Last übertragen. Im Ausgangskondensator ist während dieses Zeitfensters keine Nettoenergie gespeichert, da der durchschnittliche Strom gleich Null ist (Abbildung 4).

Während der Ausschaltzeit von Q_1 (Abbildung 6) sind die Eingangsversorgung und der Eingangskondensator von der Endstufe und der Last getrennt.

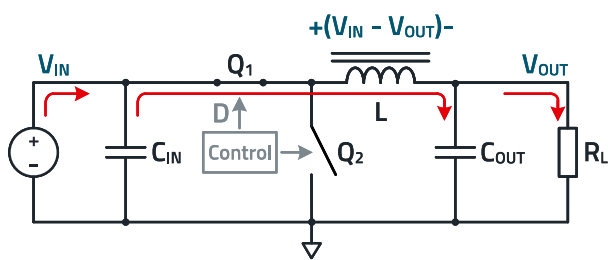


Abbildung 5: Ersatzschaltbild des Abwärtswandlers bei Q_1 Einschaltzeit

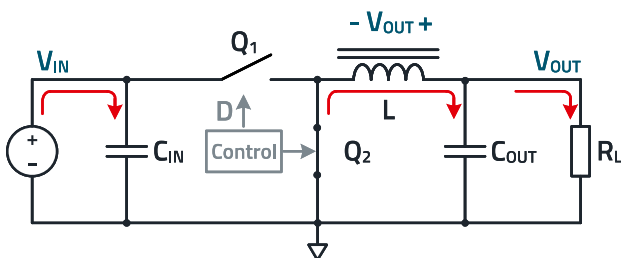


Abbildung 6: Ersatzschaltbild des Abwärtswandlers bei Q_1 Ausschaltzeit

Die Induktivität und der Ausgangskondensator liefern nun die zuvor gespeicherte Energie an die Last, und die Eingangsversorgung lädt den Eingangskondensator auf.

Der Ausgangskondensator filtert die Restwelligkeit des Spulenstroms, so dass die Last nur mit Gleichstrom versorgt wird. Daher ist der durchschnittliche Strom der Spule gleich dem Ausgangsstrom des Wandlers:

$$I_L = I_{OUT} \quad (6)$$

Formel (4) kann auch durch Anwendung des Spannung-Sekunden-Kompensations-Prinzips in der Induktivität hergeleitet werden. Das heißt, dass die während der Einschaltzeit gespeicherte Energie in der Induktivität während der Ausschaltzeit abgegeben werden muss, also:

$$|\Delta E_{L_ON}| = |\Delta E_{L_OFF}| \quad (7)$$

$$\left| \frac{1}{2} \cdot L \cdot \Delta I_{L_ON}^2 \right| = \left| \frac{1}{2} \cdot L \cdot \Delta I_{L_OFF}^2 \right| \quad (8)$$

$$|\Delta I_{L_ON}| = |\Delta I_{L_OFF}| \quad (9)$$

Da die Zeitkonstante (L/R) vielfach größer als die Schaltperiode ist, lässt sich die durchschnittliche Spannung an der Induktivität über ein kleines Zeitfenster als Ausdruck 1.Ordnung approximieren:

$$V_L = L \cdot \frac{\Delta I_L}{\Delta t} \quad (10)$$

Setzt man (10) in (9) für die Ein- oder Ausschaltzeit ein, so erhält man in (11) die so genannte "Volt-Sekunden-Kompensations" Formel:

$$|V_{L_ON} \cdot t_{ON}| = |V_{L_OFF} \cdot t_{OFF}| \quad (11)$$

Wobei, wie in (1) definiert:

$$t_{ON} = D \cdot T_{SW} \quad (12)$$

$$t_{OFF} = (1 - D) \cdot T_{SW} \quad (13)$$

Die vorherigen Formeln (2) und (4) lassen sich dann direkt aus (10) und (11) ableiten.

Wie in Abbildung 3 zu sehen ist, entspricht die Spulenspannung während des Ausschaltzeitfensters der gut geregelten Ausgangsspannung des Wandlers (V_{OUT}). Dies bildet die Basis, von der aus sich zusätzliche isolierte Ausgänge sehr einfach ergänzen lassen:

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

$$|V_{L_OFF}| = V_{OUT} \quad (14)$$

Die geringe Restwelligkeit wird bei der Berechnung des Effektivstroms durch die Spule in Abwärtswandlern in der Regel vernachlässigt (15).

$$I_{L_RMS} \approx I_{OUT} \quad (15)$$

Wie in späteren Abschnitten erläutert wird, sollten die Ströme zusätzlicher isolierter Ausgänge zum Effektivstrom der Spule hinzugefügt werden.

3. DER ABWÄRTSWANDLER MIT ISOLIERTEN AUSGÄNGEN

3.1 Realisierung isolierter Ausgänge

Wie bereits erwähnt, lassen sich isolierte Ausgänge bei einem Abwärtswandler durch das Hinzufügen von gekoppelten Wicklungen zur Leistungsinduktivität und einer Dioden-Kondensator-Gleichrichterschaltung an jedem Ausgang erzielen (Abbildung 2). In diesem Fall verwenden wir eine so genannte "gekoppelte Induktivität" oder einen "Energiespeichertransformator" (auch bekannt als Flyback-Transformator/Übertrager).

3.2 Gekoppelte Induktivität oder Übertrager?

Nicht selten werden die Begriffe "gekoppelte Induktivität" und "Flyback-Übertrager" austauschbar verwendet, auch wenn sie sich oft auf dasselbe physische Bauteil beziehen. Ein solches Bauteil besteht aus einem Magnetkern mit einem Luftspalt, der es ihm ermöglicht, Energie zu speichern. Dieser Luftspalt kann diskret, wie bei festen Ferritkernen, oder verteilt wie bei Pulverkernen auftreten. Außerdem verfügt das Bauteil über zwei oder mehr magnetisch gekoppelte Wicklungen.

Hersteller von induktiven Bauelementen wie Würth Elektronik klassifizieren dieses Bauteil im Katalog oft je nach Konstruktionsart. Werden die gleichen Techniken/Materialien wie für den Aufbau von Leistungsinduktivitäten verwendet, wie z.B. Trommelkernen oder Eisenpulverkernen, wird das Bauelement dann als 'gekoppelte Induktivität' eingeordnet (Abbildung 7). Wird das Bauteil unter Verwendung typischer Übertragertechniken hergestellt (z.B. EP-, EE-, ER-Kerne usw.), wird es als (Flyback-) 'Übertrager' klassifiziert (Abbildung 8).

Eine alternative Bezeichnung ist in der Industrie zu finden, die aber eher auf einer funktionalen Sichtweise beruht.

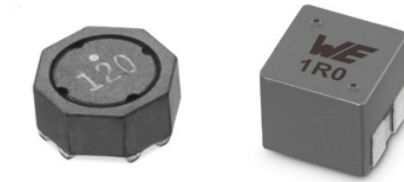


Abbildung 7: Muster von gekoppelten Induktivitäten von WE. Trommelkern **WE-TDC** (links), Pulverkern **WE-MCRI** (rechts)



Abbildung 8: Muster von Übertragern von Würth Elektronik

Wenn der Wandler nach Aufhebung der magnetischen Kopplung zwischen den Wicklungen noch wie vorgesehen funktionieren kann (wie z.B. bei einem SEPIC), wird das Bauteil üblicherweise als gekoppelte Induktivität bezeichnet. Wenn der Wandler nach dem Entfernen der magnetischen Kopplung nicht mehr wie erwartet funktioniert, wird er oft als "Flyback"-Übertrager bezeichnet (wie z.B. bei dem Flyback-Wandler). Einige Ingenieure bezeichnen ihn jedoch in allen Fällen, in denen Energie gespeichert wird, als "gekoppelte Induktivität" (z.B. wie bei dem Flyback, SEPIC usw.) und nur dann als "Übertrager", wenn die Energieübertragung sofort ohne Energiespeicherung stattfindet (z.B. Forward Konverter).

Die unterschiedliche Verwendung dieser Begriffe in der Industrie und in Katalogen von Bauteilherstellern kann leicht zu Verwirrung führen. In dieser Application Note wird dieses Bauteil, sofern nicht anders erwähnt, der Klarheit halber als "Übertrager" bezeichnet.

3.3. Schaltungsanalyse

In diesem Abschnitt wird das Funktionsprinzip des Abwärtswandlers mit einem isolierten Ausgang erläutert (Abbildung 9). Für den Fall mehrerer isolierter Ausgänge müssen nur die Formeln entsprechend skaliert werden, welche ebenfalls hier aufgeführt sind.

Die nicht-isolierte Ausgangsspannung des Abwärtswandlers V_{OP} ist wie in (2) gegeben, und die isolierte "sekundäre" Ausgangsspannung V_{OS} kann dann wie folgt dargestellt werden:

$$V_{OS} = n \cdot V_{OP} \quad (16)$$

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

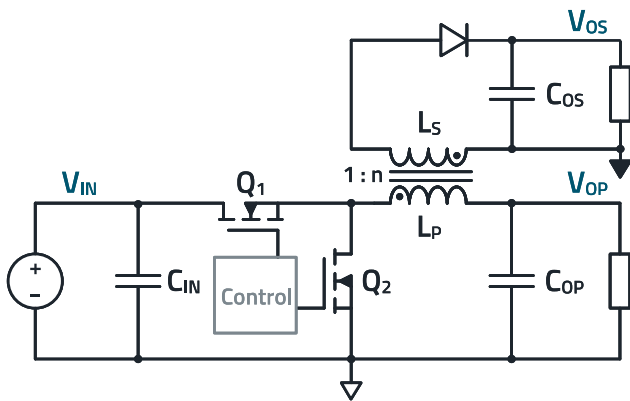


Abbildung 9: Abwärtswandler mit einem zusätzlichen isolierten Ausgang

wobei:

$$n = \frac{N_s}{N_p} = \frac{\text{Windungen der Sekundärwicklung}}{\text{Windungen der Primärwicklung}} \quad (17)$$

Die Abbildung 10 und Abbildung 11 zeigen den Stromfluss im Wandler während der Einschaltzeit bzw. der Ausschaltzeit des Steuertransistors Q₁. Während der Einschaltzeit liefern die Eingangsversorgung und der Eingangskondensator Energie an die nicht-isolierte Last, an den Übertrager und an den primärseitigen Ausgangskondensator (C_{OP}).

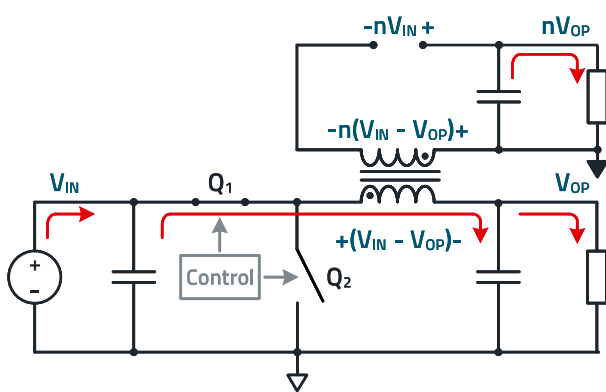


Abbildung 10: Stromkreis während der Einschaltzeit von Q₁ (ideal)

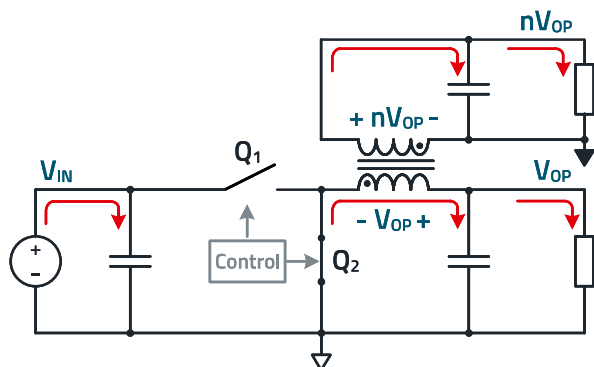


Abbildung 11: Stromkreis während der Ausschaltzeit von Q₁ (ideal)

Sowohl der Eingangskondensator C_{IN}, als auch der Ausgangskondensator C_{OP} speichern während dieses Zeitfensters Nettoenergie (anders als beim Buck-Wandler, bei dem die durchschnittliche Energie, die der Ausgangskondensator während der Einschaltzeit von Q₁ speichert, Null ist).

Was den sekundärseitigen Stromkreis betrifft, gilt für die reflektierte Spannung an der Sekundärwicklung:

$$V_{L_S_OFF} = -n \cdot (V_{IN} - V_{OP}) \quad (18)$$

Die Gleichrichterdiode ist während der Einschaltzeit von Q₁ in Sperrrichtung vorgespannt (19), und deswegen fließt in der Sekundärwicklung kein Strom.

$$V_{D_OFF} = -n \cdot V_{IN} \quad (19)$$

Während der Einschaltzeit von Q₁ versorgt der sekundärseitige Ausgangskondensator (C_{OS}) die isolierte Last.

Während des „Aus“-Zeitfensters von Q₁ sind die Eingangsversorgung und der Eingangskondensator von der Wandlerendstufe und der Last getrennt. Während dieses Zeitfensters wird der Eingangskondensator durch die Eingangsversorgung wieder aufgeladen. Da der Übertrager nun die zuvor gespeicherte Energie sowohl an die Primär- als auch an die Sekundärseite abgibt, wird in dieser Zeit weiterhin Energie auf die Sekundärseite übertragen.

Dies geschieht im so genannten „Flyback-Modus“, wobei die Energie während der Einschaltzeit im Magnetfeld des Kerns gespeichert wurde und nun während der Ausschaltzeit abgegeben wird. Der primäre Ausgangskondensator (C_{OP}) gibt die zuvor gespeicherte Energie ebenfalls ab, in diesem Fall an den sekundären Ausgangskondensator (C_{OS}). Der Übertrager überträgt diese Energie im so genannten „Forward-modus“. Das bedeutet, dass die Energie „sofort“ übertragen wird, ohne dass Energie im Magnetfeld des Übertragers gespeichert werden muss. Der sekundäre Ausgangskondensator speichert diese neu gelieferte Energie, die er zur Versorgung der isolierten Last während des nächsten Einschaltzeitfensters nutzt.

Eine ausführliche Analyse bezüglich des Energieflusses des Wandlers ist in Anhang A.1 am Ende des Dokuments zu finden. Die geregelte Ausgangsspannung an der Primärseite wird während der Ausschaltzeit an der Primärwicklung angelegt, und durch die Wirkung des Übertragers liegt sie auch an der Sekundärwicklung, jedoch durch das Wicklungsverhältnis skaliert.

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

Die Diode wird dann in Durchlassrichtung vorgespannt, so dass Strom durch die Sekundärwicklung fließt, was die Energieübertragung von der Primärseite auf den Sekundärseite ermöglicht. Unter Berücksichtigung "idealer" Bauteile, d.h. unter Vernachlässigung von parasitären Elementen wie Widerständen, Streuinduktivität und einer idealen Diode, berechnet sich die isolierte Ausgangsspannung der Spannung an der Sekundärwicklung mit:

$$V_{L_{S_OFF}} = n \cdot V_{OP} \approx V_{OS} \quad (20)$$

Bei Berücksichtigung realer Bauteile weicht das Ergebnis von dem hier dargestellten Idealfall ab, wie später näher erläutert wird.

In den Abbildung 13 und Abbildung 14 sind die Schaltkurven des Wandlers nach dem folgenden Referenzschaltbild dargestellt (Abbildung 12).

Gesamtmagnetisierungsstrom ist ein Beitrag aller Ausgangslastströme, sowohl auf der Primär- als auch auf der Sekundärseite, welche durch das jeweilige Windungsverhältnis entsprechend skaliert werden:

Für einen isolierten/sekundären Ausgang gilt

$$I_M = I_{OP} + n \cdot I_{OS} \quad (21)$$

Für 'k' isolierte/sekundäre Ausgänge gilt:

$$I_M = I_{OP} + \sum_{i=1}^k n_i \cdot I_{OS_i} \quad (22)$$

Um den erforderlichen Sättigungsstrom des Übertragers einschätzen zu können, muss der maximale Magnetisierungsstrom berücksichtigt werden, da die Sättigung des Übertragers mit der maximalen magnetischen Flussdichte zusammenhängt, die durch den Kern fließen.

Wie in der Abbildung 12 zu sehen ist, wurde der Übertrager durch eine Induktivität parallel zu einem idealen Übertrager ersetzt.

Es handelt sich um die Magnetisierungsinduktivität (L_M), die die Energiespeicherung des Übertragers darstellt. Es ist zu erkennen, dass bei einem isolierten sekundären Ausgangsstrom I_{OS} von Null der Durchschnittswert des Magnetisierungsstroms (I_M), wie bei dem synchronen Buck-Wandler, gleich dem primärseitigen Ausgangsstrom ist.

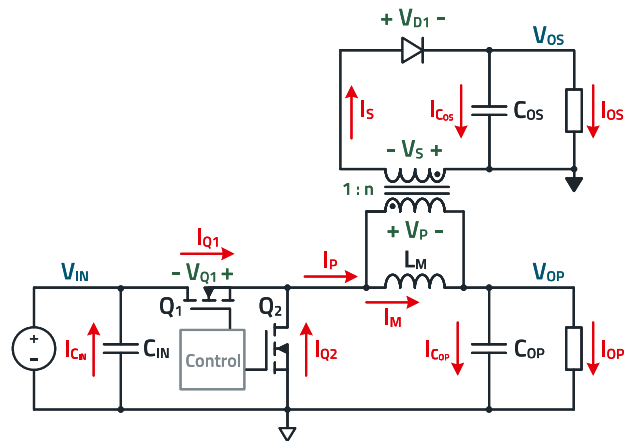


Abbildung 12: Referenzschaltbild für die Schaltkurven des Wandlers

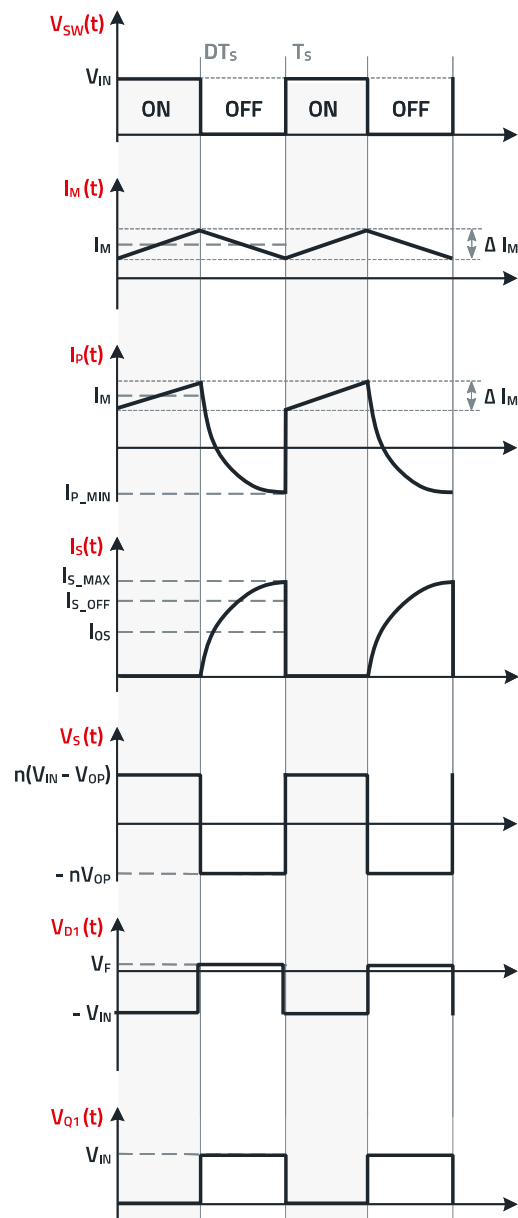


Abbildung 13: Signalformen an den SW-Knoten und Übertrager

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

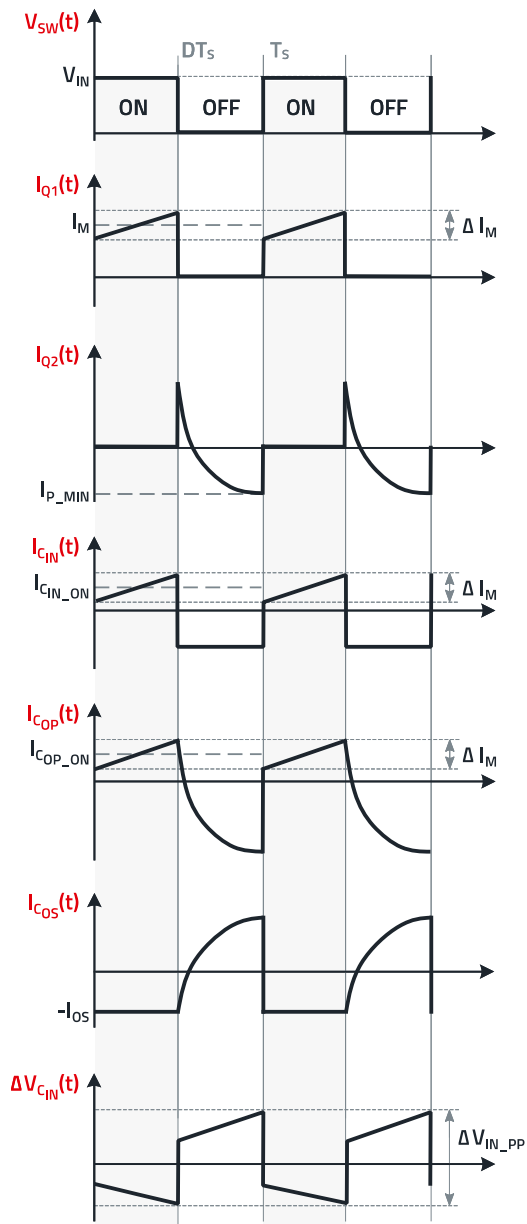


Abbildung 14: Strom- und Spannungsverläufe am Schalt-Knoten (SW), Kondensator und Transistor

Wenn der Laststrom I_{OS} am isolierten Ausgang ansteigt, erhöht sich der Magnetisierungsstrom I_M und damit die im Magnetfeld gespeicherte stationäre Energie entsprechend.

Der Strom durch die Primärwicklung entspricht nur während der Einschaltzeit dem Magnetisierungsstrom (Flyback-Modus), und daher muss der maximale Spitzenwert während dieses Zeitfensters (direkt am Ende der Einschaltzeit) berücksichtigt werden:

Für einen isolierten/sekundären Ausgang gilt:

$$I_{M_MAX} = I_{OP} + \frac{\Delta I_M}{2} + n \cdot I_{OS} \quad (23)$$

Für 'k' isolierte/sekundäre Ausgänge gilt:

$$I_{M_MAX} = I_{OP} + \frac{\Delta I_M}{2} + \sum_{i=1}^k n_i \cdot I_{OS_i} \quad (24)$$

Der Term ΔI_M in den obigen Formeln ist der Spitze-Spitze-Magnetisierungsrippelstrom, und wird wie folgt berechnet:

$$\Delta I_M = \frac{(V_{IN} - V_{OP}) \cdot D}{L_M \cdot f_{SW}} \quad (25)$$

Die Magnetisierungsinduktivität (L_M) wird so gewählt, dass ΔI_M begrenzt wird. Eine Begrenzung von ΔI_M auf 20% bis 40% des maximalen Magnetisierungsstroms, wie bei dem normalen Abwärtswandler, ist in diesem Fall nicht wichtig, insbesondere wenn ferritbasierte Kerne und MLCC-Kondensatoren verwendet werden. Ein niedriger ΔI_M -Wert hilft in diesem Fall, die AC-Kernverluste (d.h. Hysterese, Wirbelströme) sowie die Spitzenflussdichte zu reduzieren, was mehr Abstand von der Sättigungsgrenze des Übertragers bedeutet. Bei den AC-Verlusten der Wicklung, die bei dieser Topologie oft dominieren, ist der Einfluss von ΔI_M jedoch geringer, da die Amplitude des Wicklungsstroms oft viel höher ist als ΔI_M , und auch sie wird durch andere Elemente als L_M bestimmt.

Die Energieübertragung in 'Forward-Modus' während des Aus-Zeitfensters von Q_1 (d.h. von C_{OP} zu C_{OS} über den Übertrager), und die daraus resultierenden "reflektierten" Ströme auf den Primär- und Sekundärwicklungen bewirken, dass die Stromamplitude in der Primärwicklung (ΔI_P) vom Magnetisierungsstrom abweicht (siehe Abbildung 14), wobei gilt:

$$\Delta I_P = I_{M_MAX} - I_{P_MIN} \quad (26)$$

Und so gilt, anders als bei dem synchronen Abwärtswandler:

$$I_M \neq I_{P_RMS} \quad (27)$$

Die höhere Amplitude des Primärwicklungsstroms bedeutet auch, dass nun für Q_2 höhere Grenzwerte für Spitzen- und Effektivströme erforderlich sind. Wenn C_{OP} und C_{OS} mit MLCCs (z.B. **WCAP-CSGP**-Serie von Würth Elektronik) implementiert werden, die einen extrem kleinen ESR aufweisen, sind die durch einen höheren Effektivstrom verursachten Auswirkungen auf die Kondensatoren, wie Temperaturanstieg oder Spannungswelligkeit, in üblichen Anwendungen dieser Topologie vernachlässigbar.

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

Die genaue analytische Berechnung der Amplitude des Spitzenstroms der Wicklung ist keine triviale Aufgabe, da die Amplitude eine Funktion höherer Ordnung mit mehreren Parametern ist, von denen einige schwer zu messen oder genau zu schätzen sind, wie z.B. die Streuinduktivität. Zusätzlich hängen diese Parameter auch vom Windungsverhältnis, dem Tastverhältnis, der Schaltfrequenz und den primären und sekundären Lastströmen ab. Aus den folgenden Funktionsgleichungen sind die Parameter für die Berechnung des minimalen primärseitigen Stroms und des sekundärseitigen maximalen Stroms ersichtlich:

$$I_{P_MIN} = f(n, D, F_{SW}, L_k, I_{OP}, I_{OS}) \quad (28)$$

$$I_{S_MAX} = f(n, D, F_{SW}, L_k, I_{OS}) \quad (29)$$

Die schnellste und genaueste Methode zur Ermittlung der oben genannten Werte ist eine SPICE-Simulation, gefolgt von der entsprechenden experimentellen Validierung.

Die mit dem in Anhang A.2 abgebildeten Board erzielten Versuchsergebnisse sind in den Abbildung 15 und Abbildung 16 dargestellt.

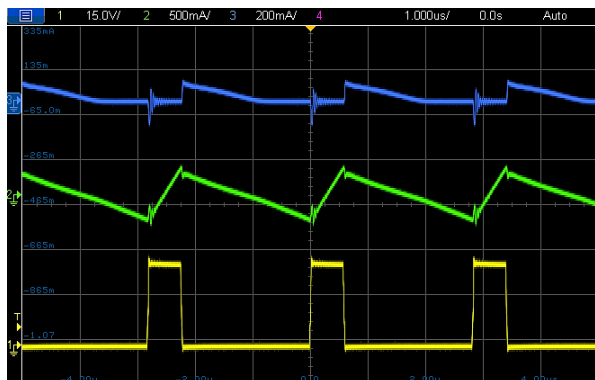


Abbildung 15: Experimentelle Ergebnisse (Teil-Last) (I_S, I_P, V_{SW}).
 ($V_{IN} = 24\text{ V}, V_{OP} = 5\text{ V}, I_{OP} = 20\text{ mA}, I_{OS} = 20\text{ mA}, F_{SW} = 350\text{ kHz}, L = 22\text{ }\mu\text{H}$)

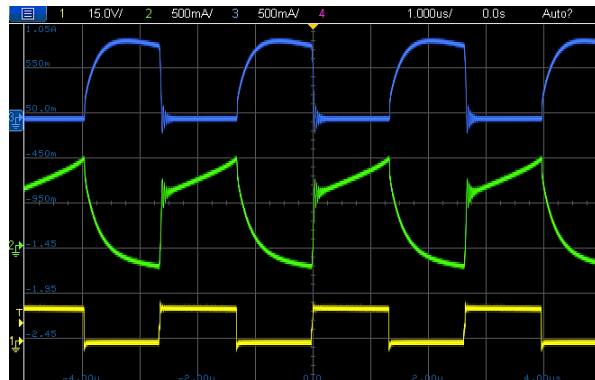


Abbildung 16: Experimentelle Ergebnisse (Voll-Last) (I_S, I_P, V_{SW})
 ($V_{IN} = 24\text{ V}, V_{OP} = 10\text{ V}, I_{OP} = 0,3\text{ A}, I_{OS} = 0,3\text{ A}, F_{SW} = 350\text{ kHz}, L = 22\text{ }\mu\text{H}$)

Es ist zu sehen, dass wenn der isolierte Ausgangsstrom nahe Null liegt, der an der Primärwicklung gemessene Strom dem dreieckförmigen Magnetisierungsstrom wie erwartet entspricht (Abbildung 15). In der Ausschaltzeit, wenn der isolierte Ausgang belastet ist, wird jedoch eine parabolische Stromsignalform höherer Ordnung beobachtet. Dieses Verhalten wird im nächsten Abschnitt erläutert.

Für die Komponenten, die nicht von dieser Stromsignalform betroffen sind, können analytische Ausdrücke direkt ermittelt werden:

Eingangskondensator (C_{IN})

Der Effektivstrom durch den Eingangskondensator wird unter Vernachlässigung der Wirkung von ΔI_M wie folgt berechnet:

$$I_{C_{IN_RMS}} \approx \left(I_{OP} + \sum_{i=1}^K n_i \cdot I_{OS_i} \right) \cdot \sqrt{D \cdot (1 - D)} \quad (30)$$

Die Eingangskapazität wird so eingestellt, dass die Spitze-Spitze-Welligkeit der Eingangsspannung (ΔV_{IN_PP}) wie folgt begrenzt wird (unter Berücksichtigung eines vernachlässigbaren ESR ≈ 0):

$$C_{IN} \approx \frac{\left(I_{OP} + \sum_{i=1}^K n_i \cdot I_{OS_i} \right) \cdot D \cdot (1 - D)}{\Delta V_{IN_PP} \cdot f_{SW}} \quad (31)$$

Normalerweise wird eine maximale Restwelligkeit von weniger als 0,5% der Mindesteingangsspannung empfohlen.

Steuertransistor (Q_1)

Der Effektivstrom durch den Steuer-MOSFET Q_1 beträgt:

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

$$I_{Q1_RMS} \approx \left(I_{OP} + \sum_{i=1}^K n_i \cdot I_{OS_i} \right) \cdot \sqrt{D} \quad (32)$$

Der maximale Spitzenstrom wird wie folgt berechnet:

$$I_{Q1_PK} = I_{OP} + \sum_{i=1}^K n_i \cdot I_{OS_i} + \frac{\Delta I_M}{2} \quad (33)$$

Gleichrichterdiode (D₁)

Der durchschnittliche Strom durch die Gleichrichterdiode ist der sekundäre Wicklungsstrom, der wiederum dem sekundären Laststrom entspricht:

$$I_{D1_AV} = I_S = I_{OS} \quad (34)$$

Während der Einschaltzeit von Q₁ ist die sekundärseitige Diode mit folgender Spannung in Sperrrichtung vorgespannt:

$$V_{D1_ON} = n \cdot V_{IN_MAX} \quad (35)$$

3.3 Die Stromsignalform während Q₁-Ausschaltzeit

Während des Schaltvorgangs zwischen dem leitenden und dem sperrenden Zustand des Steuertransistors Q₁, ändert die Spannung an den Übertragerwicklungen schnell ihre Polarität, was zu einem Spannungssprung an den Primär- und Sekundärwicklungen führt. Bei näherer Betrachtung der sekundärseitigen Schaltung ist eine RLC-Schaltung mit einer Seriendiode zu erkennen. Diese setzt sich aus der sekundärseitigen Streuinduktivität des Übertragers (L_k), dem Ausgangskondensator (C_{OS}), dem parasitären Widerstand (R_t) sowie dem effektiven Lastwiderstand (R_L), zusammen, wie in Abbildung 17 dargestellt.

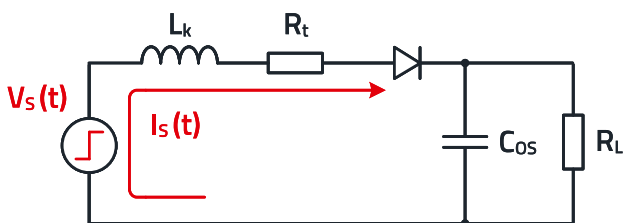


Abbildung 17: RLC-Netz an der Sekundärseite (Aus-Zeitfenster)

Zu beachten ist, dass ein solches Netz 2. Ordnung aus der Sicht des Zeitbereichs zwei Zeitkonstanten hat, von denen eine mit der Streuinduktivität und die andere mit der Ausgangskapazität verbunden ist.

Nach dem Anlegen einer Spannungsstufe wird die Diode in Durchlassrichtung vorgespannt und dann kann die Energie von

der Primär- auf die Sekundärseite übertragen werden. Der Sekundärstrom I_S(t) kann jedoch wegen der Streuinduktivität nicht sofort ansteigen.

Bei einer festen Ausgangskapazität (C_{OS}) hängt der Verlauf des Sekundärstroms während der Ausschaltzeit hauptsächlich davon ab, wie die Zeitkonstante, die durch die Streuinduktivität und den Gesamtwiderstand ($\tau_{Lk} = L_k / R_t$) gebildet wird, mit der Dauer des Ausschaltzeitfensters übereinstimmt, in der Energie auf die Sekundärseite übertragen wird ($t_{OFF} = (1 - D) \cdot T_{SW}$). Beachten Sie, dass der Gesamtwiderstand nicht nur den Wicklungswiderstand, sondern auch den R_{DS(ON)} des Low-Side-MOSFET auf der Primärseite und den ESR des Ausgangskondensators umfasst.

Für $\tau_{Lk} \ll t_{OFF}$, ist die Stromkurve parabelförmig (Abbildung 18 und Abbildung 19), während für $\tau_{Lk} \geq t_{OFF}$ die Kurve eine ansteigende Steigung erster Ordnung oder eine Dreiecksform annimmt, da das Zeitfenster für die Energieübertragung endet, bevor die Zeitkonstante erreicht ist (Abbildung 19 und Abbildung 21).

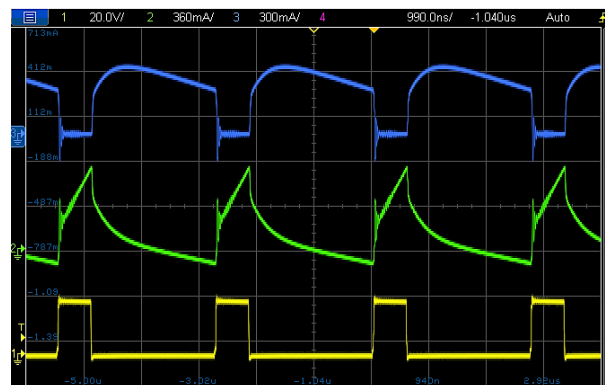


Abbildung 18: Experimentelle Ergebnisse für $t_{OFF} = 2,2 \mu s$ (I_S , I_P , V_{SW}) ($V_{OP} = 5 V$, $D = 20\%$, $I_{OP} = 0,1 A$, $I_{OS} = 0,3 A$, $F_{SW} = 350 kHz$, $L = 22 \mu H$)

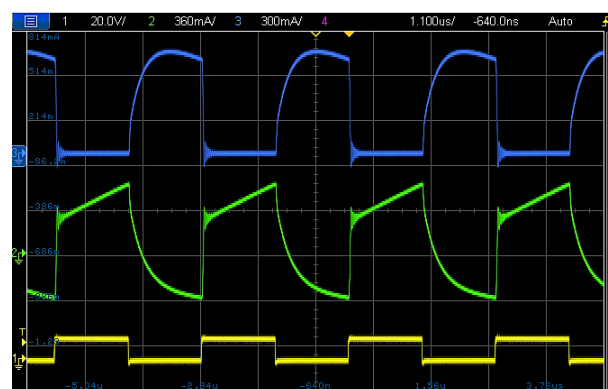


Abbildung 19: Experimentelle Ergebnisse für $t_{OFF} = 1,42 \mu s$ (I_S , I_P , V_{SW}) ($V_{OP} = 5 V$, $D = 50\%$, $I_{OP} = 0,1 A$, $I_{OS} = 0,3 A$, $F_{SW} = 350 kHz$, $L = 22 \mu H$)

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

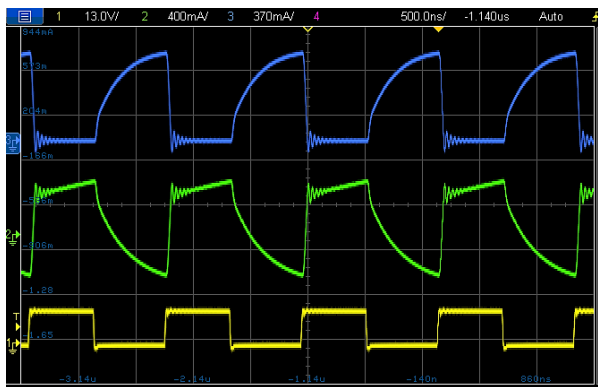


Abbildung 20: Experimentelle Ergebnisse für $t_{OFF} = 0,58 \mu s$ (I_s , I_p , V_{SW})
 ($V_{OP} = 5 V$, $D = 50\%$, $I_{OP} = 0,1 A$, $I_{OS} = 0,3 A$, $F_{SW} = 850 kHz$, $L = 22 \mu H$)

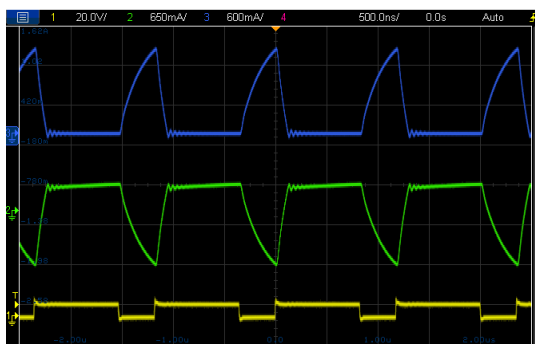


Abbildung 21: Experimentelle Ergebnisse für $t_{OFF} = 0,35 \mu s$ (I_s , I_p , V_{SW})
 ($V_{OP} = 5 V$, $D = 70\%$, $I_{OP} = 0,1 A$, $I_{OS} = 0,3 A$, $F_{SW} = 850 kHz$, $L = 22 \mu H$)

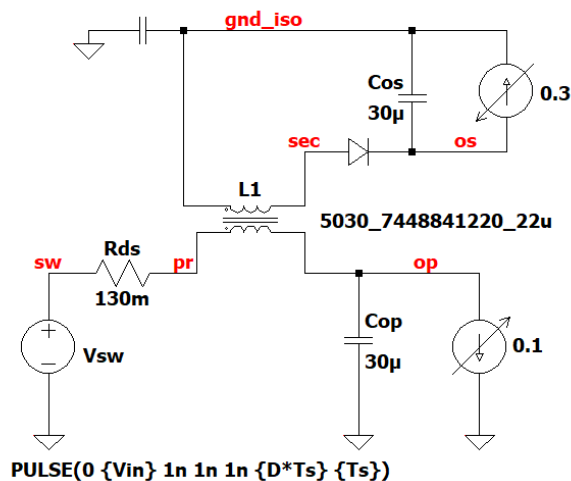
Für die in den Abbildung 18 bis Abbildung 21 gezeigten Ergebnisse wurde der Würth Elektronik DPC-HV [7448841220](#) (mit Wicklungswiderständen $R_p = R_s = 455 m\Omega$ und einer Streuinduktivität von $L_k = 0,41 \mu H$) verwendet. Der Regler ist der LM5160 (Texas Instruments) mit $Q_2 - R_{DS(ON)} = 130 m\Omega$. Daraus ergibt sich $R_t \approx 1 \Omega$ unter Vernachlässigung des ESR der Ausgangs-MLCC-Kondensatoren (Serie [WCAP-CSGP](#)). Die Zeitkonstante beträgt $\tau_{Lk} \approx 0,41 \mu s$. In den Abbildungen wird die Ausschaltzeit durch Änderung des Arbeitszyklus und der Schaltfrequenz wie gezeigt variiert, um dieses Verhalten zu veranschaulichen.

Es wird deutlich, dass die Wellenform des Sekundärstroms die Spitzen- und Effektivwerte des Stroms durch die Transformatorwicklungen und den Q_2 -Transistor bestimmt. Eine genaue Schätzung dieser Werte zu einem frühen Zeitpunkt in der Entwurfsphase ist notwendig, um den Controller-IC und/oder die externen Transistorbauelemente sowie den Transformator auszuwählen. Eine gute Abschätzung kann mit Hilfe einer SPICE-Simulation unter Verwendung der SPICE-Modelle von Würth Elektronik erreicht werden. Zu diesem Zweck kann die in Abbildung 22 gezeigte einfache Simulationsschaltung der Leistungsstufe in

Open-Loop-Konfiguration verwendet werden (hier mit dem SPICE-Modell der gekoppelten Induktivität DPC-HV [7448841220](#) und $10 m\Omega$ ESR der Ausgangskondensatoren).

Die Schaltung wird in LTSpice mit den Spezifikationen von Abbildung 18 und denen von Abbildung 19 simuliert. Die Ergebnisse sind in Abbildung 22 bzw. Abbildung 23 dargestellt und zeigen eine gute Übereinstimmung zwischen den simulierten und experimentellen Wellenformen und Amplitudenwerten. Man beachte, dass in der Schaltung in Abbildung 22 die Wellenform des Schaltknotens (V_{SW}) zur Vereinfachung direkt in die Ausgangsstufe eingespeist wird, anstatt das traditionelle Schaltnetzwerk (Q_1 und Q_2) zu verwenden.

Der Spitzenstrombedarf für die High-Side- und Low-Side-Transistoren kann jedoch direkt aus der Stromkurve der Primärwicklung ermittelt werden (siehe auch Abschnitt 4.3). Darüber hinaus kann der Effektivstrom für Q_2 durch Subtraktion des Ergebnisses in (32) ($Q_{1,RMS}$) von dem in der Simulation gemessenen Effektivwert des Primärwicklungsstroms ermittelt werden.



SPICE directives

```
.tran 0 {400*Ts+3.2*Ts} {400*Ts} 10n
.param Vin=24 (for figure 18)
.param Vin=10 (for figure 19)
.param Vop=5
.param Fsw=350k
.param D=Vop/Vin
.param Ts=1/Fsw
```

Abbildung 22: Einfacher Simulationsaufbau in LTSpice

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

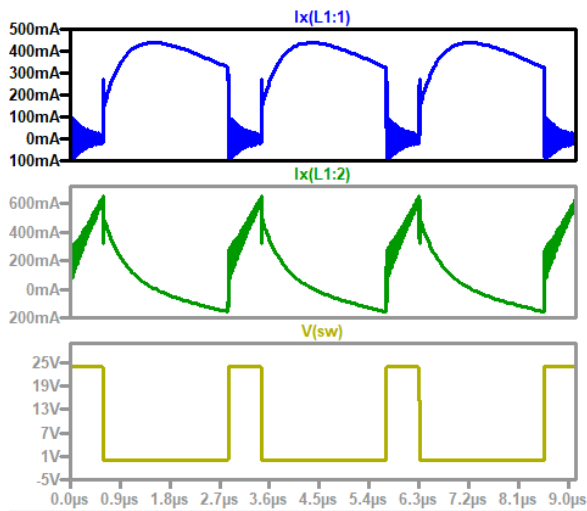


Abbildung 23: LTspice Simulationsergebnisse der Spezifikation von Abbildung 18

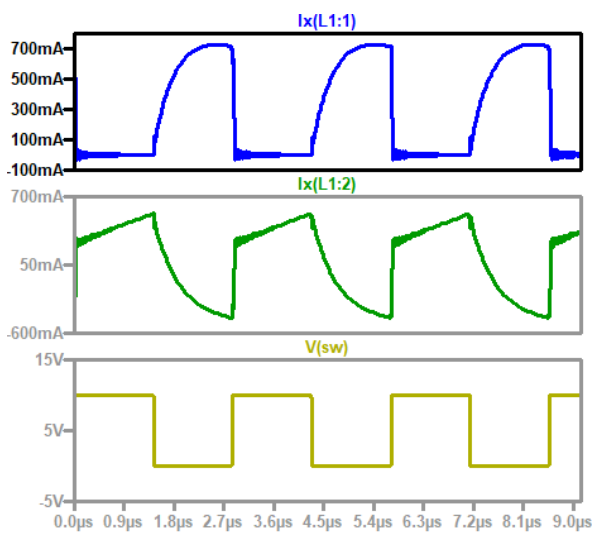


Abbildung 24: LTspice Simulationsergebnisse der Spezifikation von Abbildung 19

Alternativ kann auch die vollständige Schaltung mit dem Schaltnetz einfach implementiert werden.

3.4. Die Spannungsregelung des isolierten Ausgangs

Bei einem Wandler mit "idealen" Bauteilen, die keine parasitäre Effekte aufweisen, würde die Ausgangsspannung am Sekundärausgang unter allen Betriebsbedingungen genau der geregelten primären Ausgangsspannung entsprechen (skaliert durch das Wicklungsverhältnis). Die parasitären Elemente der "realen" Komponenten können jedoch einen starken Einfluss auf das isolierte Ausgangsspannungsniveau haben.

Abbildung 25 zeigt das Ersatzschaltbild während der Ausschaltzeit von Q_1 mit den wichtigsten parasitären

Elementen und einem Übertrager mit nur einem isolierten Ausgang sowie einem Wicklungsverhältnis von 1 : 1.

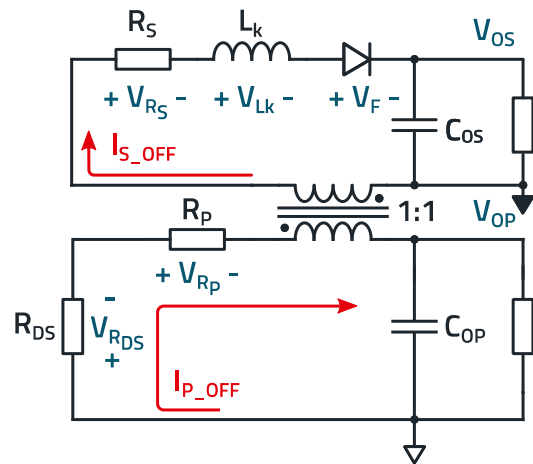


Abbildung 25: Ersatzschaltbild mit parasitären Elementen (Ausschaltzeit)

Die dargestellten parasitären Elemente sind der Ein-Widerstand des Low-Side-MOSFETs (R_{DS}), der Widerstand der Primär- sowie Sekundärwicklung (R_P , R_S), und die auf die Sekundärseite bezogene Streuinduktivität des Übertragers (L_k). Der Durchlassspannungsabfall über die Diode muss auch berücksichtigt werden, da er die Regelung insbesondere bei niedrigen Ausgangsströmen und Ausgangsspannungen stärker als andere Elemente beeinflusst.

Die durchschnittlichen Spannungsabfälle während des Aus-Zeitfensters über diese parasitären Elemente bestimmen die resultierende Spannung am isolierten Ausgang:

$$V_{OS} = V_{OP} + V_{R_{DS}} + V_{R_P} - V_f - V_{L_k} - V_{R_S} \quad (36)$$

wobei gilt:

$$V_{R_{DS}} = I_{P_OFF} \cdot R_{DS} \quad (37)$$

$$V_{R_P} = I_{P_OFF} \cdot R_P \quad (38)$$

$$V_{R_S} = I_{S_OFF} \cdot R_S \quad (39)$$

In den vorangegangenen Formeln sind I_{P_OFF} und I_{S_OFF} die durchschnittlichen Ströme der Primär- bzw. Sekundärwicklung während der Aus-Zeit, wie in Abbildung 26 dargestellt.

Der Wert von I_{P_OFF} hängt vom primären Ausgangsstrom (I_{OP}), der Einschaltdauer (D) sowie dem entsprechenden

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

Windungsverhältnis (n) und Laststrom (I_{OS}) an jedem isolierten Ausgang ab.

Für einen isolierten Ausgang gilt:

$$I_{P_OFF} = I_{OP} - \frac{D}{(1-D)} \cdot n \cdot I_{OS} \quad (40)$$

Für "k" isolierte Ausgänge gilt:

$$I_{P_OFF} = I_{OP} - \frac{D}{(1-D)} \cdot \sum_{i=1}^k n_i \cdot I_{OS_i} \quad (41)$$

Die Höhe des Stroms der Sekundärwicklung(en) ist eine Funktion des jeweiligen isolierten Ausgangsstroms und der Einschaltdauer:

$$I_{S_OFF} = \frac{I_{OS}}{(1-D)} \quad (42)$$

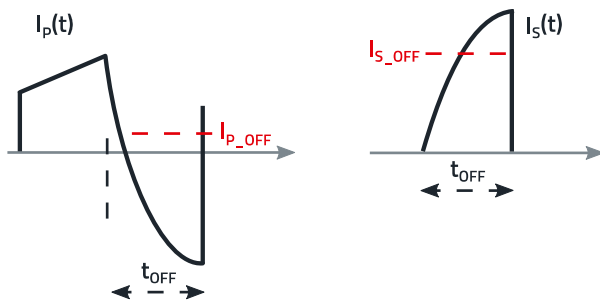


Abbildung 26: Primär- und Sekundärströme mit Mittelwerten während der Auszeit (rot)

Zurück zur Analyse des Spannungsabfalls, der durchschnittliche Spannungsabfall über die Diode während des Aus-Zeitfensters kann aus der I-U-Kurve im entsprechenden Datenblatt wie folgt ermittelt werden:

$$V_f = V_D (@ I_{S_OFF}) \quad (43)$$

Der Spannungsabfall an der Streuinduktivität während der Ausschaltzeit ist komplizierter zu schätzen. Sein momentaner Wert wird wie folgt angegeben:

$$V_{L_k}(t) = L_k \cdot \frac{di_{S_OFF}(t)}{dt} \quad (44)$$

Der durchschnittliche Spannungsabfall während der Ausschaltzeit kann dann wie folgt ermittelt werden:

$$V_{L_k_OFF} = L_k \cdot \frac{\Delta I_{OFF}}{t_{OFF}} \quad (45)$$

Es ist zu beobachten, dass $V_{L_k_OFF}$ vom Delta des Sekundärwicklungsstroms zwischen Beginn und Ende des Aus-Zeitfensters (ΔI_{OFF}) abhängt. Man beachte, dass sich ΔI_{OFF} nur auf die reflektierten Ströme der Wechselstromwicklung bezieht (z. B. aus dem Energietransfer in Vorwärtsrichtung) Für eine dreieckförmige Sekundärstromkurve (z.B. wie in Abbildung 22) kann die folgende Näherung unter Beachtung der vorherigen (42) durchgeführt werden:

$$V_{L_k_OFF} \approx L_k \cdot \frac{2 \cdot I_{OS} \cdot F_{SW}}{(1-D)^2} \quad (46)$$

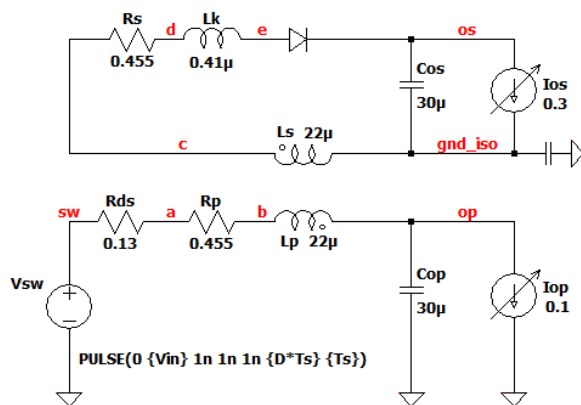
Dies zeigt, dass der Nettospannungsabfall an der Streuinduktivität während der Aus-Zeit mit dem isolierten Laststrom, dem Tastverhältnis und dem Wert der Streuinduktivität selbst zunimmt. Darüber hinaus ist zu beobachten, dass $V_{L_k_OFF}$ der einzige Spannungsabfall ist, der von der Schaltfrequenz beeinflusst wird. Ein Wort der Vorsicht: Die Formel (46) wurde nur abgeleitet, um einen Einblick in die Parameterabhängigkeit von $V_{L_k_OFF}$ zu geben, und sie wäre nur für eine rein dreieckige Stromform genau, nicht aber für den parabolischen Fall (der am häufigsten vorkommt).

Eine LTspice-Simulationsvorrichtung, die auf der Spezifikation von Abbildung 18 basiert, ist in Abbildung 27 dargestellt und kann verwendet werden, um die Gültigkeit der vorherigen Analyse zu bestätigen.

Beachten Sie, dass die Spannungsabfälle während der Aus-Zeit mit dem Befehl MEASURE in SPICE ermittelt werden (Abbildung 28). Beachten Sie auch, dass der ESR der beiden Ausgangskondensatoren auf 10 mΩ eingestellt ist (im Schaltplan nicht dargestellt).

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen



$$V_{R_{OS}} = 3,12 \text{ mV}$$

$$V_{R_p} = 10,9 \text{ mV}$$

$$V_{R_s} = 171 \text{ mV}$$

SPICE directives .tran 0 {400*Ts+15*Ts} {400*Ts}

```

K Lp Ls 1
.param Vin=24
.param Vop=5
.param Fsw=350k
.param D=Vop/Vin
.param Ts=1/Fsw
.meas Vos AVG V(os,gnd_iso) from {Ts} to {11*Ts}
.meas Vop AVG V(op) from {Ts} to {11*Ts}
.meas VLK_off AVG V(d,e) from {D*Ts} to {Ts}
.meas Vd_off AVG V(e,os) from {D*Ts} to {Ts}
.meas VRs_off AVG V(c,d) from {D*Ts} to {Ts}
.meas VRp_off AVG V(a,b) from {D*Ts} to {Ts}
.meas VRds_off AVG V(sw,a) from {D*Ts} to {Ts}
.meas Ip_off AVG I(Lp) from {D*Ts} to {Ts}
.meas Is_off AVG I(Ls) from {D*Ts} to {Ts}
    
```

Abbildung 27: LTspice-Simulationsaufbau für die Berechnung der elementweisen Spannungsabfälle während der Aus-Zeit

```

vos: AVG(v(os,gnd_iso))=3.92114 FROM 2.85714e-006 TO 3.14286e-005
vop: AVG(v(op))=4.94986 FROM 2.85714e-006 TO 3.14286e-005
vlk_off: AVG(v(d,e))=0.0640176 FROM 5.95238e-007 TO 2.85714e-006
vd_off: AVG(v(e,os))=0.780861 FROM 5.95238e-007 TO 2.85714e-006
vrs_off: AVG(v(c,d))=0.170944 FROM 5.95238e-007 TO 2.85714e-006
vrp_off: AVG(v(a,b))=0.0109152 FROM 5.95238e-007 TO 2.85714e-006
vrds_off: AVG(v(sw,a))=0.00311864 FROM 5.95238e-007 TO 2.85714e-006
ip_off: AVG(i(lp))=0.0239895 FROM 5.95238e-007 TO 2.85714e-006
is_off: AVG(i(ls))=0.375701 FROM 5.95238e-007 TO 2.85714e-006
    
```

Abbildung 28: Messwerte aus der 'SPICE Error Log'-Datei

Auf der Grundlage der vorangegangenen Analyse ergeben sich folgende Werte:

Aus (42) ergibt sich mit $D = 0,2$ und $T_{sw} = 3,33 \mu\text{s}$:

$$I_{OS} = 0,376 \text{ A}$$

Aus (40), erhält man:

$$I_{P_OFF} = 0,024 \text{ A}$$

Aus (37), (38) und (39), folgt:

Diese Werte entsprechen den in der Simulation gemessenen. Der Spannungsabfall über der Streuinduktivität während der Ausschaltzeit beträgt in diesem Fall nur 64 mV, was auf optimale Betriebsbedingungen mit einer niedrigen Einschaltdauer und einem niedrigen Wert der Streuinduktivität der **DPC-HV**-Koppelinduktivität zurückzuführen ist. In diesem Beispielfall ist der Dioden-Vorwärtsspannungsabfall ($V_{D_OFF} = 0,781 \text{ V}$) der Hauptfaktor, der die Regelung beeinträchtigt. Addiert man diese Spannungsabfälle auf der Grundlage der vorherigen (36), so erhält man: $V_{OS} = 3,92 \text{ V}$. Dies stimmt mit dem Simulationsergebnis überein.

Wie in diesem Fall zu beobachten ist, würde die Wahl einer Diode mit sehr geringem Durchlassspannungsabfall (z. B. vom Typ Schottky) die Regelung erheblich verbessern. Es ist zu beachten, dass mit zunehmender Einschaltdauer oder Schaltfrequenz der Spannungsabfall über der Streuinduktivität an Bedeutung gewinnt. Für dieselbe Spezifikation wie in Abbildung 27, aber mit einer höheren Einschaltdauer von 50% ($V_{OP} = 12 \text{ V}$) und einer Schaltfrequenz von 600 kHz steigt der Spannungsabfall über der Streuinduktivität nun auf 0,41 V und wird damit zum zweitwichtigsten Faktor neben der Diode. In der in Abbildung 27 gezeigten Simulation wurde die gekoppelte **DPC-HV 7448841220**-Induktivität durch ihre parasitären Elemente ersetzt, um die einzelnen Spannungsabfälle zu messen. Wenn man dieselbe Simulation mit dem SPICE-Modell der gekoppelten Induktivität **7448841220** wie in Abbildung 22 durchführt, erhält man eine isolierte Ausgangsspannung von $V_{OS} = 3,91 \text{ V}$, was ebenfalls eine sehr gute Übereinstimmung mit früheren Ergebnissen darstellt.

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

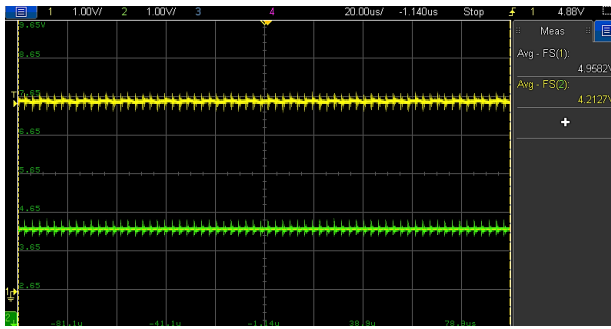


Abbildung 29: Experimentelle Ergebnisse (V_{OP} , V_{OS})

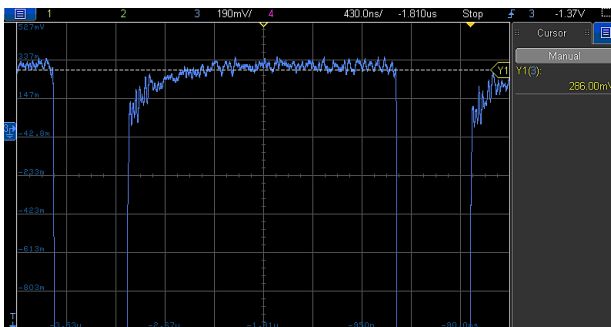


Abbildung 30: Experimentelles Ergebnis für den durchschnittlichen Vorwärtsspannungsabfall der Diode während der Aus-Zeit

Die experimentellen Ergebnisse für diese Anforderungen, welche die Ausgangsspannungspegel an den Primär- und Sekundärausgängen zeigen, sind in Abbildung 29 dargestellt.

Die beobachtete isolierte Ausgangsspannung beträgt $V_{OS} = 4,21$ V. Die Diskrepanz zu den Simulationsergebnissen ($V_{OS} = 3,93$ V) liegt im Diodenvorwärts-spannungsabfall. In der Simulation wurde ein Standarddiodenmodell mit $V_f = 0,785$ V verwendet, während die im Prototyp verwendete Diode einen durchschnittlichen Spannungsabfall während der Aus-Zeit von etwa 0,25 bis 0,3 V aufweist (siehe Abbildung 30).

Korrigiert man dies, so läge die in der Simulation erhaltene Ausgangsspannung bei Verwendung des korrekten Dioden-SPIICE-Modells im Bereich von 4,18 bis 4,23 V, was sehr gut zu den experimentellen Ergebnissen passt.

Dies zeigt, wie wichtig die Verwendung genauer SPIICE-Modelle ist, insbesondere für die Sekundärdiode und den Transformator/die gekoppelte Induktivität in dieser Topologie. Wenn dies der Fall ist, kann die SPIICE-Simulation sehr genaue Ergebnisse liefern. Beachten Sie, dass die SPIICE-Modelle von Würth Elektronik derzeit standardmäßig in der LTspice-Bibliothek verfügbar sind. Darüber hinaus sind auch SPIICE-Modelle für den PSpice-Simulator verfügbar und können von der Würth Elektronik-[Website](#) heruntergeladen werden.

3.4 Versuchsergebnisse: V_{OS} Regelung

Die hier gegebenen Ergebnisse zeigen die Veränderung der isolierten Ausgangsspannung bei Erhöhung des isolierten Laststroms (I_{OS}), der Schaltfrequenz (F_{SW}), des Tastverhältnisses (D), der Streuinduktivität (L_k) und/oder der Wicklungswiderstände (R_P und R_S). Diese Ergebnisse wurden mit dem in Anhang A.3 abgebildeten Evaluation-Board erzielt.

In Abbildung 31 ist die Auswirkung des zunehmenden Spannungsabfalls über der Streuinduktivität bei einer höheren Schaltfrequenz auf den isolierten Ausgangsspannungspegel zu sehen.

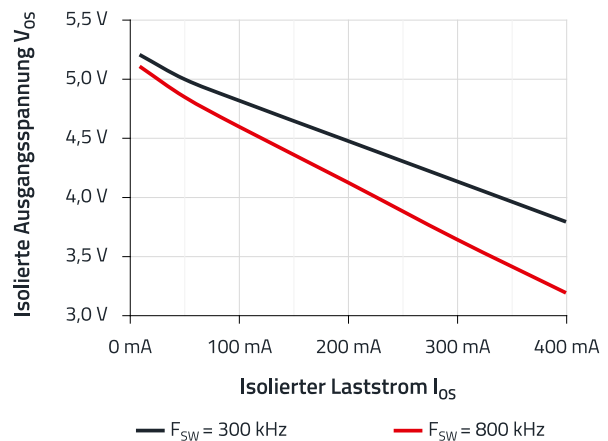


Abbildung 31: Experimentelle Ergebnisse V_{OS} vs I_{OS} @ Schaltfrequenz (F_{SW}). ($V_{IN} = 10$ V, $V_{OP} = 5$ V, $I_{OP} = 0,4$ A, $D = 0,5$, $L = 22$ μ H)

In Abbildung 32 ist deutlich zu erkennen, wie sich ein höheres Tastverhältnis negativ auf den isolierten Ausgangsspannungspegel auswirkt.

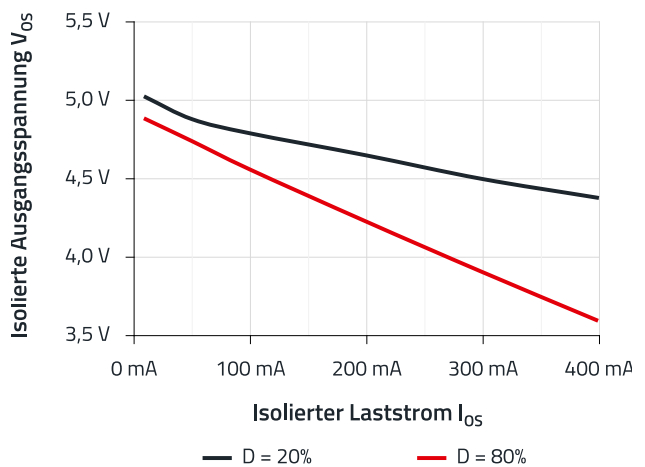


Abbildung 32: Experimentelle Ergebnisse V_{OS} vs I_{OS} @ Duty-cycle (D) ($V_{OP} = 5$ V, $I_{OP} = 0,4$ A, $F_{SW} = 300$ kHz, $L = 22$ μ H)

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

Das Energieübertragungsfenster wird kürzer, so dass ein höherer Sekundärstrom erforderlich ist, um die gleiche Energiemenge zu übertragen. Dies wiederum erhöht die Spannungsabfälle an den Widerständen und der Streuinduktivität während des Aus-Zeitfensters.

In Abbildung 33 sind die Auswirkungen höherer Werte von parasitären Wicklungswiderständen und Streuinduktivitäten zu sehen.

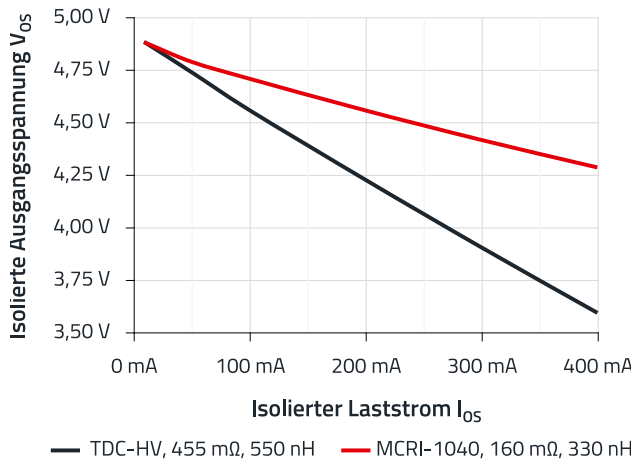


Abbildung 33: Experimentelle Ergebnisse V_{OS} vs I_{OS} @ (R_p , R_s and L_k) ($V_{IN} = 10 V$, $V_{OP} = 5 V$, $I_{OP} = 0,4 A$, $D = 0,5$, $F_{SW} = 300 kHz$, $L = 22 \mu H$)

Die Verringerung der isolierten Ausgangsspannung wird durch den zunehmenden Spannungsabfall an diesen parasitären Elementen bei gleicher auf die Sekundärseite übertragener Energiemenge verursacht.

Kreuzregelung

Der Spannungsabfall an den parasitären Elementen im primärseitigen Stromkreis $R_{DS(ON)}$ und R_p während des Aus-Zeitfensters (der direkt proportional zu I_{P_OFF} ist) führt dazu, dass die resultierende Spannung an der Primärwicklung und damit die an die Sekundärwicklung reflektierte Spannung niedriger oder höher ist als die geregelte Ausgangsspannung V_{OP} , je nachdem, ob I_{P_OFF} positiv oder negativ ist (siehe Abbildung 26).

Dieser Effekt ist in den in Abbildung 34 gezeigten Versuchsergebnissen zu beobachten.

Bleibt der isolierte Laststrom bei geringer Last konstant, so ist zu beobachten, dass ein Anstieg des primären Laststroms (und damit ein Anstieg von I_{P_OFF}) zu einem Anstieg der isolierten Ausgangsspannung führt, wie aus (36) zu erwarten ist:

$$V_{OS} = V_{OP} + V_{R_{DS}} + V_{R_p} - V_f - V_{L_k} - V_{R_s} \quad (47)$$

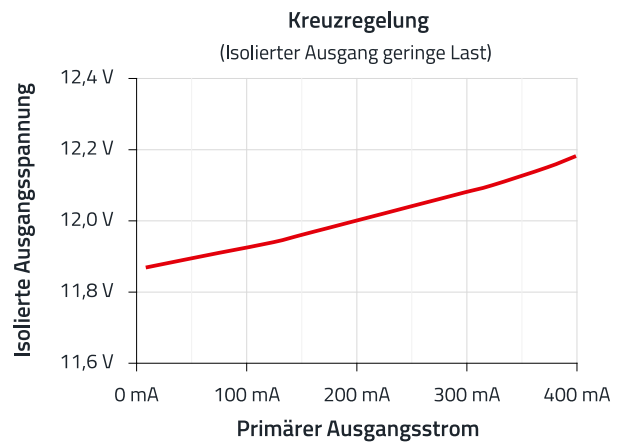


Abbildung 34: Experimentelle Ergebnisse V_{OS} vs I_{OP} ($V_{IN} = 24 V$, $V_{OP} = 12 V$, $I_{OS} = 10 mA$, $F_{SW} = 350 kHz$, $L = 22 \mu H$)

Dies zeigt auch, wie ein höherer Ausgangslaststrom auf der Primärseite dazu beitragen kann, die Spannungsabfälle auf der Sekundärseite teils "auszugleichen".

Im Falle mehrerer isolierter Ausgänge wirkt sich der Laststrom auf jeden dieser isolierten Ausgänge auf den Wert von I_{P_OFF} aus, da er auf den primärseitigen Stromkreis, skaliert durch das Windungsverhältnis, reflektiert wird. Dies wirkt sich wiederum auf die Spannungsregelung an den anderen isolierten Ausgänge aus und führt zu einem Kreuzregelungeffekt.

Auch hier können SPICE-Simulationen und experimentelle Tests dabei helfen, das Ausmaß dieses Effekts für eine bestimmte Spezifikation zu ermitteln, und somit die angestrebte Spannungsregelung durch die richtigen Anpassungen zu erreichen.

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

4. WICHTIGE DESIGN-ÜBERLEGUNGEN

4.1 Regelung der isolierten Ausgangsspannung

Verschiedene Design-Überlegungen können zur Verbesserung der Spannungsregelung des isolierten Ausgangs beitragen.

Auswahl der Komponenten und Betriebsbedingungen

Aus der Analyse und den Ergebnissen der vorangegangenen Abschnitte sind folgende Aspekte zu berücksichtigen:

- Verwendung eines Übertragers mit einer geringen Streuinduktivität und einem geringen DC-Widerstand
- Betrieb bei niedrigem Tastverhältnis (< 50%)
- Betrieb bei niedriger Schaltfrequenz
- Verwendung einer Schottky-Diode auf der Sekundärseite

Es muss jedoch ein Kompromiss gefunden werden, um zusätzlich eine kleine PCB-Fläche und eine gute Effizienz zu gewährleisten.

Einsatz zusätzlicher Spannungsregelungsstufen

Für Anwendungen, die eine hochgenaue isolierte Versorgungsspannung erfordern (z.B. Signalaufbereitung mit hochpräzisen Verstärkern oder Analog-Digital-Wandlern (ADC)), kann ein 'linearer Spannungsregler mit niedrigem Dropout' (auch als LDO bezeichnet) am isolierten Ausgang eingesetzt werden, wie in Abbildung 35 dargestellt.

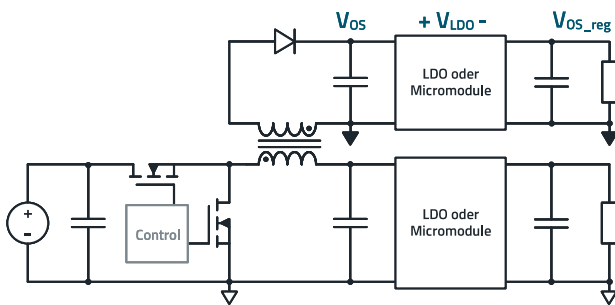


Abbildung 35: Einsatz einer zusätzlichen Spannungsregelungsstufe

Moderne LDOs können eine Spannungsgenauigkeit von bis zu 0,5% sowie eine hohe Spannungswelligkeitsdämpfung (PSRR) bieten. Beim Entwurf mit LDOs muss aber sichergestellt werden, dass die isolierte Ausgangsspannung bei Volllaststrom (V_{OS_MIN}) immer noch höher liegt als die gewünschte geregelte Ausgangsspannung (V_{OS_REG}) plus die minimal zulässige Dropout-Spannung über dem LDO (V_{LDO_MIN}), die im Datenblatt angegeben ist:

$$V_{OS_MIN} > V_{OS_REG} + V_{LDO_MIN} \quad (48)$$

LDOs haben aber einen gewichtigen Nachteil: sie sind eigentlich ein "Durchgangstransistor", der als ein variabler Widerstand modelliert werden kann. Das heißt: sie sind extrem ineffizient. Mit zunehmendem Spannungsabfall und Laststrom, steigen die Leistungsverluste entsprechend. Das beeinträchtigt die Effizienz und wirkt sich auf die Abmessungen des Wandlers stark aus, da eine größere Kupferkühlfläche für das Wärmemanagement erforderlich wird. Aus diesem Grund werden LDOs in der Regel nur für Anwendungen mit sehr niedrigem Laststrom verwendet.

Für Anwendungen mit höheren Strömen, bei denen es auf kompakte Abmessungen ankommt, kann ein DC-DC-Abwärts-Mikromodul verwendet werden (z.B. die [Magi³C-VDMM](#)-Serie von Würth Elektronik).

Da Mikromodule in der Tat Schaltregler sind, können sie höhere Ausgangsströme mit einem sehr hohen Wirkungsgrad und somit einer geringen Erwärmung liefern, was wiederum eine geringere Größe der Lösung ermöglicht.

Einsatz einer Buck-Boost-Topologie

Die Buck-Boost-Topologie mit isoliertem Ausgang (Abbildung 36) kann in Anwendungen eingesetzt werden, bei denen die primäre Ausgangsschiene nicht verwendet wird oder bei denen sie mit invertierter Polarität in Bezug auf die Eingangsspannung verwendet werden kann (z.B. für nicht isolierte bipolare Versorgungsspannungen).

Bei dem Buck-Boost-Wandler entspricht die Spannung an der Induktivität während der Ausschaltzeit von Q_1 der gut geregelten Ausgangsspannung, ähnlich wie beim Buck-Wandler. Im Vergleich zur Buck-Topologie bietet aber die Buck-Boost-Topologie eine engere Regelung des isolierten Ausgangs, insbesondere wenn das erforderliche Spannungsumsetzungsverhältnis steigt ((49) und (50)).

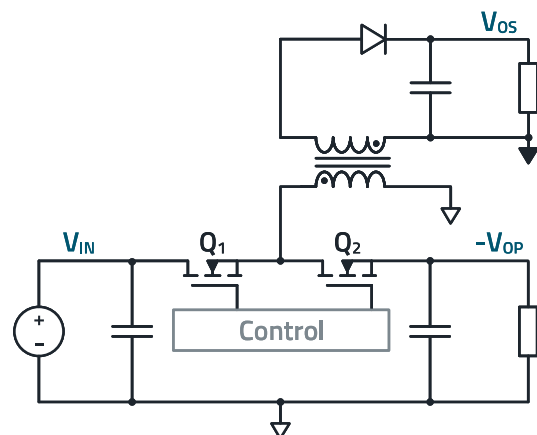


Abbildung 36: Buck-Boost-Wandler mit einem isolierten Ausgang

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

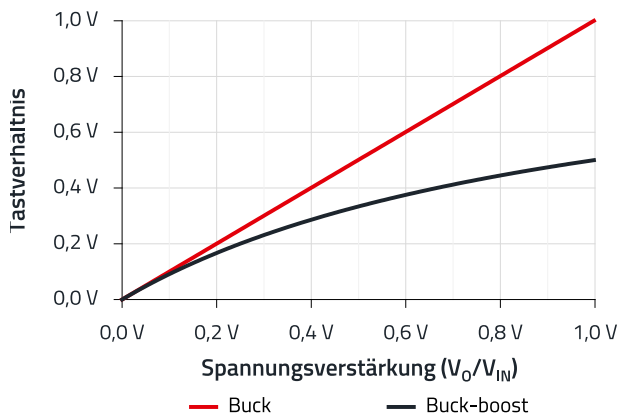


Abbildung 37: Simulationsergebnisse Spannungsverhältnis vs Tastverhältnis

Der Grund dafür ist, dass der Buck-Boost-Wandler bei einem gegebenen Spannungsverhältnis mit einem geringeren Tastverhältnis arbeitet als der Buck-Wandler, wie in Abbildung 37 zu sehen ist.

$$\text{Buck} \rightarrow \left| \frac{V_{OUT}}{V_{IN}} \right| = D \quad (49)$$

$$\text{Buck-boost} \rightarrow \left| \frac{V_{OUT}}{V_{IN}} \right| = \frac{D}{1-D} \quad (50)$$

Je geringer das Tastverhältnis, desto länger ist die Ausschaltzeit von Q_1 , während der Energie auf die Sekundärseite übertragen wird ($(1-D) \cdot T_{SW}$). Dadurch werden die durchschnittlichen Spannungsabfälle über die parasitären Elemente sowie die Bauteilbelastungen reduziert, da bei gleicher Ausgangsleistung die sekundärseitige Stromamplitude und ihr Mittelwert während der Ausschaltzeit geringer sind.

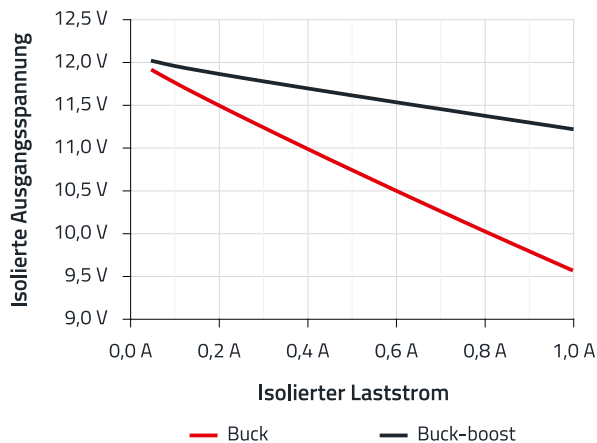


Abbildung 38: Simulationsergebnisse: V_{OS} Regelung - Buck vs Buck-boost Vergleich ($V_{IN} = 18 V$, $V_{OP} = 12,7 V$, $I_{OP} = 0,1 A$, $F_{SW} = 350 kHz$, $L_M = 47 \mu H$, $L_k = 200 nH$, $n = 1$)

Ein Beispiel dafür, wie sich die Ausgangsspannungsregelung mit einem

Buck-Boost-Wandler erheblich verbessern lässt, ist in den SPICE-Simulationsergebnissen in Abbildung 38 zu sehen.

4.2 Warum einen Synchronwandler verwenden?

Bei einem synchronen Wandler werden die beiden "elektronischen Schalter" Q_1 und Q_2 mit Transistoren (typ. MOSFETs) realisiert, und beide werden direkt von der IC-Steuerlogik und dem Treiber gesteuert. Bei einem nichtsynchrone Wandler (Abbildung 39) ist nur der Steuerschalter ein Transistor, und anstelle des Komplementärschalters wird eine Diode eingesetzt.

Im Gegensatz zu einem MOSFET, der den Strom bidirektional über die Drain- und Source-Anschlüsse leiten kann, kann die Leistungsdiode den Strom nur in eine Richtung leiten, von der Anode zur Kathode, so dass der Primärwicklungsstrom im Abwärtswandler die Richtung nicht umkehren kann.

Während der Ausschaltzeit wird Energie auf die Sekundärseite übertragen, und je nach den Werten verschiedener Komponenten-parameter und Betriebsbedingungen kann der momentane Primärwicklungsstrom während eines Teils der Ausschaltzeit negativ werden. Be

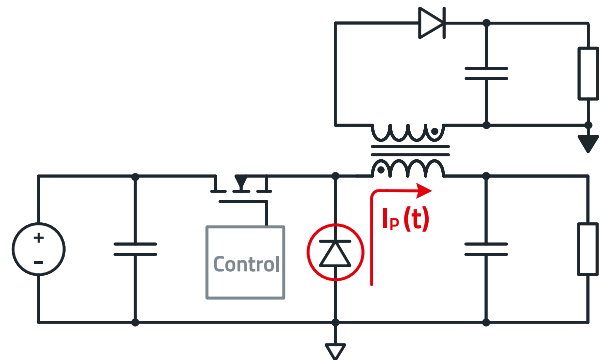


Abbildung 39: Nicht-synchroner Abwärtswandler mit isoliertem Ausgang

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

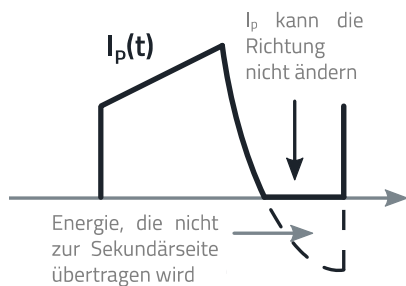


Abbildung 40: Begrenzung der Energieübertragung bei nicht-synchronen Abwärtswandlern mit isoliertem Ausgang

Bei einem nichtsynchrone Abwärtswandler ist dies aufgrund der primärseitigen Diode nicht möglich. Das bedeutet, dass die an die Sekundärseite gelieferte Energiemenge begrenzt ist (Abbildung 40), und als Folge davon, fällt die sekundäre Ausgangsspannung erheblich ab. Ein synchroner Abwärtswandler hingegen vermeidet dieses Problem vollständig.

Die Abbildung 41, Abbildung 42 und Abbildung 43 zeigen Ergebnisse aus SPICE-Simulationen für einen nichtsynchrone Abwärtswandler unter Berücksichtigung einer typischen Designspezifikation.

Der Wandler versorgt die isolierte Last mit 100 mA bei etwa 5 V. Nachdem der primäre Ausgangsstrom von 500 mA auf 50 mA (geringe Last) gesunken ist, bricht die isolierte Ausgangsspannung auf 1,2 V zusammen, da die erforderliche Energie während der Aus-Zeitfenster nicht geliefert werden kann, da der Strom seine Richtung nicht umkehren kann.

Ein ähnliches Verhalten würde eintreten, wenn der isolierte Laststrom von Teil- auf Vollast erhöht wird, während der primäre Ausgangsstrom gleichzeitig niedrig ist. Trotz dieser Einschränkung können nichtsynchrone Abwärtswandler in der Praxis immer noch verwendet werden, aber sie erfordern ein sehr sorgfältiges Design. Es muss sichergestellt werden, dass der primäre Ausgang ständig belastet wird, wobei die Höhe des zu jedem Zeitpunkt benötigten primären Laststroms direkt vom sekundären Laststrombedarf abhängt, was sich negativ auf den Wirkungsgrad und die thermische Leistung auswirkt.

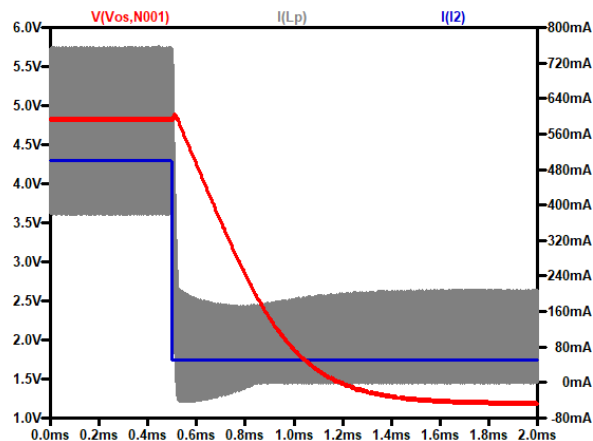


Abbildung 41: LTspice Simulation: Isolierte Ausgangsspannung nach einem primären Lastsprung von 500 mA auf 50 mA in einem nichtsynchrone Abwärtswandler mit isoliertem Ausgang ($V_{os} (I)$, $I_{OP} (I)$, $I_P (I)$) ($V_{IN} = 24 V$, $V_{OP} = 5 V$, $I_{OS} = 0,1 A$, $I_{OP} = 0,5 A$ bis $0,05 A$, $F_{SW} = 300 kHz$)

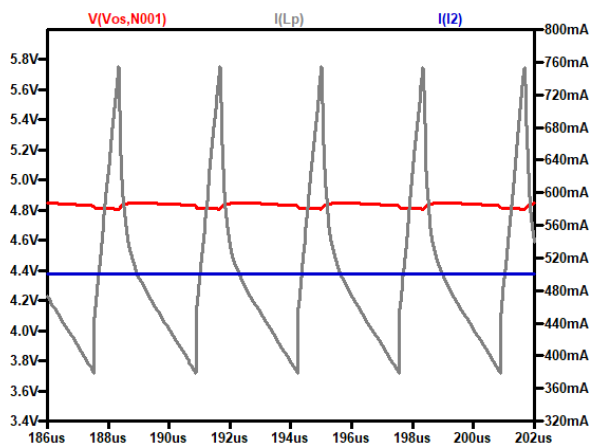


Abbildung 42: Zoomed in bei 0,2 ms ($V_{os} (I)$, $I_{OP} (I)$, $I_P (I)$)

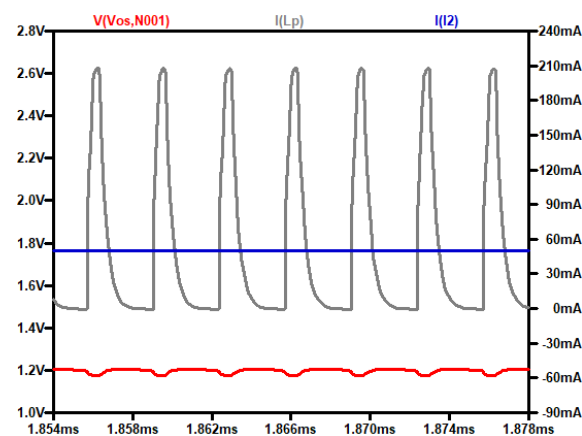


Abbildung 43: Zoomed in bei 1,87 ms ($V_{os} (I)$, $I_{OP} (I)$, $I_P (I)$)

Ein synchroner Abwärtswandler ist die empfohlene Lösung sowohl für eine bessere Leistung als auch für eine zuverlässigere Konstruktion. Es gibt auch ein breites Angebot

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

an kostengünstigen, monolithischen Synchron-IC-Abwärtsreglern mit einer einfachen, leicht zu entwerfenden Regelschleife, wie z.B. den LM5160 oder den LM5017 mit konstanter Einschaltdauer (engl: Constant ON-time, COT) von Texas Instruments Inc.

4.3 Maximale Ausgangsleistung

Die maximale Ausgangsleistung des Abwärtswandlers mit isolierten Ausgängen ist, wie bei jeder anderen Topologie, der Wert, oberhalb dessen alternative Topologien hinsichtlich Größe, Kosten, Leistung usw. klare Vorteile bieten und eine bessere Lösung darstellen.

Diese Topologie wird derzeit in Anwendungen mit einer Gesamtleistung von bis zu 15 W eingesetzt (alle Ausgänge kombiniert). Insbesondere für Anwendungen mit einer Ausgangsleistung unter 5 W ist sie sehr beliebt. In diesem niedrigeren Leistungsbereich kann der Abwärtswandler mit isolierten Ausgängen erfolgreich mit anderen Topologien wie einem primärseitig geregelten (PSR) Flyback oder einem Push-Pull konkurrieren.

Um eine kompakte Lösung zu erreichen, werden IC-Konvertern mit integrierten MOSFET-Transistoren verwendet. Um eine kompakte Lösung zu erreichen, werden in der Regel DC-DC-Wandler-ICs mit integrierten MOSFET-Transistoren verwendet. Dies trägt zu einer kompakten Lösung bei, stellt aber auch eine praktische Einschränkung dar, da die RMS- und Spitzenstromwerte der integrierten MOSFETs bereits festgelegt sind.

Wenn der primäre und sekundäre Laststrom des Wandlers und damit die Gesamtausgangsleistung zunimmt, steigt auch die Amplitude des Primärwicklungsstroms und erreicht schließlich die Stromgrenzen der MOSFETs (Abbildung 44).

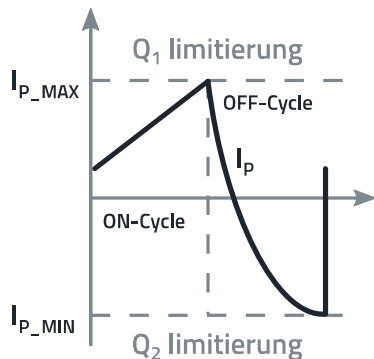


Abbildung 44: Primärwicklungsstrom Begrenzung.

Dadurch wird der Strombegrenzungsschutz des ICs ausgelöst, wodurch der Ausgangsstrom und damit die Leistung begrenzt wird.

Da der Strom durch Q_1 während der Einschaltzeit dem Primärwicklungsstrom entspricht, begrenzt der Spitzenstrom von Q_1 direkt den Magnetisierungsstrom und damit den maximalen Ausgangsstrom des Wandlers, wie folgt:

$$I_{Q1(MAX_PK)} > I_{M_MAX} = I_{OP} + n \cdot I_{OS} + \frac{\Delta I_M}{2} \quad (51)$$

Der Strom durch Q_2 entspricht dem Strom der Primärwicklung während der Ausschaltzeit. Die maximale Spitzenstromsenke von Q_2 wird dann den maximalen isolierten Ausgangsstrom begrenzen. Eine SPICE-Simulation kann helfen, den genauen Wert zu ermitteln.

$$I_{Q2(MAX_SINK_PK)} > |I_{P_MIN}| \quad (52)$$
$$= I_{Q2(MAX_SINK_PK)} > f(n, D, F_{SW}, I_{OP}, I_{OS}, L_k)$$

Bei einem niedrigen Tastverhältnis ist der begrenzende Faktor in der Regel der Effektivstrom, während bei einem höheren Tastverhältnis der Spitzenstrom der MOSFETs ausschlaggebend ist.

Zusätzlich zur Begrenzung durch die Transistoren steigt mit zunehmendem Gesamtausgangsstrom des Wandlers auch der Magnetisierungsstrom (I_M) des Übertragers an und erreicht schließlich die Sättigungsstromgrenze (Abbildung 45).

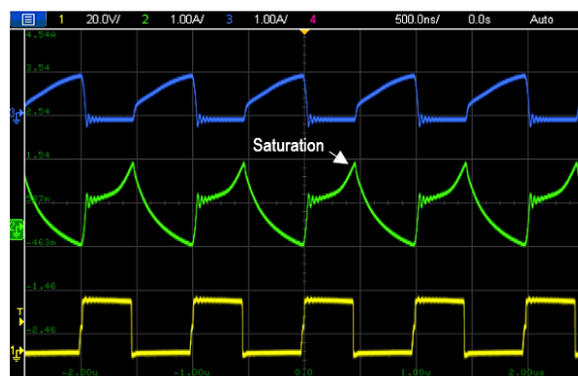


Abbildung 45: Signalform bei der Sättigungsgrenze des Übertragers

Es sollte darauf geachtet werden, dass die Grenzwerte bei Volllast und bei der maximal zu erwartenden Betriebstemperatur überprüft werden, da die Sättigungsstromgrenze des Übertragers mit steigender Betriebstemperatur abnimmt, insbesondere bei Ferritkernen.

Der Temperaturanstieg des Übertragers aufgrund der Verlustleistung in den Wicklungen und im Kern stellt ebenfalls eine praktische Grenze für den Nennstrom (I_{LR}) dar.

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

$$I_{LR} > I_{P_RMS} + I_{S_RMS} \quad (53)$$

Der im Datenblatt angegebene Nennstromwert ist ein Gleichstromwert, der typischerweise einen Temperaturanstieg von 40°C verursacht. Der Temperaturanstieg, der durch AC-Leistungsverluste entsteht (z.B. Hysterese- und Wirbelstromverluste im Magnetkern oder der AC-Widerstand der Wicklung aufgrund von Skin- und Proximity-Effekten), wird beim Nennstromwert nicht berücksichtigt. Aus diesem Grund ist eine sorgfältige thermische Validierung des Übertragers im endgültigen Prototyp unerlässlich.

Weitere Parameter, die die maximale Ausgangsleistung begrenzen, sind die Mindesteingangsspannung und die Regelung der isolierten Ausgangsspannung, die sich bei höherem Laststrom erheblich verschlechtert, wie schon gezeigt.

Welche dieser Grenzen zuerst greift, hängt von der jeweiligen Auswahl der Komponenten und den Betriebsbedingungen des Wandlers ab.

Beachten Sie, dass Lösungen mit externen MOSFETs in dieser Topologie aufgrund der zusätzlichen Komplexität, Größe und Kosten für ein derart niedriges Leistungsniveau selten implementiert werden.

4.4 Wichtige Überlegungen zum PCB-Layout

Die Überlegungen zum PCB-Layout für den Abwärtswandler mit isoliertem Ausgang sind größtenteils ähnlich wie bei einem Standard-Abwärtswandler, allerdings unter Beachtung der .Hot' Stromschleifen des Wandlers.

Eine .Hot'-Schleife ist eine Stromschleife mit sehr niedriger Induktivität, an der hauptsächlich Kondensator(en) und Schalttransistoren beteiligt sind. Während der Schaltvorgänge entsteht wegen der niedrigen Induktivität ein sehr hohes di/dt in der Schleife, was zu EMV-Problemen führen kann. Es ist wichtig, die vom Strom umschlossene Schleifenfläche in einer .Hot' Schleife zu minimieren, um einerseits die parasitäre Magnetfeldenergie sowie die Strahlungs- und Rauschtaufnahmefähigkeit der Schleife zu verringern.

Andererseits soll der Gütefaktor des resonanten RLC-Schleifennetzwerks verringert werden, was dazu beitragen kann, das während der Schaltübergänge erzeugte parasitäre Klingeln zu reduzieren. In einem Standard-Abwärtswandler gibt es nur eine .Hot'-Stromschleife, die den Eingangskondensator und die beiden MOSFETs (Q_1 und Q_2) einschließt. Wenn man einen isolierten Ausgang hinzufügt, kommen nun drei .Hot'-

Stromschleifen in Betracht (Abbildung 46). Der Grund dafür ist, dass der Strom in der Primärwicklung, der während der Ausschaltzeit auf die Sekundärseite reflektiert wird (von C_{OP} verursacht), die Magnetisierungsinduktivität L_M nicht "sieht".

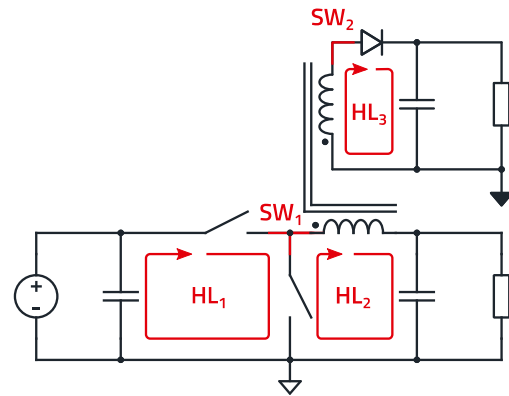


Abbildung 46: .Hot'-Schleife und SW-Knoten

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

Die Streuinduktivität des Stromwandlers ist die einzige di/dt-"Bremsen", die zur Verfügung steht, aber da ihr Wert für eine bessere Spannungsregelung und einen höheren Wirkungsgrad minimiert wird, kann bei Schaltübergängen dennoch ein sehr hohes di/dt entstehen. Daher sollte der vom Strom in diesen 'hot' Schleifen eingeschlossene Bereich minimiert werden.

Außerdem ist ein zusätzlicher SW-Knoten auf der isolierten Seite zu finden. Wie bei einem Standard-Abwärtswandler müssen die Leiterbahnen des SW-Knotens so klein und kurz wie möglich und weit entfernt von geräuschempfindlichen Leiterbahnen gehalten werden.

5. SCHRITT-FÜR-SCHRITT DESIGN

In diesem Abschnitt wird ein Designbeispiel zusammen mit Versuchsergebnissen vorgestellt.

5.1 Design-Vorgaben

Die Spezifikation ist wie folgt:

- $V_{IN} = 18 - 32 \text{ V}$ (24 V nom.)
- $V_{OP} = 5,1 \text{ V} \pm 2\%$
- $V_{OS} = 4,5 \text{ V}$ to 5 V (symmetrische Last)
- $V_{OS} = 4,2 \text{ V}$ to $5,2 \text{ V}$ (unsymmetrische Last)
- $I_{OP_MAX} = I_{OS_MAX} = 0,3 \text{ A}$
- $P_{O_MAX} = 3 \text{ W}$
- Fokus auf kompakten Abmessungen
- Anwendungsbeispiele sind isolierte Mehrkanal-kommunikationsschnittstellen und Datenerfassungssysteme usw.

5.2 Design-Verfahren Schritt-für-Schritt

Der Wandler wird mit einer Buck-Topologie implementiert, da für die Zielanwendung auch die nicht isolierte Ausgangsspannung gebraucht wird und die gleiche Polarität wie die Eingangsspannung haben muss.

Die Tastverhältnisgrenzen berechnen sich zu:

$$D_{MIN} = \frac{V_{OP}}{V_{IN_MAX}} = \frac{5}{32} \approx 0,16 \quad (54)$$

$$D_{NOM} = \frac{V_{OP}}{V_{IN_NOM}} = \frac{5}{24} \approx 0,21 \quad (55)$$

$$D_{MAX} = \frac{V_{OP}}{V_{IN_MIN}} = \frac{5}{18} \approx 0,28 \quad (56)$$

Die Schaltfrequenz wird so gewählt, dass ein Kompromiss zwischen Effizienz und Abmessungen gefunden wird. In diesem Fall wird sie zunächst auf $F_{SW} = 500 \text{ kHz}$ eingestellt. Aufgrund der geringen erforderlichen Ausgangsleistung und da nur ein isolierter Ausgang benötigt wird und eine kompakte Größe wichtig ist, kommt eine gekoppelte Induktivität mit einem Windungsverhältnis von 1 : 1 zum Einsatz.

Auswahl der gekoppelten Induktivität

Der Spitze-Spitze-Welligkeitswert des Magnetisierungsstroms wird auf 40% des gesamten Ausgangsstroms begrenzt:

$$\Delta I_{M_MAX} = 0,4 \cdot (I_{OP} + I_{OS}) = 0,24 \text{ A} \quad (57)$$

Die erforderliche Magnetisierungsinduktivität ist dann:

$$L_M > \frac{(V_{IN_NOM} - V_{OP}) \cdot D_{NOM}}{\Delta I_{M_MAX} \cdot F_{SW}} \approx 33 \mu\text{H} \quad (58)$$

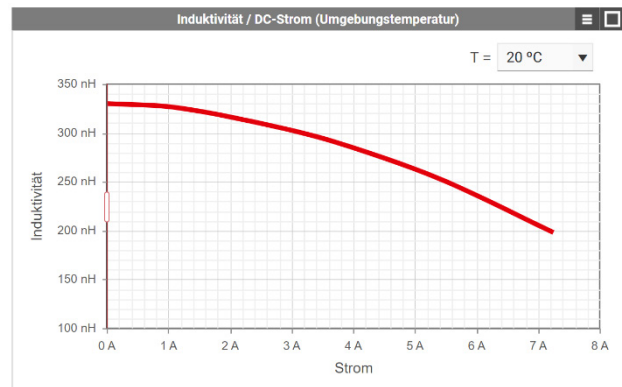


Abbildung 47: Magnetisierungsinduktivität vs Magnetisierungsstrom TDC-HV 76889440330 (REDEXPERT)

Ausgewählt wird das Bauteil TDC-HV 8038 [76889440330](#) von Würth Elektronik. Mit einer Magnetisierungsinduktivität von $33 \mu\text{H}$ weist er einen Nennstrom von $0,85 \text{ A}$ ($\Delta T = 40 \text{ C}$) und einen Sättigungsstrom von $1,85 \text{ A}$ auf und bietet eine Isolationsspannung von 2 kV AC in einem kompakten Gehäuse von $8 \text{ mm} \times 8 \text{ mm} \times 3,2 \text{ mm}$ (L x B x H). (Abbildung 47)

Auch hier ist zu beachten, dass dieser Nennstromwert dem Gleichstrom in einer Wicklung entspricht. Die Effektivströme durch die gekoppelte Induktivität betragen in diesem Design $0,37 \text{ A}$ für die Primärwicklung und $0,35 \text{ A}$ für die Sekundärwicklung, was einem Äquivalent von $0,72 \text{ Arms}$ entspricht (SPICE-Simulation).

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

Dies bietet etwas Spielraum zu 0,85 A, um die zusätzliche Selbsterwärmung durch Wechselstromverluste im Magnetkern und in den Wicklungen zu berücksichtigen.

$$I_{M(MAX)} = I_{OP} + I_{OS} + \frac{\Delta I_{L_MAX}}{2} = 0,72 \text{ A} \quad (59)$$

Es wurde der synchrone Regler-IC **LM25017** von Texas Instruments ausgewählt, der integrierte MOSFETs aufweist und eine 'Constant ON-time' Regelung (COT) nutzt und damit ein sehr schnelles Einschwingverhalten bietet. Der Regler kann einen DC-Laststrom von bis zu 650 mA liefern und einen Eingangsspannungsbereich von 7,5 bis 48 V aufnehmen. Damit werden die Anforderungen dieses Designs ausreichend erfüllt. Laut Datenblatt des LM25017 liegt die Strombegrenzung des High-Side-MOSFET aufgrund von Toleranzen im Bereich von 0,7 A bis 1,3 A, wobei 1 A nominal ist. Der Sättigungsstrom der gekoppelten Induktivität sollte höher sein als der maximale Grenzstrom von 1,3 A. Die 1,85-A-Sättigungsstromgrenze des TDC-HV ist ausreichend und bietet noch etwas Spielraum, um den Einfluss von einer höheren Umgebungstemperatur, die die Sättigungsstrom verringern würde, zu kompensieren.

Eingangskondensator (C_{IN})

Die Kapazität, die die maximale Welligkeit der Eingangsspannung auf 0,5% ihrer Nennwerte (24 V) begrenzt, berechnet sich zu (siehe (31)):

$$C_{IN} \approx \frac{0,21 \cdot 0,79}{0,005 \cdot 24 \text{ V} \cdot 500 \text{ kHz}} = 2,8 \mu\text{F}$$

Mit Hilfe von REDEXPERT wird der WCAP-CSGP **885012209048** ausgewählt (4,7 μF , 50 V, X7R, 1210, 10%). Bei einer DC-Vorspannung von 32 V sinkt die Kapazität um 40% auf etwa 3,2 μF (Abbildung 48). Der ESR bei 500 kHz beträgt etwa 2,3 m Ω , was vernachlässigbar ist.

Für eine höhere Frequenzkopplung wird der WCAP-CSGP **885012206121** (330 nF, 50 V, X7R, 0603, 10%) parallel hinzugefügt. Das kleinere Gehäuse bietet eine höhere Eigenresonanzfrequenz.

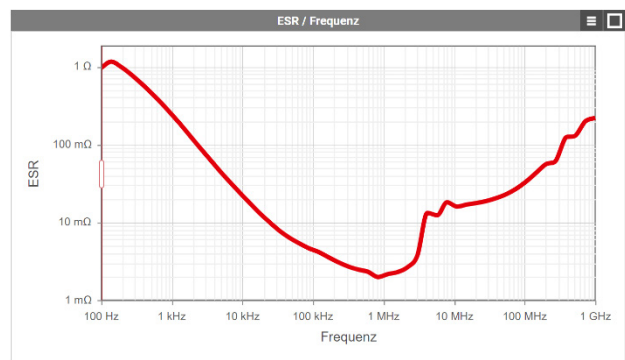
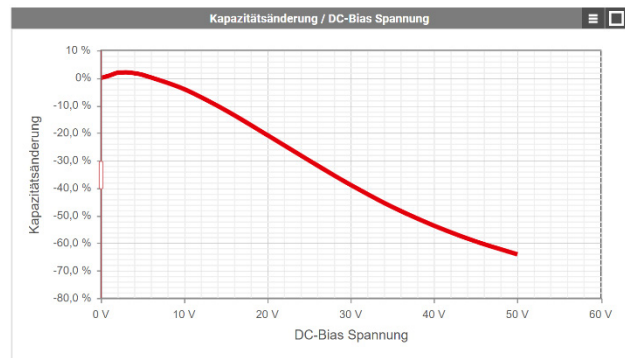


Abbildung 48. WCAP-CSGP 885012209048 (REDEXPERT)
Oben: Kapazitätsänderung % vs V_{DC}-Bias Unten: ESR vs Frequenz

Ausgangskondensatoren (C_{OP}, C_{OS})

Die Ausgangskapazität an den primären und sekundären Ausgangsschienen ist so eingestellt, dass die Spannungswelligkeit auf 1% der primären Ausgangsspannung begrenzt wird. Dies entspricht etwa 50 mV.

Es wurden folgende Werte gewählt (ESR \approx 0):

$$C_{OP} = C_{OS} \approx 10 \mu\text{F}$$

SPICE-Simulationen mit den oben genannten Werten zeigen eine maximale Spannungswelligkeit von etwa 45 mV am Primärausgang und 28 mV am Sekundärausgang, die beide unter dem maximalen Zielwert von 50 mV liegen.

Der Kondensator WCAP-CSGP **885012208019** erfüllt die Anforderungen (22 μF , 10 V, X7R, 1206, 10%). Bei einer DC-Vorspannung von 5,5 V sinkt die Kapazität um fast 50% auf 11 μF und der ESR bei 500 kHz ist nochmals minimal 2,3 m Ω (Abbildung 49).

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

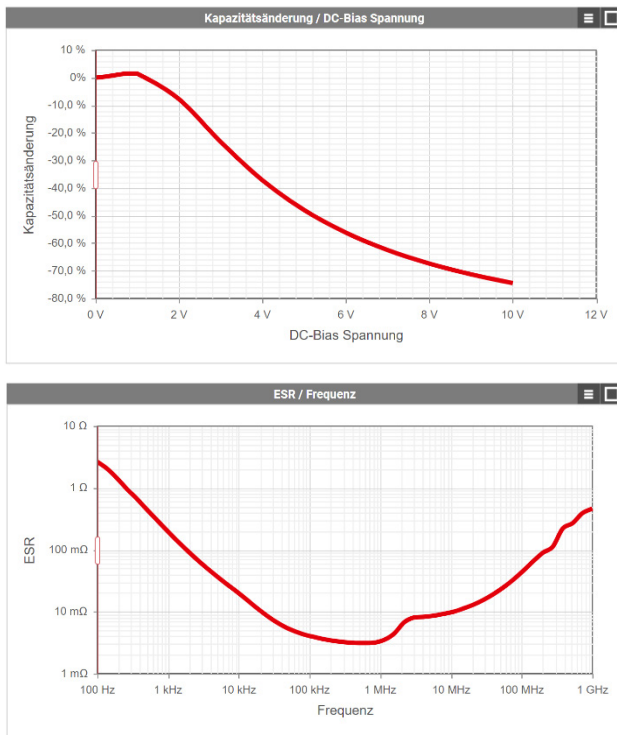


Abbildung 49. WCAP-CSGP 885012208019 (REDEXPERT)
 Oben: Kapazitätsänderung % vs V_{DC} -Bias Unten: ESR vs Frequenz

Die Gleichrichterdiode

Die Diode sollte einen minimalen Durchlass-Spannungsabfall sowie eine geringe Baugröße aufweisen. Hier bietet sich eine Schottky-Gleichrichterdiode an. Für dieses Design wurde die SS1FN6 (60 V, 1 A) von Vishay ausgewählt, die in einem sehr kleinen SMF-Gehäuse untergebracht ist und einen sehr niedrigen Durchlassspannungsabfall V_F von etwa 0,35 V (bei 25°C & 0,3 A) aufweist. Ein niedriger V_F -Wert ist wichtig, um eine gute Regelung der isolierten Ausgangsspannung zu erzielen. Die maximale Verlustleistung wird auf unter 0,15 W berechnet, und mit einem Junction-to-Ambient-Wärmewiderstand von 125°C/W wird der Temperaturanstieg niedrig auf etwa 19°C gehalten. Eine Diode mit ähnlichen Eigenschaften von einem anderen Hersteller kann natürlich auch verwendet werden.

5.3 LM25017 IC-Controller-Design

Das Datenblatt des **LM25017** von Texas Instruments sollte zum Verständnis der folgenden Design-Schritte herangezogen werden (siehe Abbildung 50).

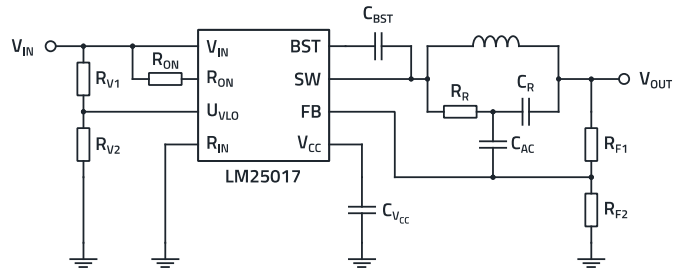


Abbildung 50: LM25017 IC-Beschaltung

Undervoltage Lock-Out (U_{VLO})

Mit $R_{V1} = 127 \text{ k}\Omega$ und $R_{V2} = 15,4 \text{ k}\Omega$ schaltet sich der Regler-IC ein, wenn die Eingangsspannung auf 11,3 V ansteigt, und schaltet sich bei etwa 8,8 V aus, was einer Hysterese von 2,5 V entspricht.

$$V_{TH_ON} = 1,225 \text{ V} \cdot \frac{R_{V1} + R_{V2}}{R_{V2}} = 11,3 \text{ V} \quad (60)$$

$$V_{UVLO_HYS} = 20 \mu\text{A} \cdot R_{V1} = 2,5 \text{ V} \quad (61)$$

Einstellung der Ausgangsspannung (V_{OP})

Die geregelte Ausgangsspannung ist mit $R_{F1} = 4,7 \text{ k}\Omega$ und $R_{F2} = 1,5 \text{ k}\Omega$ auf etwa 5,1 V eingestellt.

$$V_{OP} = 1,225 \text{ V} \cdot \frac{R_{F1} + R_{F2}}{R_{F2}} \approx 5,1 \text{ V} \quad (62)$$

Einstellung der Schaltfrequenz (F_{SW})

Mit $R_{ON} = 120 \text{ k}\Omega$ wird eine Schaltfrequenz von etwa 470 kHz eingestellt:

$$R_{ON} = \frac{V_{OP}}{F_{SW} \cdot 9 \cdot 10^{-11}} = 120 \text{ k}\Omega \quad (63)$$

Bootstrap- und V_{CC} -Kondensatoren auswählen

Folgende Werte werden im Datenblatt empfohlen:

$$C_{BST} = 10 \text{ nF} \quad C_{VCC} = 1 \mu\text{F}$$

Die Kondensatoren WCAP-CSGP **885012206065** (10 nF, 25 V, X7R, 0603, 10%) und WCAP-CSGP **885012207023** (1,5 μF , 10 V, X7R, 0805, 10%) werden für Bootstrap bzw. V_{CC}

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

ausgewählt. DC-Bias-Effekte sind in diesem Fall vernachlässigbar.

Design des Rückkopplungsnetzwerks (R_R , C_R , C_{AC})

Hysterese-basierte Regler wie der [LM25017](#) benötigen am FB-Pin zur Regelung eine Spannungswelligkeit, die die gleiche Phase und Signalform wie die Induktionsstromwelligkeit aufweist. Die Spannungswelligkeit über dem ESR des Ausgangskondensators oder einem diskreten Serienwiderstand würde diese Anforderung erfüllen. Dies hat aber den Nachteil einer höheren Ausgangsspannungswelligkeit, die für manche Anwendungen nicht akzeptabel ist. Ein so genanntes Type-3 Rippelnetzwerk, das aus R_R , C_R und C_{AC} besteht (siehe Abbildung 50), erzeugt das Welligkeitssignal 'künstlich' und somit unabhängig von der Ausgangsspannungswelligkeit, die dann nach Wunsch eingestellt werden kann.

Die Zeitkonstante $\tau = R_R \cdot C_R$ muss größer als die Schaltperiode (T_{SW}) eingestellt werden. C_R integriert den Strom durch R_R , der proportional zur Spannung an der Induktivität ist. Dadurch steigt die Spannung an C_R während der Einschaltzeit an und fällt während der Ausschaltzeit ab, was zu einer Dreieckssignalform führt, die in Phase mit dem Spulenstrom ist. Die Amplitude der Spannungswelligkeit kann wie folgt eingestellt werden:

$$\Delta V_{R_MIN} = \frac{(V_{IN_MIN} - V_{OP}) \cdot T_{ON(@V_{IN_MIN})}}{R_R \cdot C_R} \quad (64)$$

Die Impedanz von C_R bei der Schaltfrequenz sollte viel niedriger sein als die äquivalente AC-Impedanz der parallel geschalteten Rückkopplungswiderstände ($R_{F1} // R_{F2}$).

In diesem Fall wird sie mindestens 10-mal niedriger angesetzt.

$$C_R \geq \frac{5 \cdot (R_{F1} + R_{F2})}{\pi \cdot f_{SW} \cdot R_{F1} \cdot R_{F2}} = 3 \text{ nF} \quad (65)$$

Es wird $C_R = 4,7 \text{ nF}$ mit WCAP-CSGP [885012206087](#) (4,7 nF, 50 V, X7R, 0603, 10%) gewählt.

R_R wird dann für eine Mindestwelligkeit von 25 mV berechnet:

$$T_{ON(@V_{IN_MIN})} = \frac{R_{ON} \cdot 10^{-10}}{V_{IN_MIN}} = 670 \text{ ns} \quad (66)$$

$$R_R \leq \frac{13 \text{ V} \cdot 670 \text{ ns}}{25 \text{ mV} \cdot 4,7 \text{ nF}} = 73,4 \text{ k}\Omega \quad (67)$$

Es wird $R_R = 33 \text{ k}\Omega$ gewählt, was eine höhere Mindestwelligkeit von etwa 50 mV ergibt und damit die Rückkopplungsschleife robuster gegen Rauschen macht.

Der AC-Kopplungskondensator C_{AC} lässt die Wechselstromwelligkeit auf den Feedback-Knoten durch, während er die Gleichspannung blockiert. Zu diesem Zweck sollte C_{AC} bei der Schaltfrequenz eine viel niedrigere Impedanz aufweisen als C_R . In diesem Fall wird eine mindestens 10-mal niedrigere Impedanz berücksichtigt:

$$C_{AC} \geq 10 \cdot C_R = 47 \text{ nF} \quad (68)$$

Die Wahl fällt auf WCAP-CSGP [885012206095](#) (100 nF, 50 V, X7R, 0603, 10%).

Der Mindestlastwiderstand am isolierten Ausgang

Am isolierten Ausgang ist ein Mindestlastwiderstand erforderlich, um zu verhindern, dass V_{OS} im Leerlauf aufgrund der Energieübertragung von der Streuinduktivität auf C_{OS} bei jedem Schaltzyklus ansteigt. Sein Wert muss experimentell eingestellt werden und ist ein Kompromiss zwischen Effizienz und Spannungsregelung. In diesem Fall wurde er nach experimentellen Versuchen auf 300Ω eingestellt.

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

5.4 PCB-Prototyp und Versuchsergebnisse

Der PCB-Prototyp ist in Abbildung 51 dargestellt, und einige Versuchsergebnisse sind in diesem Abschnitt ebenfalls enthalten. Die vollständigen Versuchsergebnisse sind in der Referenzdokumentation [RD006](#) zu finden.

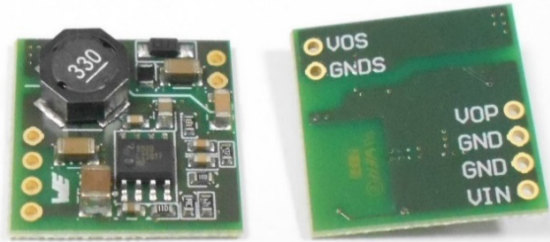


Abbildung 51: 3D-Bild des PCB-Prototyps

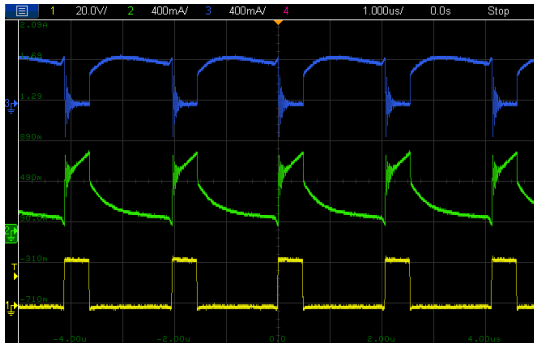


Abbildung 52: Signalformen: SW-Knoten- und Wicklungsströme (@ Volllast (symmetrische Belastung))

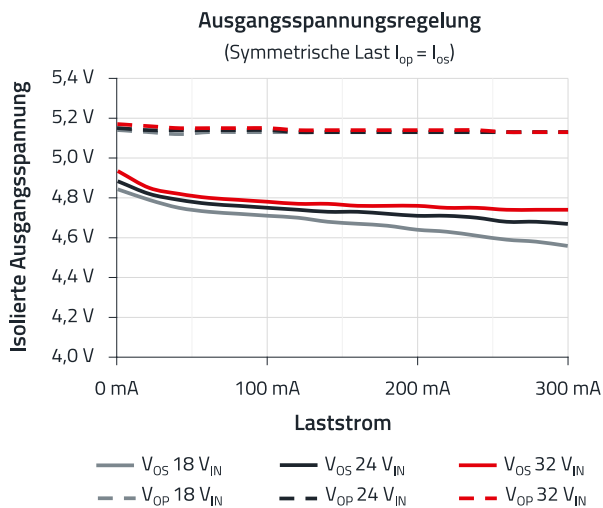


Abbildung 53: Ausgangsspannungsregelung @ V_{IN} (symmetrische Last: $I_{OP} = I_{OS}$)

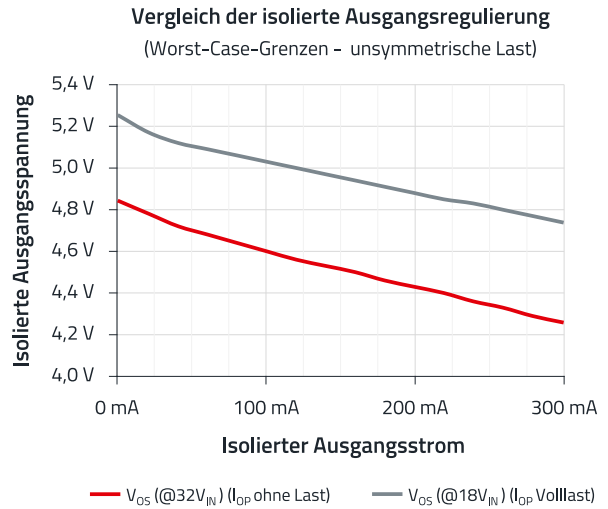


Abbildung 54: Isolierte Ausgangsspannung – Worst-Case-Grenzen @ V_{IN} (unsymmetrische Last)

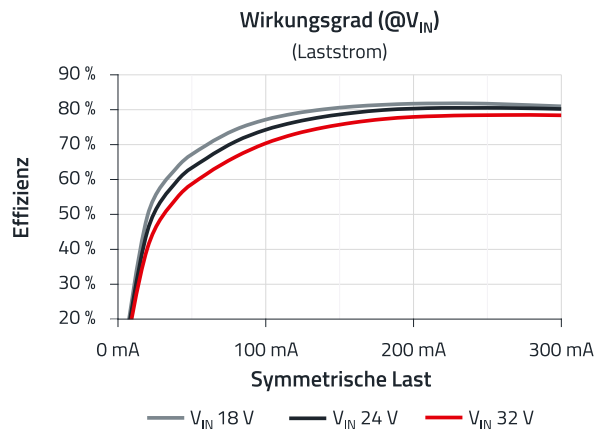


Abbildung 55: Wirkungsgrad @ V_{IN} (symmetrische Last: $I_{OP} = I_{OS}$)

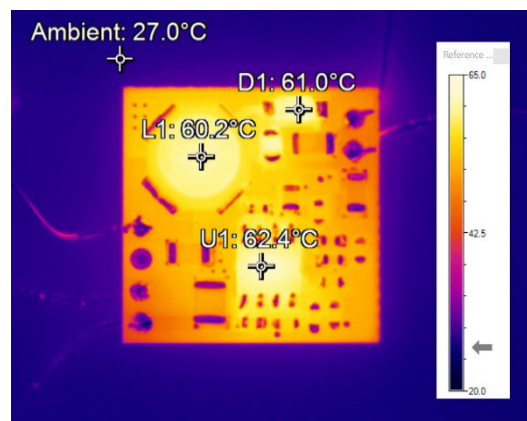


Abbildung 56: Maximale Oberflächentemperatur der Komponenten ($V_{IN} = 32V$, $I_{OP} = I_{OS} = 0,3A$) (Volllast (symmetrische Belastung))

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

6. INDUKTIVE BAUELEMENTE VON WÜRTH ELEKTRONIK FÜR ABWÄRTSWANDLER MIT ISOLIERTEN AUSGÄNGEN

6.1 Gekoppelte Induktivitäten

Praktisch alle gekoppelten Induktivitäten aus [dem Katalog von Würth Elektronik](#) lassen sich in der Topologie isolierter Abwärtswandler einsetzen, allerdings nur, falls lediglich ein Sekundärausgang benötigt wird. Einige der Katalog-Serien von gekoppelten Induktivitäten weisen bessere Eigenschaften auf, unter Berücksichtigung der Anforderungen in den häufigsten Zielanwendungen. Diese sind:

TDC-HV (Tiny-Double-Coil – High-Voltage)

- Induktivitätsbereich: 5,6 – 33 μ H
- Nennstrombereich: 0,85 – 1,4 Arms
- Sättigungsstrombereich: 1 – 4,7 A
- Spannungsisolationsbereich: 2000 V (AC)
- Wicklungsverhältnis: 1 : 1
- Abmessungen (L x W x H) (mm): 8018 (8 x 8 x 1,8)
8038 (8 x 8 x 3,8) (siehe Abbildung 57).



Abbildung 57: TDC-HV **8018** (links) und **8038** (rechts)

DPC-HV (Double-Power-Coil – High-Voltage, Induktivitätsbereich: 1 – 47 μ H)

- Nennstrombereich: 0,6 – 2,9 Arms
- Sättigungsstrombereich: 0,7 – 5 A
- Spannungsisolationsbereich: 1500 V (AC)
- Wicklungsverhältnis: 1 : 1
- Abmessungen (L x W x H) (mm): 5,2 x 5,2 x 3,1

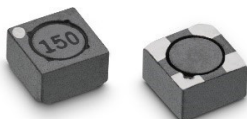


Abbildung 58: **DPC-HV**

MTCI (Multi-Turns Coupled Inductor).

- Induktivitätsbereich: 10 – 33 μ A
- Nennstrombereich: 0,6 – 0,95 Arms
- Sättigungsstrombereich: 0,75 – 1,5 A
- Spannungsisolationsbereich: 800 V (AC)
- Wicklungsverhältnis: 1 : 1,5, 1 : 2, 1 : 3
- Abmessungen (L x W x H) (mm): 5,2 x 5,2 x 3,1

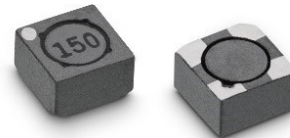


Abbildung 59: **WE-MTCI**

6.2 Übertrager

Würth Elektronik bietet eine große Auswahl an Transformator-Übertragern für Abwärtswandler mit isolierten Ausgängen. Sie werden in Referenzdesigns führender Halbleiterhersteller verwendet und wurden daher auf diese zugeschnitten

WE-IBTI

Jeder Übertrager aus der **WE-IBTI**-Serie wurde für ein entsprechendes Referenzdesign mit Steuer-ICs von Texas Instruments (Flyback topology) optimiert. Ihre wichtigsten Eigenschaften sind:

- Von 1 bis zu 4 Sekundärwicklungen
- Verschiedene Wicklungsverhältnisse
- Eingangsspannungsbereich von 2,5 V bis zu 100 V
- Spannungsisolationsbereich von 650 V bis zu 6 kV

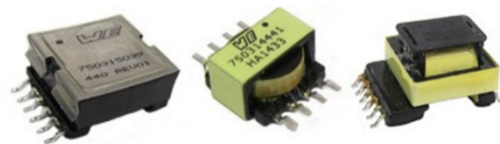


Abbildung 60: **WE-IBTI** Übertrager

6.3 Übertrager oder gekoppelte Induktivität auswählen?

Die Antwort hängt in der Regel von den Anforderungen der spezifischen Applikation ab. Wenn mehrere getrennte isolierte Ausgänge benötigt werden, ist ein Übertrager die einzige Wahl. Bei Anwendungen, die nur einen isolierten Ausgang oder mehrere nicht getrennte Ausgänge benötigen, besteht auch die Möglichkeit, eine gekoppelte Speicherdrossel zu verwenden. Ist die Einhaltung einschlägiger Normen erforderlich, die eine Basis- oder verstärkte Isolierung für eine bestimmte Betriebsspannung vorschreiben, sollte ein Übertrager verwendet werden, da gekoppelte Drosseln (zum Zeitpunkt der Erstellung dieses Dokuments) nur mit funktionaler Isolierung angeboten werden. Für höhere Eingangsspannungen (typ. über 36 V), höhere Ausgangsströme oder -leistungen (typ. über 1 A bzw. über 3,5 W) sowie höhere dielektrische Isolationsspannungen (über 2 kV) wären ebenfalls Übertrager die richtige Wahl. Gekoppelte Induktivitäten sind eine optimale Lösung für Anwendungen mit geringerer Leistung (typ. unter 3,5 W), bei denen ein kompaktes Design von größter Bedeutung ist und bei denen die Anforderungen an die elektrische Sicherheit durch einen separaten Übertrager oder eine spezielle Isolationslösung erfüllt werden können. Für viele verschiedene Spezifikationen und Anforderungen kann man mit großer Wahrscheinlichkeit eine geeignete gekoppelte Induktivität oder einen geeigneten Übertrager im breiten Portfolio von Würth Elektronik finden.

7. ZUSAMMENFASSUNG UND FAZIT

Ein oder mehrere galvanisch getrennte Ausgänge lassen sich leicht aus einer synchronen Abwärtswandlertopologie gewinnen, indem man zusätzliche gekoppelte Wicklungen zur Leistungsinduktivität hinzufügt und eine Spitzengleichrichterschaltung an jedem Ausgang verwendet. Die Ausgangsspannung an jedem isolierten/sekundären Ausgang würde der geregelten Ausgangsspannung des Abwärtswandlers, skaliert durch dem entsprechenden Übersetzungsverhältnis, folgen. Jeder isolierte Ausgang wird daher nur "indirekt" geregelt, und die parasitären Elemente, die jedes Bauteil aufweist, können das resultierende Spannungsniveau stark beeinflussen. Überlegungen wie der Betrieb bei einem geringen Tastverhältnis und einer niedrigen Schaltfrequenz, die Auswahl einer gekoppelten Induktivität oder eines Übertragers mit niedrigem parasitären Widerstands und eine sehr geringe Streuinduktivität können dazu beitragen, die Spannungsregelung am isolierten Ausgang zu verbessern. Andere Möglichkeiten sind der Einsatz einer synchronen Buck-Boost-Leistungsstufe oder das Hinzufügen von LDOs bzw. DC-DC-Mikromodulen zum entsprechenden Ausgang, welche eine sehr genaue und enge Spannungsregelung ermöglichen.

Zudem spielen die Eigenschaften des induktiven Bauelements eine wichtige Rolle, um einen hohen Wirkungsgrad und gleichzeitig eine kompakte Größe des Designs erreichen zu können. Als Lösung bietet Würth Elektronik eine breite Palette an kompakten gekoppelten Induktivitäten sowie Übertragern mit optimalen Eigenschaften für diese Topologie, die in mehreren Referenzdesigns von führenden IC-Herstellern verwendet werden. Das in dieser Application Note enthaltene und validierte Designbeispiel stellt ein vereinfachtes Schritt-für-Schritt-Design-Verfahren vor, das dem Entwickler von isolierten Niederspannungs-Hilfsstromversorgungen als Referenz dienen kann.

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

A. Anhang

A.1 Energieanalyse des Abwärtswandlers mit isoliertem Ausgang

Dieser Anhang analysiert den Energiefluss in einem Abwärtswandler mit isoliertem Ausgang. Es werden wichtige Unterschiede im Vergleich zum Standard-Abwärtswandler aufgezeigt. Für den Fall mehrerer isolierter Ausgänge lässt sich dasselbe Verfahren anwenden.

Für die Analyse werden die Zeitfenster, in denen der Steuertransistor (Q_1) leitend (Einschaltzeit) und nicht leitend (Ausschaltzeit) ist, getrennt betrachtet, und die durchschnittliche Nettoenergie in den relevanten Komponenten in diesen beiden Zeitfenstern berechnet.

Die durchschnittliche Energie (d.h. Nettoenergie), die von einem Bauteil innerhalb eines bestimmten Zeitfensters Δt gespeichert oder abgegeben wird, gilt:

$$E_{\Delta t} = V_{AV_ \Delta t} \cdot I_{AV_ \Delta t} \cdot \Delta t \quad (69)$$

wobei:

- $E_{\Delta t}$: Nettoenergie (+ gespeichert) (- abgegeben)
- $V_{AV_ \Delta t}$: Durchschnittliche Spannung im Zeitraum Δt
- $I_{AV_ \Delta t}$: Durchschnittlicher Strom im Zeitraum Δt .

Analyse des Q_1 -Einschalt-Zeitfensters

Wenn der Steuertransistor eingeschaltet ist, wird Energie von der Eingangsversorgung und dem Eingangskondensator auf den Übertrager, den primärseitigen Ausgangskondensator und die primärseitige Ausgangslast übertragen.

Aus dem Referenzschaltbild in Abbildung 61 und unter Berücksichtigung der in den Abbildung 12 und Abbildung 13 dargestellten Signalformen beträgt die Nettoenergie im Übertrager:

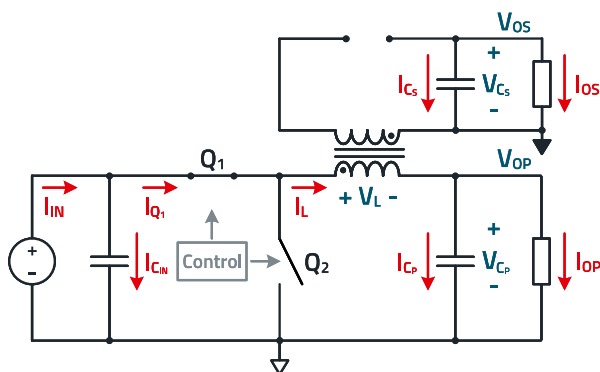


Abbildung 61: Referenzschaltung für die Analyse der Einschaltdauer

$$E_{L_ON} = (V_{IN} - V_{OP}) \cdot I_M \cdot D \cdot T_{SW} \quad (70)$$

Unter Bezugnahme auf (2) und (21):

$$V_{IN} = \frac{V_{OP}}{D} \quad I_M = I_{OP} + n \cdot I_{OS}$$

Setzt man (2) und (21) in (70) ein und vereinfacht, erhält man:

$$E_{L_ON} = V_{OP} \cdot (I_{OP} + n \cdot I_{OS}) \cdot (1 - D) \cdot T_{SW} \quad (71)$$

Dieser Ausdruck kann in zwei Teile aufgeteilt werden:

$$E_{L_ON} = E_{L_ON_P} + E_{L_ON_S} \quad (72)$$

wobei:

$$E_{L_ON_P} = V_{OP} \cdot I_{OP} \cdot (1 - D) \cdot T_{SW} \quad (73)$$

und,

$$E_{L_ON_S} = n \cdot V_{OP} \cdot I_{OS} \cdot (1 - D) \cdot T_{SW} \quad (74)$$

Mit (16) ergibt sich:

$$V_{OP} = \frac{V_{OS}}{n} \quad (75)$$

Setzt man (16) in (74) ein und vereinfacht, erhält man:

$$E_{L_ON_S} = V_{OS} \cdot I_{OS} \cdot (1 - D) \cdot T_{SW} \quad (76)$$

Aus (73) geht hervor, dass $E_{L_ON_P}$ die Energie ist, die die primäre (nicht-isolierte) Last während des Aus-Zeitfensters (t_{OFF}) benötigt, mit:

$$t_{OFF} = (1 - D) \cdot T_{SW} \quad (77)$$

Analog dazu, ist $E_{L_ON_S}$ die Energie, die die sekundäre (isolierte) Last während der Ausschaltzeit benötigt.

Da im stationären Betrieb die Nettoenergie in einem Übertrager in einer vollen Schaltperiode (Volt-Sekunden-Bilanz) Null sein muss, kann bestätigt werden, dass die Magnetisierungsinduktivität während der Einschaltzeit von Q_1 die erforderliche Energie speichert, die

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

während der Ausschaltzeit zur Versorgung der Lasten zur Verfügung steht.

Diese Energie kommt tatsächlich vom Eingangskondensator (C_{IN}), wie im Folgenden gezeigt.

Der Strom aus der DC-Eingangsvorsorgung entspricht dem Durchschnittswert des Steuertransistorstroms Q_1 , wie unten dargestellt:

$$I_{Q1_AV} = I_{IN} = I_M \cdot D \quad (78)$$

Während der Einschaltzeit ist der durchschnittliche Strom durch den Eingangskondensator gleich dem durchschnittlichen Eingangs-versorgungsstrom abzüglich des Magnetisierungsstroms:

$$I_{C_{IN_ON}} = I_{IN} - I_{Q1_ON} = I_M \cdot (D - 1) \quad (79)$$

Dieser Ausdruck lässt sich umschreiben zu:

$$I_{C_{IN_ON}} = - I_M \cdot (1 - D) \quad (80)$$

Die vom Eingangskondensator während der Einschaltzeit gelieferte Energie beträgt dann:

$$E_{C_{IN_ON}} = V_{IN} \cdot I_{C_{IN_ON}} \cdot D \cdot T_{SW} \quad (81)$$

und wenn man V_{IN} und I_M auf der Grundlage von (2) und (21) ersetzt, ergibt sich:

$$E_{C_{IN_ON}} = - V_{OP} \cdot (I_{OP} + n \cdot I_{OS}) \cdot (1 - D) \cdot T_{SW} \quad (82)$$

Es ist festzustellen, dass die Gleichungen (71) bis auf das Vorzeichen identisch sind (absolute Werte). (71) entspricht der Energie, die der Übertrager während der Einschaltzeit speichert. Das negative Vorzeichen in (82) bedeutet, dass der Eingangskondensator diese Energie abgibt, während das positive Vorzeichen in (71) bedeutet, dass der Übertrager diese Energie aufnimmt bzw. speichert.

Dies bestätigt, dass die Eingangsversorgung die Energie für die primärseitige Last während des Ein-Zeitfensters liefert, ebenso wie die Energie, die im primärseitigen Ausgangskondensator (C_{OP}) gespeichert ist. Während der Einschaltzeit wird keine Energie auf die Sekundärseite übertragen, da die Diode in Sperrichtung vorgespannt ist und der Strom in der Sekundärwicklung daher Null ist. Der isolierte Ausgangskondensator (C_{OS}) liefert während des

Ein-Zeitfensters die Energie an die isolierte/sekundäre Last.

Im Folgenden wird gezeigt, dass die im primären Ausgangskondensator gespeicherte Energie während des Ein-Zeitfensters der Energie entspricht, die der sekundäre Ausgangskondensator während desselben Ein-Zeitfensters an die isolierte Last liefert.

Der durchschnittliche Strom durch C_{OP} während der Einschaltzeit ist gleich dem Magnetisierungsstrom abzüglich des primärseitigen Ausgangsstroms:

$$I_{C_{P_ON}} = I_M - I_{OP} = n \cdot I_{OS} \quad (83)$$

Für die Nettoenergie, die C_{OP} speichert gilt:

$$\begin{aligned} E_{C_{P_ON}} &= n \cdot V_{OP} \cdot I_{OS} \cdot D \cdot T_{SW} \\ E_{C_{P_ON}} &= V_{OS} \cdot I_{OS} \cdot D \cdot T_{SW} \end{aligned} \quad (84)$$

Die aus C_{OS} gelieferte Nettoenergie zur isolierten Last ergibt sich zu:

$$E_{C_{S_ON}} = - V_{OS} \cdot I_{OS} \cdot D \cdot T_{SW} \quad (85)$$

Es ist zu erkennen, dass der primäre Ausgangskondensator während der Einschaltzeit die gleiche Energiemenge speichert, die der sekundäre Ausgangskondensator benötigt, um die isolierte Last während der Einschaltzeit zu versorgen, wenn keine Energieübertragung auf die Sekundärseite möglich ist. Im stationären Betrieb muss das Delta in einem Kondensator innerhalb eines vollen Schaltzyklus gleich Null sein (Ladungsausgleich), was bestätigt, dass der primäre Ausgangskondensator in der Ausschaltphase die zuvor im Einschalt-Zeitfenster gespeicherte Energie an den sekundärseitigen Kondensator abgibt.

Es ist festzustellen, dass diese Energie im so genannten "Forward-modus" übertragen wird. Das bedeutet, dass die Energie direkt von der Primär- auf die Sekundärseite durch den Übertrager übertragen wird, ohne dass Energie im Luftspalt des Übertragerkerns gespeichert wird. Die Quelle dieser Energie ist das elektrische Feld des primären Ausgangskondensators. Umgekehrt wird die im Übertrager während der Einschaltzeit gespeicherte Energie im so genannten "Flyback-Modus" übertragen. Das heisst, dass die Energie während des Ein-Zeitfensters im Magnetfeld des Kernluftspalts gespeichert wird und während des Aus-Zeitfensters an beiden Lasten abgegeben wird.

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

Analyse des Q₁-Ausschalt-Zeitfensters

Da in stationärem Betrieb und in einem vollen Schaltzyklus die gespeicherte Netto-Energie in Bauelementen wie der Magnetisierungsinduktivität des Übertragers und in den Kondensatoren Null sein muss, ist es nicht erforderlich, eine detaillierte Analyse des Aus-Zeitfensters wie bei dem Ein-Zeitfenster erneut durchzuführen. Der Grund dafür ist einfach: die Komponenten, die während des Ein-Zeitfensters Nettoenergie gespeichert haben (L_M und C_{OP}), müssen nun dieselbe Energie während des Aus-Zeitfensters abgeben. Ebenso werden die Komponenten, die während der Einschaltzeit Energie geliefert haben (C_{IN} und C_{OS}), die gleiche Energiemenge während der Ausschaltzeit speichern.

Während der Ausschaltzeit lädt die DC-Eingangsversorgung den Eingangskondensator auf:

$$E_{C_{IN_OFF}} = V_{OP} \cdot (I_{OP} + n \cdot I_{OS}) \cdot (1 - D) \cdot T_{SW} \quad (86)$$

und der primärseitige Ausgangskondensator liefert die gespeicherte Energie an den sekundärseitigen Ausgangskondensator:

$$E_{C_{P_OFF}} = -n \cdot V_{OP} \cdot I_{OS} \cdot D \cdot T_{SW} \quad (87)$$

$$E_{C_{S_ON}} = n \cdot V_{OP} \cdot I_{OS} \cdot D \cdot T_{SW} \quad (88)$$

Die Magnetisierungsinduktivität wird auch während des Aus-Zeitfensters die gespeicherte Energie an beide Lasten abgeben:

$$E_{L_{OFF}} = -V_{OP} \cdot (I_{OP} + n \cdot I_{OS}) \cdot (1 - D) \cdot T_{SW} \quad (89)$$

Die hier durchgeführte Energie-Analyse zielt darauf ab, dem Stromversorgungsentwickler ein tieferes Verständnis der Arbeitsweise eines Wandlers zu ermöglichen.

A.2 Evaluationboard für isolierten Buck-Wandler

WE hat eine konfigurierbares Evaluationboard für einen Abwärtswandler mit einem zusätzlichen isolierten Ausgang realisiert (siehe Abbildung 62). Die in den Abbildung 16 bis Abbildung 22 dargestellten Ergebnisse wurden mit diesem Board erzielt. Die Platine ist nur für den internen Gebrauch bei Würth Elektronik bestimmt.

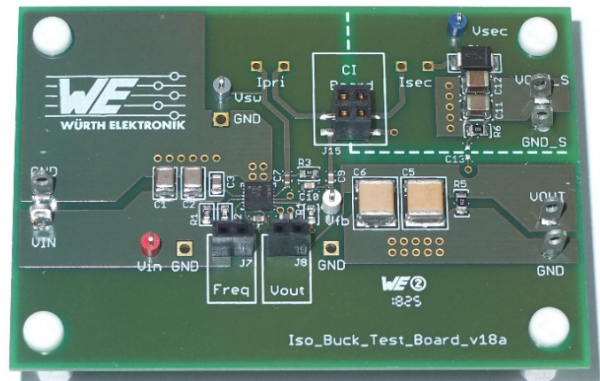


Abbildung 62: Abwärtswandler mit isoliertem Ausgang (Experimentier-Board)

A.3 WE Evaluation-Board für isolierten Buck-Wandler

Außerdem wurde eine Evaluierungsplatine eines Abwärtswandlers mit einem zusätzlichen isolierten Ausgang realisiert (siehe Abbildung 63), mit der die in den Abbildung 26 bis Abbildung 29 gezeigten Ergebnisse erzielt wurden. Die Platine ist ebenfalls nur für den internen Gebrauch bei Würth Elektronik bestimmt.

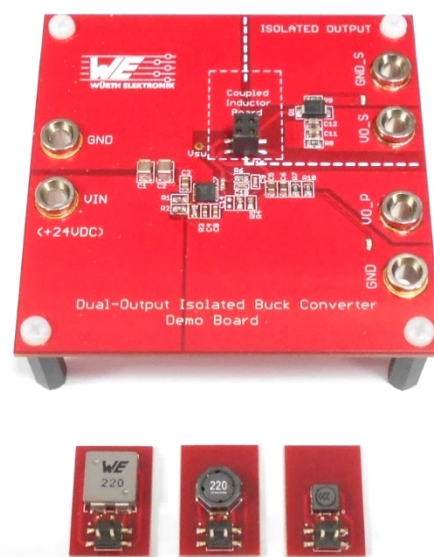


Abbildung 63: Abwärtswandler mit isoliertem Ausgang (Evaluation Board)

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

WICHTIGER HINWEIS

Der Anwendungshinweis basiert auf unserem aktuellen Wissens- und Erfahrungsstand, dient als allgemeine Information und ist keine Zusicherung der Würth Elektronik eiSos GmbH & Co. KG zur Eignung des Produktes für Kundenanwendungen. Der Anwendungshinweis kann ohne Bekanntgabe verändert werden. Dieses Dokument und Teile hiervon dürfen nicht ohne schriftliche Genehmigung vervielfältigt oder kopiert werden. Würth Elektronik eiSos GmbH & Co. KG und seine Partner- und Tochtergesellschaften (nachfolgend gemeinsam als „WE“ genannt) sind für eine anwendungsbezogene Unterstützung jeglicher Art nicht haftbar. Kunden sind berechtigt, die Unterstützung und Produktempfehlungen von WE für eigene Anwendungen und Entwürfe zu nutzen. Die Verantwortung für die Anwendbarkeit und die Verwendung von WE-Produkten in einem bestimmten Entwurf trägt in jedem Fall ausschließlich der Kunde. Aufgrund dieser Tatsache ist es Aufgabe des Kunden, erforderlichenfalls Untersuchungen anzustellen und zu entscheiden, ob das Gerät mit den in der Produktspezifikation beschriebenen spezifischen Produktmerkmalen für die jeweilige Kundenanwendung zulässig und geeignet ist oder nicht.

Die technischen Daten sind im aktuellen Datenblatt zum Produkt angegeben. Aus diesem Grund muss der Kunde die Datenblätter verwenden und wird ausdrücklich auf die Tatsache hingewiesen, dass er dafür Sorge zu tragen hat, die Datenblätter auf Aktualität zu prüfen. Die aktuellen Datenblätter können von www.we-online.com heruntergeladen werden. Der Kunde muss produktspezifische Anmerkungen und Warnhinweise strikt beachten. WE behält sich das Recht vor, an seinen Produkten und Dienstleistungen Korrekturen, Modifikationen, Erweiterungen, Verbesserungen und sonstige Änderungen vorzunehmen. Lizenzen oder sonstige Rechte, gleich welcher Art, insbesondere an Patenten, Gebrauchsmustern, Marken, Urheber- oder sonstigen gewerblichen Schutzrechten werden

hierdurch weder eingeräumt noch ergibt sich hieraus eine entsprechende Pflicht, derartige Rechte einzuräumen. Durch Veröffentlichung von Informationen zu Produkten oder Dienstleistungen Dritter gewährt WE weder eine Lizenz zur Verwendung solcher Produkte oder Dienstleistungen noch eine Garantie oder Billigung derselben.

Die Verwendung von WE-Produkten in sicherheitskritischen oder solchen Anwendungen, bei denen aufgrund eines Produktausfalls sich schwere Personenschäden oder Todesfälle ergeben können, sind unzulässig. Des Weiteren sind WE-Produkte für den Einsatz in Bereichen wie Militärtechnik, Luft- und Raumfahrt, Nuklearsteuerung, Marine, Verkehrswesen (Steuerung von Kfz, Zügen oder Schiffen), Verkehrssignalanlagen, Katastrophenschutz, Medizintechnik, öffentlichen Informationsnetzwerken usw. weder ausgelegt noch vorgesehen. Der Kunde muss WE über die Absicht eines solchen Einsatzes vor Beginn der Planungsphase (Design-In-Phase) informieren. Bei Kundenanwendungen, die ein Höchstmaß an Sicherheit erfordern und die bei Fehlfunktionen oder Ausfall eines elektronischen Bauteils Leib und Leben gefährden können, muss der Kunde sicherstellen, dass er über das erforderliche Fachwissen zu sicherheitstechnischen und rechtlichen Auswirkungen seiner Anwendungen verfügt. Der Kunde bestätigt und erklärt sich damit einverstanden, dass er ungeachtet aller anwendungsbezogenen Informationen und Unterstützung, die ihm durch WE gewährt wird, die Gesamtverantwortung für alle rechtlichen, gesetzlichen und sicherheitsbezogenen Anforderungen im Zusammenhang mit seinen Produkten und der Verwendung von WE-Produkten in solchen sicherheitskritischen Anwendungen trägt.

Der Kunde hält WE schad- und klaglos bei allen Schadensansprüchen, die durch derartige sicherheitskritische Kundenanwendungen entstanden sind.

NÜTZLICHE LINKS



Application Notes
www.we-online.com/appnotes



REDEXPERT Design Platform
www.we-online.com/redexpert



Toolbox
www.we-online.com/toolbox



Produkt Katalog
www.we-online.com/products

KONTAKT INFORMATION



appnotes@we-online.com
Tel. +49 7942 945 - 0



Würth Elektronik eiSos GmbH & Co. KG
Max-Eyth-Str. 1 74638 Waldenburg Germany
www.we-online.com

APPLICATION NOTE

ANP017 | Entwurf von Abwärtswandlern mit isolierten Ausgängen

REVISIONSHISTORIE

Dokument Version	Veröffentlichungsdatum	Änderungen
ANP017a	2013/09/10	Ursprüngliche Version der Application Note
ANP017b	2013/09/10	Korrektur von Abbildung 1, Seite 1
ANP017c	2023/07/24	Vollständig überarbeitetes Dokument, Erweiterung von 8 auf 29 Seiten
ANP017c	2025/03/28	Überführung in ein neues Grafikdesign ohne Änderungen an den Inhalten

Hinweis: Die aktuelle Version des Dokuments und das Veröffentlichungsdatum sind in der Fußzeile jeder Seite dieses Dokuments angegeben.