

APPLICATION NOTE

ANE012f | Design Guide für Übertragungsleitungen auf der Leiterplatte zur Kontaktierung von koaxialen Steckverbindern



Olan Tsai

01. EINLEITUNG

Eine Übertragungsleitung führt ein Hochfrequenzsignal von einer Quelle mit möglichst geringen Signalverlusten und Verzerrungen zu einem Empfänger. Die Impedanz spielt bei der Signalübertragung hierfür eine wichtige Rolle. Auch wenn die Impedanz der Leiterbahn bereits angepasst wurde, kann der Anschluss eines Steckverbinders aufgrund von Reflektionen zu Fehlanpassungen und Signalverzerrungen führen. Das Ziel dieser Application Note ist es, Möglichkeiten zur Verbesserung der Signalübertragung auf der Leiterplatte aufzuzeigen, wenn ein Steckverbinder auf der Leiterplatte in den Signalpfad hinzugefügt werden soll.

1.1 Impedanz

Die Impedanzanpassung hat einen entscheidenden Einfluss auf die Übertragungsqualität der Hochfrequenzleitung. Die charakteristische Impedanz einer Übertragungsleitung kann wie folgt dargestellt werden:

$$Z_0 = \sqrt{\frac{R + j\omega L}{G + j\omega C}}$$

Aus obiger Formel lassen sich die Haupteinflussfaktoren erkennen: R (Widerstand pro Meter), L (Induktivität pro Meter), C (Kapazität pro Meter), G (Leitfähigkeit des Dielektrikums pro Meter) und nicht zuletzt die Kreisfrequenz ω .

1.2 Arten von Hochfrequenzleitungen auf der Leiterplatte

Die Wahl der passenden Übertragungsleitung richtet sich nach der Anwendung.

Streifenleitung

Die Übertragungsleitung ist zwischen darüber- und darunterliegenden Masseflächen eingebettet und das umgebende Dielektrikum ist homogen.

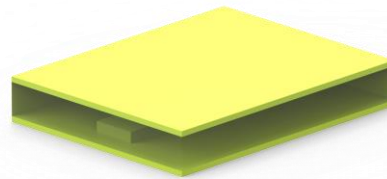


Abbildung 1 Streifenleitung

Mikrostreifenleitung

Das Dielektrikum über und unter der Übertragungsleitung ist unterschiedlich. Unter der Übertragungsleitung wird eine Massefläche benötigt, während diese über der Übertragungsleitung weggelassen werden kann.

Wird typischerweise bei Versuchsleiterplatten eingesetzt.

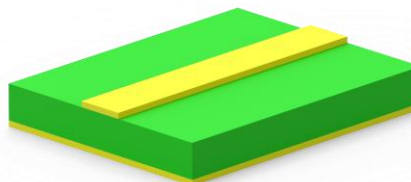


Abbildung 2 Mikrostreifenleitung

Koplanarer Wellenleiter

Der koplanare Wellenleiter mit Massefläche besteht aus dem Signalleiter, zwei benachbarten Masseleitungen und einer zusätzlichen, durchgehenden Massefläche.

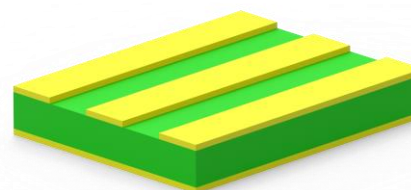


Abbildung 3 Koplanarer Wellenleiter

APPLICATION NOTE

ANE012f | Design Guide für Übertragungsleitungen auf der Leiterplatte zur Kontaktierung von coaxialen Steckverbindern

02. KENNWERTE BEIM DESIGN VON HOCHFREQUENZLEITUNGEN

Leiterplatten mit coaxialen Steckverbindern werden im Allgemeinen als koplanare Wellenleiter mit Massefläche aufgebaut. Daher wird im Folgenden diese HF-Übertragungsleitung als Beispiel verwendet.

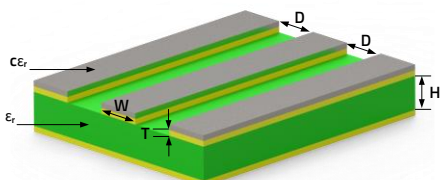


Abbildung 4 Koplanarer Wellenleiter mit Massefläche

Folgende Faktoren beeinflussen die charakteristische Impedanz dieser Art von Übertragungsleitung:

ϵ_r	dielektrische Konstante des Substrats
W	Leiterbahnbreite
H	Substrathöhe
T	Leiterbahnstärke (Kupferdicke)
D	Abstand des Signalleiters zu den koplanaren Massestreifen
$c\epsilon_r$	dielektrische Konstante der Beschichtung (Lötstopplack)

Tabella 1 Einflussfaktoren auf die charakteristische Impedanz

Es wird folgender Ablauf für das Design einer Hochfrequenzleitung vorgeschlagen:

- Wahl des Leiterplattenmaterials
 - z. B. : FR1, FR4, CEM1, ... etc.
- Festlegen der Eigenschaften der Leiterplatte:
 - ϵ_r : dielektrische Konstante des Basismaterials
 - H : Höhe des Basismaterials, Substrathöhe
 - T : Stärke der Leiterbahn, Kupferdicke
 - $c\epsilon_r$: dielektrische Konstante der Beschichtung (Lötstopplack)
- Überprüfen und Anpassen der Parameter W und D um die erforderliche charakteristische Impedanz zu erreichen.

- Kann die gewünschte charakteristische Impedanz mit den Anpassungen in Schritt c) nicht erreicht werden, dann müssen in Schritt b) andere Werte für die Höhen des Basismaterials und die Stärke der Leiterbahn gewählt werden. Führt das auch nicht zum Ziel, sollte erneut bei Schritt a) gestartet werden um ein anderes Basismaterial zu wählen.

03. EINFLUSS DER EINZELNEN PARAMETER AUF DIE CHARAKTERISTISCHE IMPEDANZ

Das Wissen über den Einfluss der einzelnen Parameter auf die charakteristische Impedanz ist notwendig.

In den folgenden Abschnitten wird gezeigt, wie sich der Wellenwiderstand ändert, wenn einer dieser Parameter verändert wird.

3.1 ϵ_r - Dielektrizitätskonstante des Substrats

Es gibt viele unterschiedliche Basismaterialien, die für Leiterplatten verwendet werden und jedes dieser Materialien hat eine spezifische Dielektrizitätskonstante. Der Anwender muss die Herstellerangabe der Dielektrizitätskonstante für das gewählte Leiterplattenmaterial kennen.

Die Dielektrizitätskonstante des Materials variiert nicht nur zwischen den Herstellern, sondern auch mit der Frequenz.

Leiterplattenmaterial	Dielektrizitätskonstante
FR-1	5.5-6
FR-4	4.2-4.7
CEM-1	4.6
CEM-3	5.0

Tabella 2 Dielektrizitätskonstanten üblicher Leiterplattenmaterialien (Substrate)

APPLICATION NOTE

ANE012f | Design Guide für Übertragungsleitungen auf der Leiterplatte zur Kontaktierung von coaxialen Steckverbindern

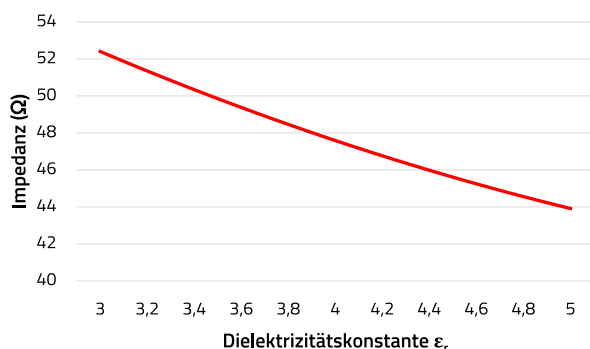


Abbildung 5 Einfluss der Dielektrizitätskonstante des Substrats auf die charakteristische Impedanz

Die Impedanz (Z_0) verhält sich umgekehrt proportional zur Dielektrizitätskonstante (ϵ_r)

3.2 W - Leiterbahnbreite

Um die Leiterbahnbreite festzulegen, muss der Anwender vier Faktoren berücksichtigen:

1. Schmalere Leiterbahnen sind schwerer zu beherrschen
2. Breitere Leiterbahnen benötigen mehr Platz auf der Leiterplatte
3. Die Leiterbahnbreite kann aufgrund von Fertigungstoleranzen abweichen
4. Da die Wellenimpedanz und die Substrathöhe des Dielektrikums nicht variabel sind, definieren diese beiden Parameter die Leiterbahnbreite

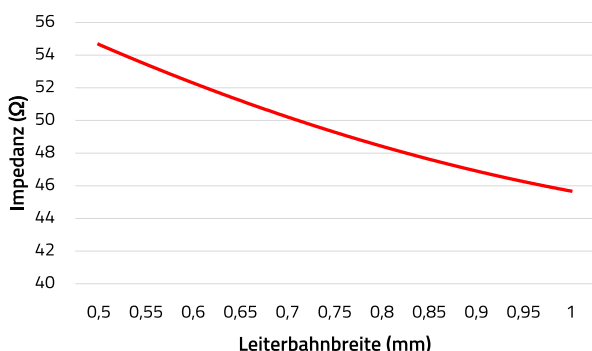


Abbildung 6 Einfluss der Leiterbahnbreite auf die charakteristische Impedanz

Die Impedanz (Z_0) verhält sich in etwa umgekehrt proportional zur Leiterbahnbreite (W).

3.3 H_Substrathöhe

Die Substrathöhe beschreibt den Abstand zwischen der Masselage und der Signallage einer Leiterplatte. Die charakteristische Impedanz verringert sich, wenn der Abstand zwischen beiden Lagen kleiner wird und alle anderen Parameter unverändert bleiben. Um die Impedanz der Übertragungsleitung beizubehalten, kann ihre Breite

verringert werden. Dies führt auch zu geringerem Platzbedarf auf der Leiterplatte. Es gilt aber zu bedenken, dass die Impedanz bei Verwendung schmalere Leiterbahnen aufgrund des Fertigungsprozesses eine höhere Toleranz aufweist!

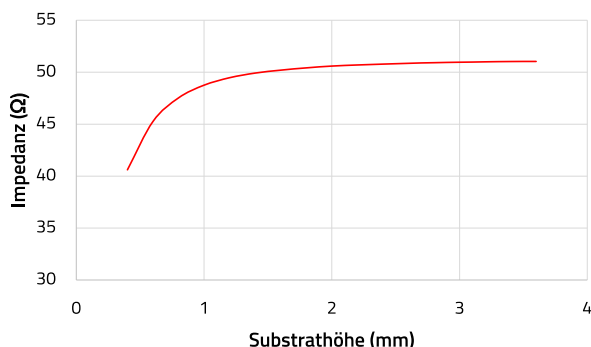


Abbildung 7 Einfluss der Substrathöhe auf die charakteristische Impedanz

Die Impedanz (Z_0) erhöht sich langsamer, wenn eine bestimmte Substrathöhe (H) überschritten wird.

3.4 T - Leiterbahnstärke (Schichtdicke des Kupfers)

Im Regelfall wird Kupfer als Metalllage in Leiterplatten in Stärken (Schichtdicke) von 0,5 oz/ft² (0,017mm), 1 oz/ft² (0,035mm) oder 2 oz/ft² (0,070mm) verwendet. Die charakteristische Impedanz verringert sich mit zunehmender Kupferstärke (Schichtdicke).

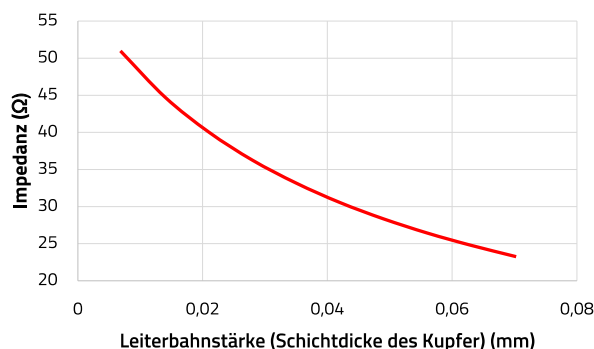


Abbildung 8 Einfluss der Leiterbahnstärke (Schichtdicke des Kupfers) auf die charakteristische Impedanz

Die Impedanz (Z_0) verhält sich in etwa umgekehrt proportional zur Leiterbahnstärke (Schichtdicke des Kupfers T).

3.5 D - Abstand zwischen Signalleiter und den koplanaren Massestreifen

Dieser Parameter ist etwas heikel. Ein Unterschied von 0,01mm kann bereits eine Abweichung der Impedanz von 1-2 Ω bedeuten. Daher ist es für die Festlegung dieses

APPLICATION NOTE

ANE012f | Design Guide für Übertragungsleitungen auf der Leiterplatte zur Kontaktierung von coaxialen Steckverbindern

Parameters wichtig die Fertigungstoleranzen des Leiterplattenherstellers zu kennen.

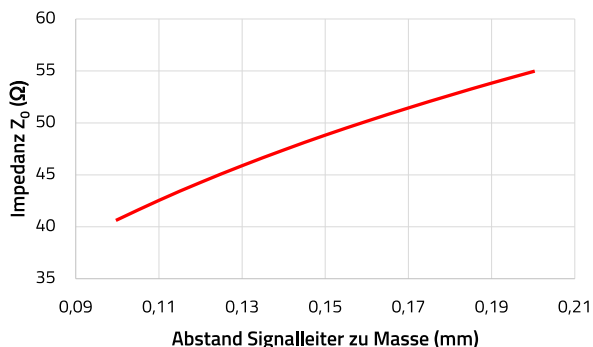


Abbildung 9 Einfluss des Abstands von Signalleiter zum koplanaren Massestreifen auf die charakteristische Impedanz

Die Impedanz (Z_0) verhält sich in etwa proportional zum Abstand zwischen dem Signalleiter und den koplanaren Massestreifen (D).

3.6 ϵ_r - Dielektrizitätskonstante der Beschichtung

Die Permittivität der Beschichtung hat ebenfalls Einfluss auf die charakteristische Impedanz. Sie sollte schon in einem frühen Entwurfsstadium berücksichtigt werden, um etwaige Abweichungen in der Berechnung auszuschließen.

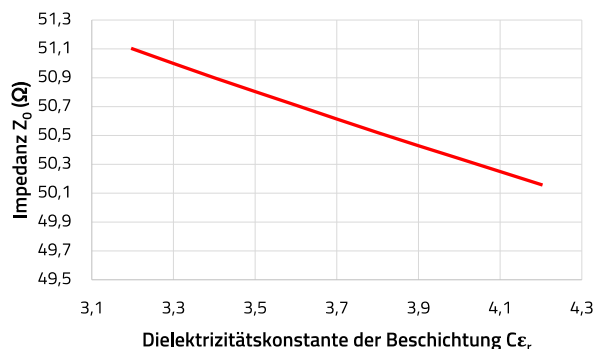


Abbildung 10 Einfluss der Dielektrizitätskonstante der Beschichtung auf die charakteristische Impedanz

Die Impedanz (Z_0) verhält sich in etwa umgekehrt proportional zur Dielektrizitätskonstante der Beschichtung ($C\epsilon_r$).

04. KONTAKTIERUNG DES SIGNALPINS MIT DER LEITERPLATTE

Wenn der Signalpin des Steckverbinders die Leiterbahn kontaktiert, erhöht dieser die Leiterbahn durch seine vorgegebene Größe und das hinzugefügte Lot durch den

Lötvorgang. Durch diese Verdickung verringert sich die Impedanz an dieser Stelle, es entsteht eine Störstelle, die durch Anpassung der Leiterbahnbreite korrigiert werden sollten.

4.1 End-Launch Coaxial Steckverbinder mit Round Post Anschluss

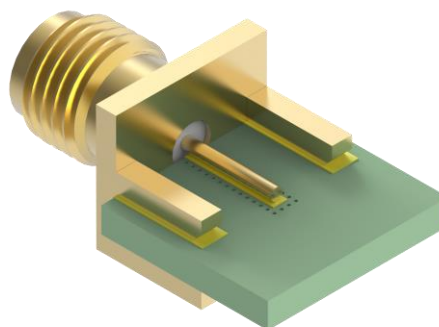


Abbildung 11 Der Signalpin vom Typ „Round Post“ verursacht ohne zusätzliche Anpassung eine erhebliche Störstelle nach dem Löten

Um eine Anpassung an den Streifenleiter, also die gleiche Impedanz, zu erreichen, muss die Leiterbahnbreite im Anschlussbereich so angepasst werden, dass sie mit dem Round Post Signalpin zusammenpasst.

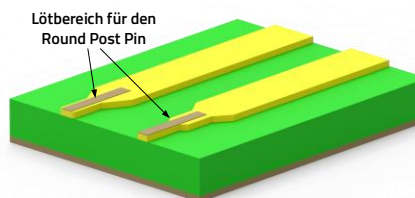


Abbildung 12 Beispielhafte Optimierung der Leiterbahngeometrie zur Verbesserung der Anpassung

Wenn die Impedanz unterhalb der idealen Anpassung liegt, kann mit einer Geometrieanpassung wie in Abb.12 rechts versucht werden dies auszugleichen. Die Leiterbahnbreite im Bereich des Signalpins sollte verringert werden. Die Verjüngung der Leiterbahn an ihrem Ende sorgt für eine bessere Anpassung, d.h. für eine Erhöhung der Impedanz.

Im Fall eines koplanaren Wellenleiters mit Massefläche kann die Impedanz auch durch die Vergrößerung des Abstands zwischen Signalleiter und den beiden koplanaren Masseleitungen (GND) erhöht werden. Es ist hier auch

APPLICATION NOTE

ANE012f | Design Guide für Übertragungsleitungen auf der Leiterplatte zur Kontaktierung von coaxialen Steckverbindern

möglich eine ideale Anpassung zu erreichen, indem die Breite des Signalleiters verringert wird.

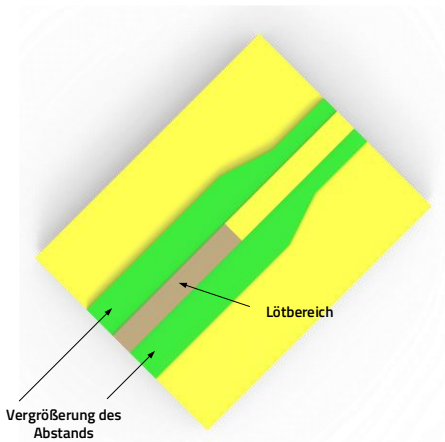


Abbildung 13 Beispielhafte Optimierung des Abstandes zwischen Signalpin und koplanaren Masseflächen zur Verbesserung der Anpassung

4.2 End-Launch Coaxial Steckverbinder mit Flat Tab Anschluss

Dieser Steckverbindertyp besitzt normalerweise einen kleineren Signalpin und verursacht nach dem Löten eine geringere Fehlanpassung. Wenn die Impedanz durch den Flat Tab verringert wird, kann dies durch Verringerung der Leiterbahnbreite oder durch Vergrößerung des Abstands zwischen Signalleiter und koplanaren Masseleitern kompensiert werden.

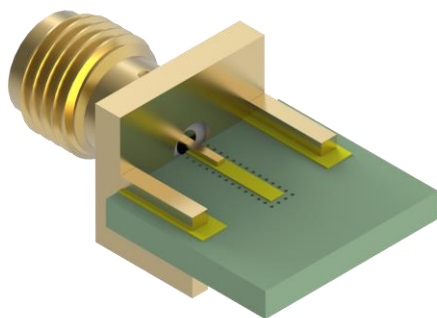


Abbildung 14 End Launch Coaxial Steckverbinder mit „Flat Tab“ Anschluss

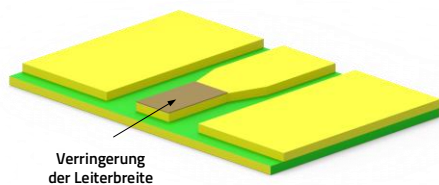


Abbildung 15: Beispielhafte Reduzierung der Leiterbahnbreite zur Verbesserung der Anpassung

4.3 THT & SMT Anschlüsse

Bei THT und SMT Steckverbindern ist es anspruchsvoller, die ideale Anpassung zu erreichen. Die Verstimmung der Impedanz wird meist durch den Abstand zwischen Leiterplatte und Steckverbinder Gehäuse durch den Lötvorgang verursacht, da durch das Lot die Impedanz verringert wird (Abbildung 16).

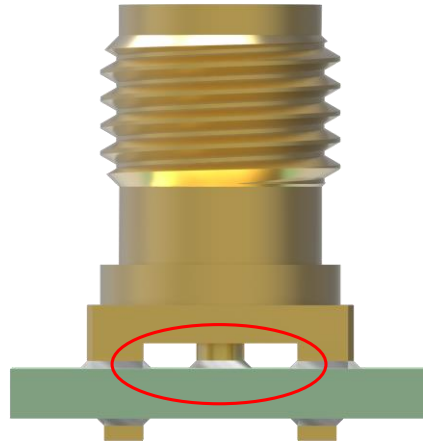


Abbildung 16 Durch Lotauftrag verringerter Abstand zwischen Leiterplatte und Steckverbindergehäuse

Des Weiteren sind THT und SMT Steckverbinder meist senkrecht zur Leiterplattenoberfläche ausgerichtet. Dies führt durch kapazitive Kopplungen zu einer niedrigeren Impedanz. Bei THT Signalpins verursachen die verlängerten Pins eine niedrigere Impedanz; hier sind ebenfalls kapazitive Kopplungen die Ursache.

Fehlanpassungen der Impedanz treten im Allgemeinen und so auch bei THT und SMT Steckverbindern schon auf einer sehr kurzen Distanz auf. Dadurch wird es schwierig diese Fehlanpassung durch Korrektur der Leiterbahnen zu kompensieren. Aufgrund dieser Herausforderung werden THT und SMT Steckverbinder normalerweise nicht für Applikationen in sehr hohen Frequenzbereichen (typ. > 5 GHz) genutzt.

APPLICATION NOTE

ANE012f | Design Guide für Übertragungsleitungen auf der Leiterplatte zur Kontaktierung von coaxialen Steckverbindern

Die Art der Kontaktierung auf der Leiterplatte eines THT Steckverbinders verändert die Impedanz

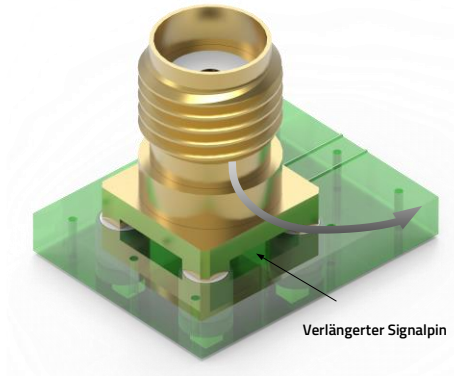


Abbildung 17 Signalverlauf - Steckverbinder Anschluss zur Leiterplatte

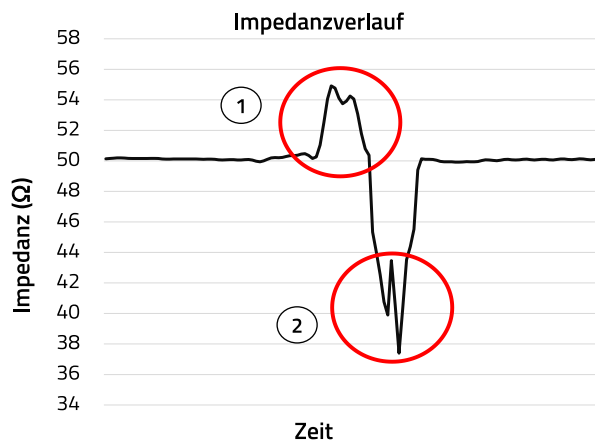


Abbildung 18 Impedanz im Zeitbereich [typ. ns]

1. Leiterstrecken (freier Signalpin) durch fehlenden Massebezug erhöhen die Impedanz
2. Koppelkapazitäten des vertikal verlaufenden Signalpins verringern die Impedanz

Die Art der Kontaktierung eines SMT Steckverbinders verändert die Impedanz

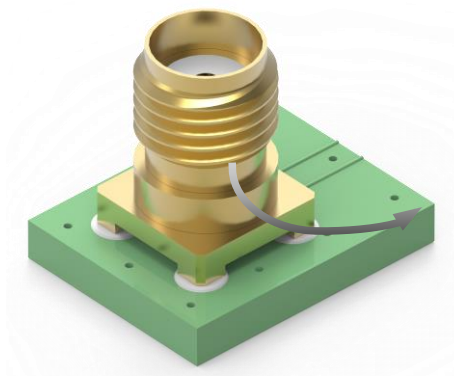


Abbildung 19 Signalverlauf - Steckverbinderanschluss zur Leiterplatte

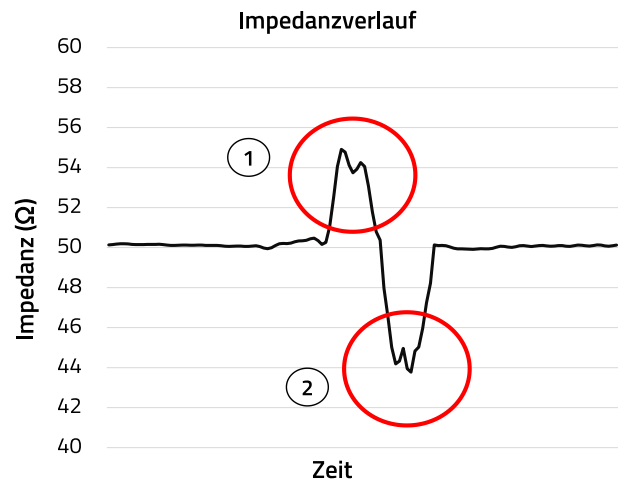


Abbildung 20 Impedanz im Zeitbereich

1. Leiterstrecken (freier Signalpin) durch fehlenden Massebezug erhöhen die Impedanz
2. Koppelkapazitäten des vertikal verlaufenden Signalpins verringern die Impedanz

Die Abbildungen 17 bis 20 zeigen den Einfluss des Steckverbinderaufbaus und der Kontaktierung des Steckverbinders an die Leiterplatte im Zeitbereich. Die Messungen wurden mit einem Zeitbereichsreflektometer (TDR Scope) durchgeführt. Dieses misst das Impedanzverhalten einer Messstrecke durch die Auswertung reflektierter Signale. Aus dem Impedanzverlauf über die Zeit kann unter Berücksichtigung der Dielektrizitätskonstante- ϵ_r und somit der Ausbreitungsgeschwindigkeit des Signals die Störstelle ermittelt werden.

Was kann an der Kontaktierung verbessert werden:

1. Leiterstrecken (Signalpin) durch fehlenden Massebezug erhöhen die Impedanz. Lücken werden mit Lotpaste geschlossen um die Impedanz zu verbessern

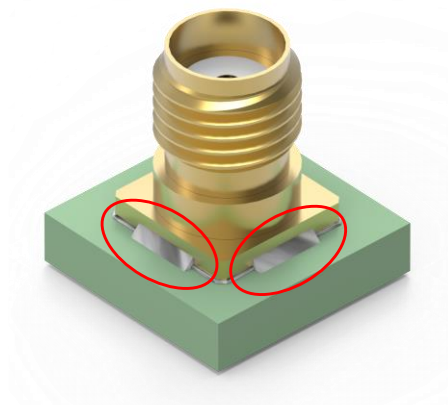


Abbildung 21 Lücken werden mit Lotpaste geschlossen

APPLICATION NOTE

ANE012f | Design Guide für Übertragungsleitungen auf der Leiterplatte zur Kontaktierung von coaxialen Steckverbindern

2. Koppelkapazitäten des vertikal verlaufenden Signalpins verringern die Impedanz. Der Abstand zwischen Signalpin und Masse wird erhöht, um die Impedanz zu vergrößern.

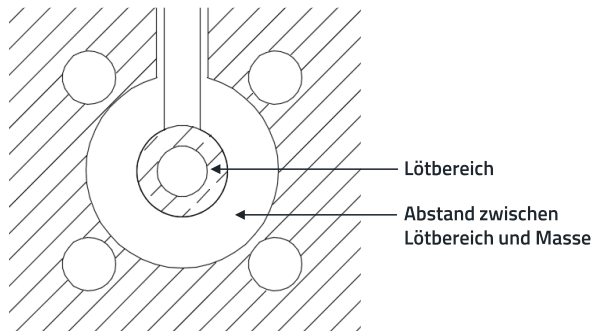


Abbildung 22 Layoutanpassung zur Verbesserung der Anpassung

3. Längere Pins am Steckverbinder verringern die Impedanz. Längere Pins am Steckverbinder verringern nicht nur die Impedanz, ein zu langer Signalpin kann auch die Ursache für einen Antenneneffekt sein.

Lösungsansätze dafür sind:

- Auswahl eines Steckverbinders mit Pins, die besser auf die Leiterplattenstärke abgestimmt sind
- Zu lange Pins abschneiden um eine deutliche Verbesserung zu erzielen

05. WEITERE EINFLUSSFAKTOREN AUF DIE IMPEDANZ

Im Folgenden werden einige Punkte erläutert, welche die Impedanz der Übertragungsleitung beim Leiterplattendesign beeinflussen.

5.1 Schnittkanten (Betrifft: End Launch Coaxialsteckverbinder)

Fertigungstoleranzen bei der Nutzentrennung machen sich beim Fertigungsprozess der Leiterplatte bemerkbar. Wenn die Masselage nicht bis ganz an den Rand der Leiterplatte reicht, kann die Abweichung dazu führen, dass ein Spalt zwischen Massefläche und Steckverbinder entsteht und eine Fehlanpassung verursacht.

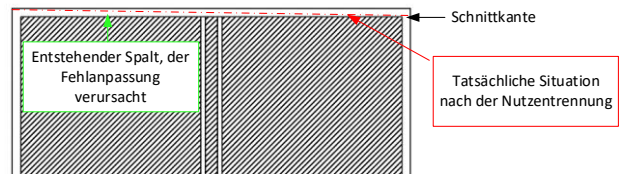


Abbildung 23 Die Masselage reicht nicht bis zum Rand der Leiterplatte

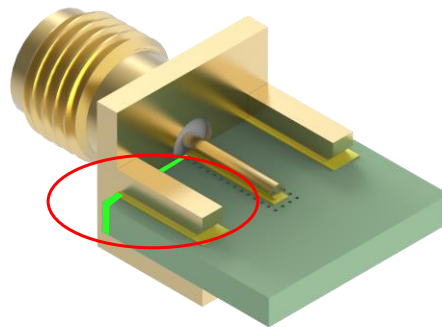


Abbildung 24 Nach dem Löten des Steckverbinders gibt es einen Spalt ohne Masseverbindung

Es empfiehlt sich, die Masselage an der Anschlussseite des Steckverbinders bis zur Kante zu erweitern. Dadurch kann die Entstehung eines Spaltes durch Fertigungstoleranzen verhindert werden und der Stecker befindet sich nach dem Löten überall direkt an der Masselage.

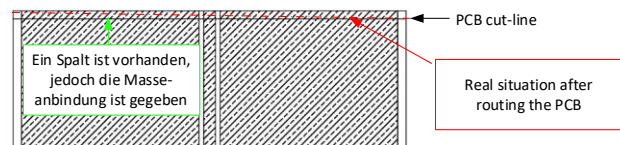


Abbildung 25 Masselage bis zur Leiterplattenkante erweitert

5.2 Leiterplattenausschnitt (Betrifft: End Launch Edge Card Koaxialsteckverbinder)

Beim Ausfräsen von Leiterplattenausschnitten ist es durch die Geometrie des Fräasers nicht möglich, scharfe rechte Winkel zu erreichen. Die abgerundeten Ecken können dazu führen, dass ein Spalt zwischen Steckverbinder und Leiterplatte entsteht. Da Steckverbinder und Leiterplatte nicht aneinander anliegen, entsteht eine Störstelle (Abb. 26).

Um dieses Problem zu lösen können, wie in Abb. 27 dargestellt, in den Ecken Entlastungslöcher mit einem Durchmesser von 0.6 - 2 mm vorgesehen werden, um den Radius in den Ecken zu vermeiden.

APPLICATION NOTE

ANE012f | Design Guide für Übertragungsleitungen auf der Leiterplatte zur Kontaktierung von coaxialen Steckverbindern

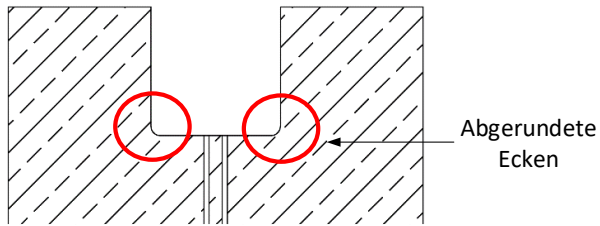


Abbildung 26 Abgerundete Ecken verursachen eine schlechte mechanische Passform des Steckverbinders

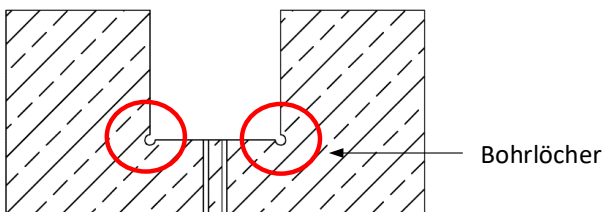


Abbildung 27 Zusätzliche Bohrungen verbessern die Passform des Steckverbinders.

5.3 End Launch Steckverbinder und Leiterplattenrückseite

Wenn ein End Launch Steckverbinder auf die Leiterplatte gesetzt wird und die Kupferlage nicht bis zur Leiterplattenkante geführt ist, entsteht ein kleiner Spalt. Es kann für ein besseres Impedanzverhalten hilfreich sein, diesen Spalt mit Lotpaste zu füllen (Abb. 28).

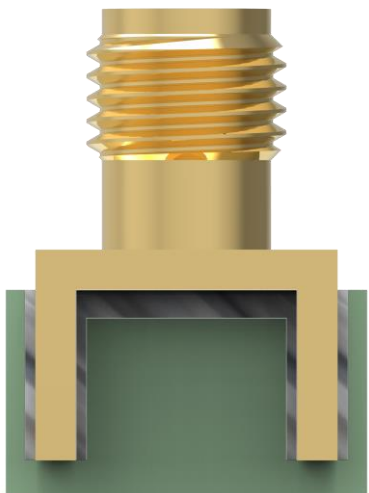


Abbildung 28 Spalt mit Lotpaste auffüllen

5.4 Durchkontaktierung

Wenn das Design der Leiterbahn mittels eines geerdeten, koplanaren Wellenleiters ausgeführt wird, empfiehlt es sich,

einige Durchkontaktierungen entlang der Übertragungsleitung in die koplanaren Massestreifen zu setzen (Abb. 29).

Die Durchkontaktierungen verbinden die koplanaren Massestreifen mit der darunterliegenden Massefläche. Abhängig von der Betriebsfrequenz sollte der Abstand der Durchkontaktierungen so gewählt werden, dass die koplanaren GND-Leitungen ihr GND-Potential beibehalten.

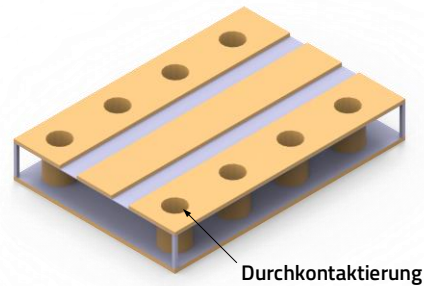


Abbildung 29 Durchkontaktierungen zur Verbindung der koplanaren Masseleiter mit der Masselage (GND)

06. SIMULATIONSBEISPIELE

60312202114509

PCB End Launch Jack Round Post for 1.6mm PCB

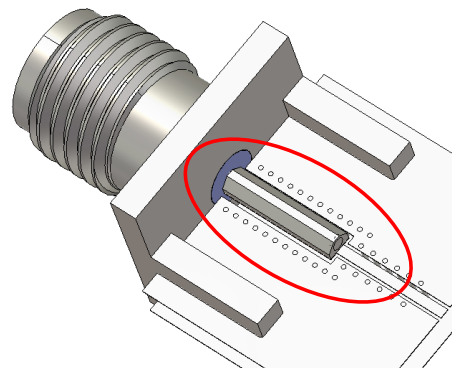


Abbildung 30 Unbearbeitetes Design

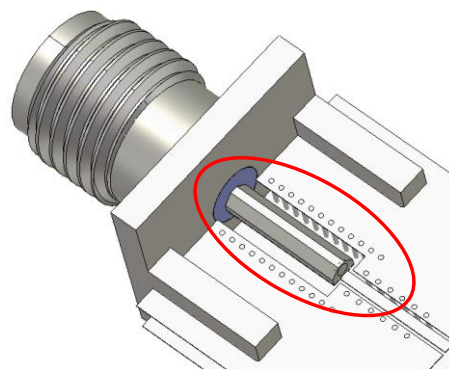


Abbildung 31 Angepasstes Design

APPLICATION NOTE

ANE012f | Design Guide für Übertragungsleitungen auf der Leiterplatte zur Kontaktierung von coaxialen Steckverbindern

Vergrößerung des Abstands zwischen Übertragungsleitung und koplanaren Massestreifen um durch Erhöhung der Impedanz eine gute Anpassung zu erreichen.

Ergebnis der TDR Messungen

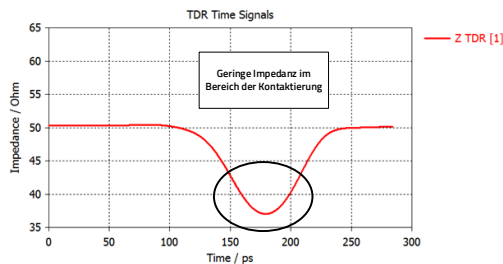


Abbildung 32 TDR Messung (unbearbeitet)

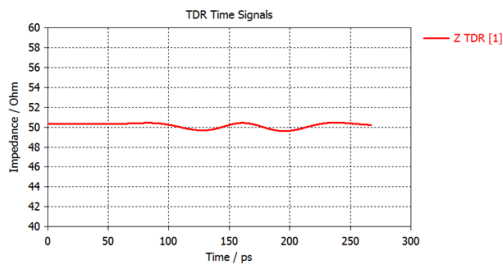


Abbildung 33 TDR Messung (angepasst)

Ergebnis der S-Parameter Messungen

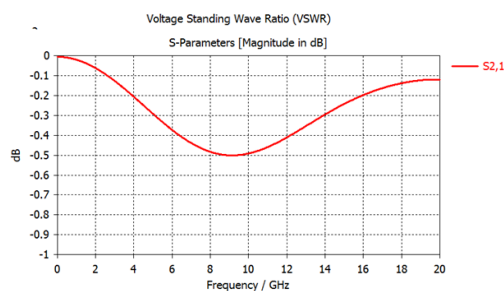


Abbildung 34 VSWR Messung (unbearbeitet)

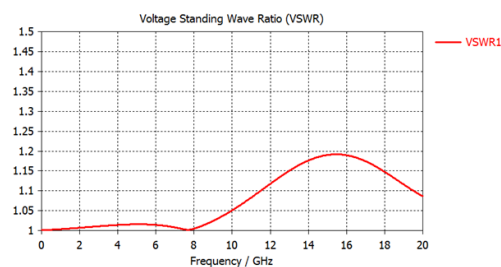


Abbildung 35 Rückflussdämpfung (unbearbeitet)

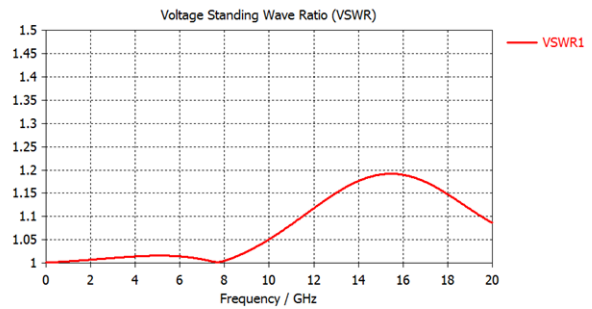


Abbildung 36 VSWR Messung (angepasst)

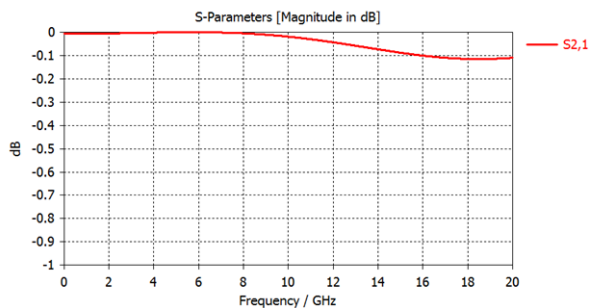


Abbildung 37 Rückflussdämpfung (angepasst)

07. SCHLUSSFOLGERUNGEN

Beim Design einer Übertragungsleitung ist der Einsatz von Simulationssoftware wie z.B. AppCAD sehr hilfreich, da sie das Verhalten der Übertragungsleitung, d.h. der Leiterbahn unter Berücksichtigung verschiedener Faktoren simuliert. Simulationssoftware wie AppCADs HFSS kann eine vollwertige Wellenanalyse, ohne Vereinfachung der Maxwell'schen Gleichungen, sowohl vom Steckverbinder, als auch von der Leiterplatte zur Verfügung stellen. Insgesamt kann der Einsatz von Simulationssoftware zu deutlicher Zeitersparnis führen.

Kenntnisse über die Genauigkeit des Herstellungsprozesses von Leiterplatten sind ebenfalls vorteilhaft, da die meisten Signalleiterbahnen sehr schmal sind. Wenn die Toleranzen bei der Leiterplattenherstellung groß sind, wird das Testergebnis deutlich von der Softwaresimulation abweichen. Manchmal hat sogar die Oberflächenrauheit der Kupferlagen Einfluss auf die Impedanz der Leiterbahn.

Die Qualität der Leiterbahn ist ein Bestandteil der Signalqualität eines Produktes. Der Nutzer sollte nach dem Lesen dieser Vorschläge einen Eindruck davon haben, wie er die „HF-Qualität“ einer Schaltung mit Leiterplatte und Koaxialsteckverbindern sicherstellen kann.

APPLICATION NOTE

ANE012f | Design Guide für Übertragungsleitungen auf der Leiterplatte zur Kontaktierung von koaxialen Steckverbindern

WICHTIGER HINWEIS

Der Anwendungshinweis basiert auf unserem aktuellen Wissens- und Erfahrungsstand, dient als allgemeine Information und ist keine Zusicherung der Würth Elektronik eiSos GmbH & Co. KG zur Eignung des Produktes für Kundenanwendungen. Der Anwendungshinweis kann ohne Bekanntgabe verändert werden. Dieses Dokument und Teile hiervon dürfen nicht ohne schriftliche Genehmigung vervielfältigt oder kopiert werden. Würth Elektronik eiSos GmbH & Co. KG und seine Partner- und Tochtergesellschaften (nachfolgend gemeinsam als „WE“ genannt) sind für eine anwendungsbezogene Unterstützung jeglicher Art nicht haftbar. Kunden sind berechtigt, die Unterstützung und Produktempfehlungen von WE für eigene Anwendungen und Entwürfe zu nutzen. Die Verantwortung für die Anwendbarkeit und die Verwendung von WE-Produkten in einem bestimmten Entwurf trägt in jedem Fall ausschließlich der Kunde. Aufgrund dieser Tatsache ist es Aufgabe des Kunden, erforderlichenfalls Untersuchungen anzustellen und zu entscheiden, ob das Gerät mit den in der Produktspezifikation beschriebenen spezifischen Produktmerkmalen für die jeweilige Kundenanwendung zulässig und geeignet ist oder nicht. Die technischen Daten sind im aktuellen Datenblatt zum Produkt angegeben. Aus diesem Grund muss der Kunde die Datenblätter verwenden und wird ausdrücklich auf die Tatsache hingewiesen, dass er dafür Sorge zu tragen hat, die Datenblätter auf Aktualität zu prüfen. Die aktuellen Datenblätter können von www.we-online.com heruntergeladen werden. Der Kunde muss produktspezifische Anmerkungen und Warnhinweise strikt beachten. WE behält sich das Recht vor, an seinen Produkten und Dienstleistungen Korrekturen, Modifikationen, Erweiterungen, Verbesserungen und sonstige Änderungen vorzunehmen. Lizenzen oder sonstige Rechte, gleich welcher Art, insbesondere an Patenten, Gebrauchsmustern, Marken, Urheber- oder sonstigen gewerblichen Schutzrechten

werden hierdurch weder eingeräumt noch ergibt sich hieraus eine entsprechende Pflicht, derartige Rechte einzuräumen. Durch Veröffentlichung von Informationen zu Produkten oder Dienstleistungen Dritter gewährt WE weder eine Lizenz zur Verwendung solcher Produkte oder Dienstleistungen noch eine Garantie oder Billigung derselben.

Die Verwendung von WE-Produkten in sicherheitskritischen oder solchen Anwendungen, bei denen aufgrund eines Produktausfalls sich schwere Personenschäden oder Todesfällen ergeben können, sind unzulässig. Des Weiteren sind WE-Produkte für den Einsatz in Bereichen wie Militärtechnik, Luft- und Raumfahrt, Nuklearsteuerung, Marine, Verkehrswesen (Steuerung von Kfz, Zügen oder Schiffen), Verkehrssignalanlagen, Katastrophenschutz, Medizintechnik, öffentlichen Informationsnetzwerken usw. weder ausgelegt noch vorgesehen. Der Kunde muss WE über die Absicht eines solchen Einsatzes vor Beginn der Planungsphase (Design-In-Phase) informieren. Bei Kundenanwendungen, die ein Höchstmaß an Sicherheit erfordern und die bei Fehlfunktionen oder Ausfall eines elektronischen Bauteils Leib und Leben gefährden können, muss der Kunde sicherstellen, dass er über das erforderliche Fachwissen zu sicherheitstechnischen und rechtlichen Auswirkungen seiner Anwendungen verfügt. Der Kunde bestätigt und erklärt sich damit einverstanden, dass er ungeachtet aller anwendungsbezogenen Informationen und Unterstützung, die ihm durch WE gewährt wird, die Gesamtverantwortung für alle rechtlichen, gesetzlichen und sicherheitsbezogenen Anforderungen im Zusammenhang mit seinen Produkten und der Verwendung von WE-Produkten in solchen sicherheitskritischen Anwendungen trägt. Der Kunde hält WE schad- und klaglos bei allen Schadensansprüchen, die durch derartige sicherheitskritische Kundenanwendungen entstanden sind.

NÜTZLICHE LINKS



Application Notes
www.we-online.com/app-notes



REDEXPERT Design Plattform
www.we-online.com/redexpert



Toolbox
www.we-online.com/toolbox



Produkt Katalog
www.we-online.com/produkte

KONTAKTINFORMATION



appnotes@we-online.de
Tel. +49 7942 945 - 0



Würth Elektronik eiSos GmbH & Co. KG
Max-Eyth-Str. 1 · 74638 Waldenburg
Germany
www.we-online.com

APPLICATION NOTE

ANE012f | Design Guide für Übertragungsleitungen auf der Leiterplatte zur Kontaktierung von koaxialen Steckverbindern

REVISIONSHISTORIE

Dokument Version	Veröffentlichungsdatum	Änderungen
ANE012a	2021/07/30	Ursprüngliche Version der Application Note
ANE012b	2021/10/13	Abschnitt 3.4. Umrechnung von Kupferstärken in oz/ft ²
ANE012c	2021/10/13	Abschnitt 5.4 geändert
ANE012d	2023/09/07	Neues Unternehmenslayout. Abschnitt 4.3 verbessert
ANE012e	2024/06/14	Korrektur kleinerer Tippfehler
ANE012f	2026/06/10	Abbildung 22 verbessert

Hinweis: Die aktuelle Version des Dokuments und das Veröffentlichungsdatum sind in der Fußzeile jeder Seite dieses Dokuments angegeben.