

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

Andreas Nadler



1. EINLEITUNG

In der einschlägigen Literatur, so auch in unserer „Trilogie der Induktivitäten“ und in den IC Datenblättern, bekommen Hardware Entwickler allerlei Tipps zum Schaltregler Design. Von der Auswahl der passenden Speicherinduktivität, Ein-/Ausgangskondensatoren, MOSFETs, Schottky-Dioden zeigen Applikationsbeispiele bis hin zu einem PCB-Layout Vorschlag, wie ein EMV-konformes Design realisierbar ist.

Allerdings finden sich in kaum einer Literatur EMV-Vergleichsmessungen, welche die Wirksamkeit der getroffenen Maßnahmen belegen. So gut wie jede moderne Leiterplatte enthält in irgendeiner Form ein oder mehrere DC/DC-Konverter. Deshalb sind Vorher/Nachher-EMV-Vergleichsmessungen diskret aufgebauter DC/DC-Konverter für fast jeden Hardwareentwickler eine interessante Gelegenheit, sein vorhandenes Wissen zu vertiefen. Da wir als Würth Elektronik eiSos in der EMV zuhause sind, das passende Messequipment zur Verfügung haben und Elektronik-Entwickler gerne unterstützen, beschreiben wir in diesem Anwendungshinweis genau diese Vergleiche.

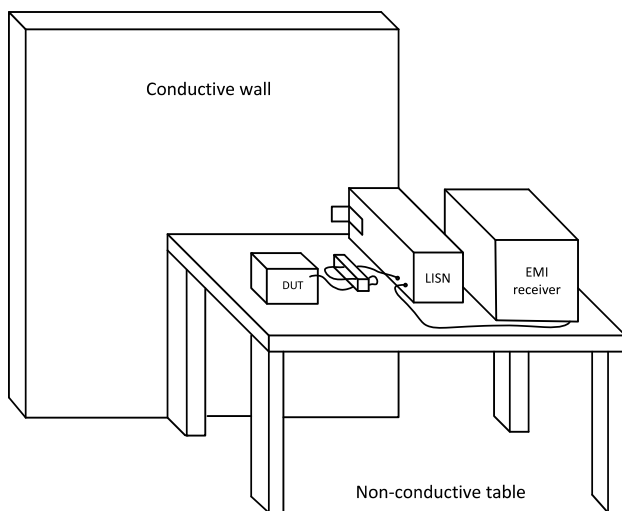


Abbildung 1: Prüfaufbau Störspannung.

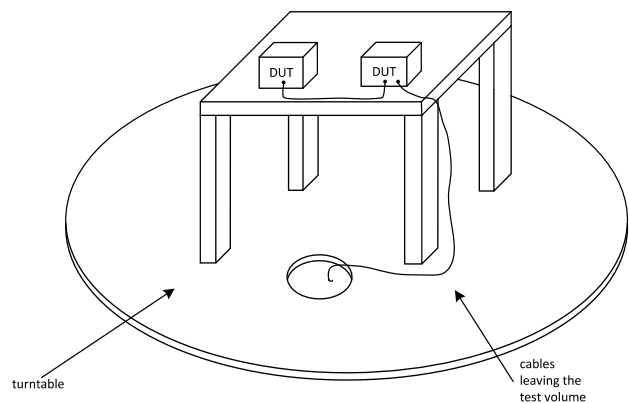


Abbildung 2: Prüfaufbau Störfeldstärke mit Drehtisch.

APPLICATION NOTE

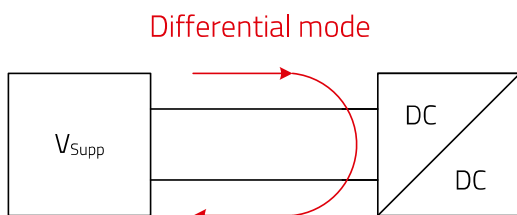
ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

2. GRUNDLAGEN

2.1 Störarten

Um die Ausbreitung von Störungen zu verstehen, muss man unterschieden, um welche Art von Störer (Gleichtakt/common-mode oder Gegentakt/differential-mode) es sich handelt und die Kopplungswege entsprechend identifizieren.

Um ein EMV-konformes Layout zu gestalten, muss man wissen, warum und wo die entsprechenden EMV Störungen entstehen können. Messungen in der EMV-Kammer (Störfeldstärke nach z.B. EN 61000-4-3) zeigen bei Schaltreglern oft ein breitbandiges Störspektrum zwischen 30 MHz und 400 MHz. Die Ursache dafür ist u.a. die steile MOSFET Schaltflanke (je nach Anstiegszeit, ergibt sich ein Frequenzspektrum bis einige hundert MHz), die beispielsweise mit der MOSFET Ausgangskapazität C_{DS} , der Junction Kapazität und der Reverse Recovery Kapazität der Schottky Diode sowie den parasitären Leiterbahninduktivitäten hochfrequente LC-Schwingkreise bilden.



- Gegentaktstrom ist 180° phasenverschoben
- Störstromkreis schließt sich über Hin- & Rückleiter
- Entstörung mit LC-, T-, π -Filter

Abbildung 3: Unterschied Gleich- und Gegentaktsignal.

Sind einzelne Masse-Leiterbahnen nicht niederimpedant gehalten oder führen einzelne Leiterbahnzüge zwei Ströme und verkoppeln dadurch an der gemeinsamen Impedanz (common impedance), sind entsprechend Common-Mode-Störungen potenziell im Design zu erwarten. Diese Störungen koppeln dann kapazitiv in Richtung Störquelle aus, um den Störstromkreis hochfrequent zu schließen.

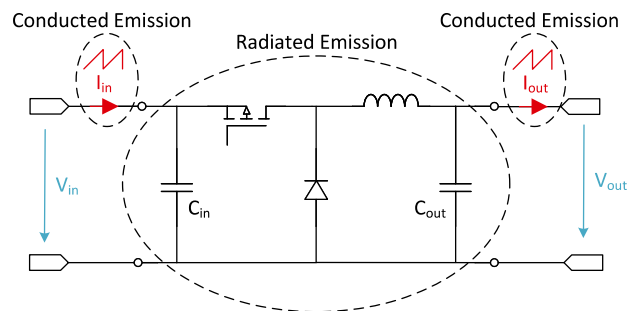
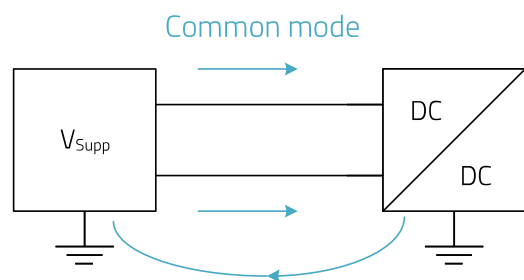


Abbildung 4: Potenzielle Quellen für geleitete und gestrahlte Störaussendung.

Bei der Störspannungsmessung (nach z.B. CISPR 16-2-1) kann die eigentliche Schaltfrequenz des Reglers und deren Oberwellen meist bis 10 MHz beobachtet werden. Diese treten je nach Schirmung und Leitungslänge als eine Mischung von common- & differential-mode-Störern auf. Die Ursache der differential-mode-Störer liegt in der diskontinuierlichen Stromaufnahme des MOSFETs, welcher dann am ESR der Ein- oder Ausgangskondensatoren einen Spannungsabfall verursacht.



- Gleichtaktstörstrom ist in Phase
- Störstromkreis schließt sich über die Erde
- Entstörung mit Stromkompensierter Drossel

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

Außerhalb der Bauteil- und Layout-Betrachtung für die Störspannung muss man wissen, dass sich die Schaltregler Topologien dahingehend unterscheiden, ob diese potentiell eher am Eingang oder am Ausgang Störungen verursachen. Wie in den Abbildung 5 und Abbildung 6 zu sehen, ist beim **Boost** Konverter der Ausgang kritischer, da dort die Speicherdrossel als „Strombremse“ (di/dt) zwischen dem MOSFET und dem Eingang sitzt. Der **Buck** Konverter ist dagegen am Eingang kritischer, da bei dieser Topologie die Speicherdrossel zwischen MOSFET und Ausgang platziert ist. Somit ist es leicht ersichtlich, dass ein Buck einen Eingangsfilter und der Boost einen Ausgangsfilter benötigt, um den diskontinuierlichen Stromverlauf zu dämpfen. Das bedeutet allerdings nicht, dass man die jeweils unkritischere Schleife vernachlässigen sollte.

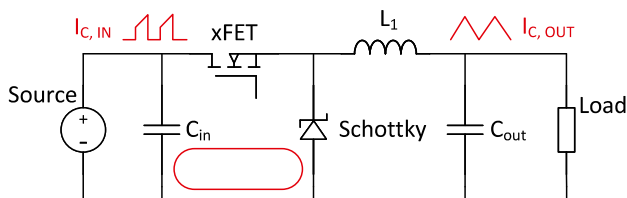


Abbildung 5: Kritische Stromschleife **Buck** Konverter

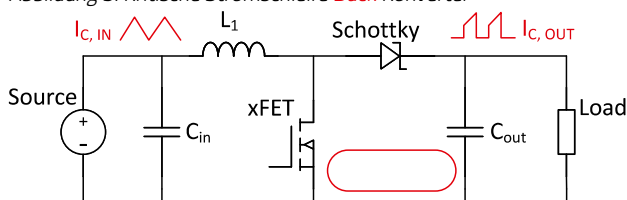


Abbildung 6: Kritische Stromschleife **Boost** Konverter

2.2 Eingangsfilter Störspannung

Bei modernen Konvertern sind Schaltfrequenzen von 250 kHz bis 4 MHz üblich. Um die Grundwelle und deren Oberwellen im Spektrum in den Griff zu bekommen, eignen sich LC-Filter besonders gut. Mit diesen Filtern erreicht man zum einen bis zu 40 dB/Dekade Dämpfung, und zum anderen können damit Filtereckfrequenzen bis in den niedrigen kHz-Bereich realisiert werden.

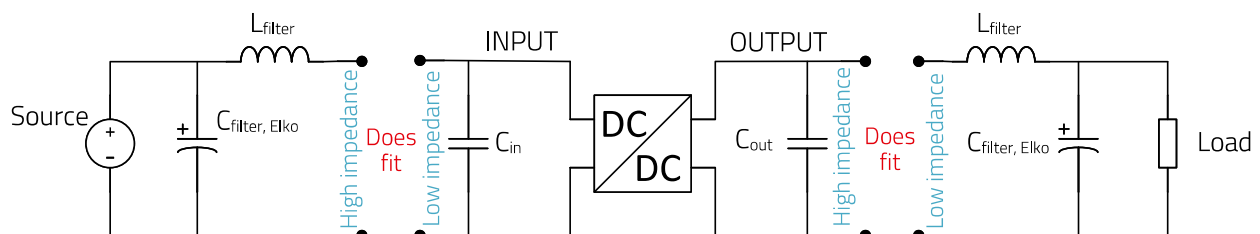


Abbildung 7: Darstellung der Ein- & Ausgangs Beschaltung für die Filterung von Gegentaktstörungen.

Filter Resonanzfrequenz:

$$f_0 = \frac{1}{2 \cdot \pi \cdot \sqrt{L_{\text{filter}} \cdot C_{\text{filter}}}} \quad (1)$$

Eine sinnvolle Regel für die Praxis ist, die Eckfrequenz des Filters auf circa 1/10 der Schaltregler Frequenz zu legen, um somit ca. 40 dB Dämpfung der Spektralamplitude bei der Schaltfrequenz (Grundwelle) zu erreichen. Man sollte bei immer noch zu hohen EMV-Pegeln die Eckfrequenz aber auch niedriger ansetzen, was allerdings größere Bauelemente oder einen schlechteren R_{DC} bei der Filterinduktivität mit sich bringt.

Filterinduktivität bei gegebener Filterkapazität:

$$L_{\text{filter}} = \frac{1}{(2 \cdot \pi \cdot 0.1 \cdot f_{\text{sw}})^2 \cdot C_{\text{filter}}} \quad (2)$$

Geeignete Filter Induktivitäten sind z.B. die **WE-LQS**, **WE-LHMI** oder **WE-MAPI**. Auswahlkriterien sind u.a. die maximale Stromtragfähigkeit sowie die Eigenresonanzfrequenz (SRF), welche über dem zu filternden Spektrum liegen sollte. Man sollte immer im Frequenzbereich mit induktiv bestimmter Spulenimpedanz bleiben, mit genug Abstand zur Eigenresonanzfrequenz, da diese produktionsbedingt abweichen kann. In der Praxis finden meist Induktivitätswerte zwischen 1 μH und 22 μH Verwendung, da diese Bauelemente in dem relevanten Frequenzbereich für Gegentaktstörer bereits eine ausreichend hohe Impedanz aufweisen. In diesem Induktivitätsbereich ist es zudem möglich, Bauteile zu selektieren, welche oftmals einen guten Kompromiss zwischen Baugröße, Stromtragfähigkeit und Kosten bieten.

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

Eine geeignete Maßnahme, die Impedanz des Eingangsfilters v.a. im Frequenzbereich über 10 MHz (Abbildung 8) zu erhöhen, ist, den LC-Filter mit einem **WE-MPSB** Ferrit zu ergänzen. Dieser ist den üblichen Ferriten in Bezug auf maximalem Pulsstrom deutlich überlegen (nachzulesen in **ANP028**) und somit eine ausgezeichnete Wahl, DC Stromversorgungen hochfrequent zu entstoren. Zudem können dann die Induktivität sowie der Kondensator etwas kleiner dimensioniert werden. Wie bei allen SMT Ferriten muss auch bei der WE-MPSB die Abhängigkeit der Impedanz vom DC Strom berücksichtigt werden.

Je höher die Schaltfrequenz des Konverters ist, desto kleiner können nicht nur die Speicherdrossel sowie Ein-/Ausgangskondensatoren werden, sondern auch die LC-Filter, da somit deren Eckfrequenz höher gewählt werden kann. Mit kleineren passiven Bauelementen kann zudem ein kompakteres Leiterplattenlayout, welches potentiell bessere EMV Eigenschaften verspricht, leichter realisiert werden. Als Filterkondensatoren empfehlen sich kleine SMT Elkos z.B. aus der **WCAP-ASLI** Serie. Werte von 10 μF bis 100 μF sind üblich. Ziel in der Auslegung sollte es sein, die Filterinduktivität möglichst klein zu halten und dafür die Filterkapazität zu vergrößern. Diese Maßnahme wirkt sich positiv auf den Wirkungsgrad aus und die Gefahr einer Instabilität aufgrund der negativen Eingangsimpedanz wird verringert.

Verwendet man als Filterkondensatoren MLCC's (z.B. **WCAP-CSGP**) mit Klasse 2 Keramik (z.B. X5R/X7R), so wird die berechnete Filtereckfrequenz im Betrieb deutlich mehr abweichen oder die Spannungsrestwelligkeit stärker ansteigen, als es die reine Toleranzangabe der Bauteile vermuten lässt.

Klasse 2 Keramiken besitzen eine starke Kapazitätsabhängigkeit mit folgenden Einflussfaktoren:

- Spannung (DC Bias Derating)
- Alterung
- Frequenz
- Temperatur

Daher sollte man beim Filterdesign für Schaltregler bevorzugt Alu-Elektrolyt Kondensatoren verwenden. Deren relativ hoher ESR wirkt sich zudem positiv aus, da dieser die Güte des entstandenen LC-Schwingkreis von Haus aus besser dämpft, als ein Low ESR Typ.

Bei modernen Schaltreglern werden Klasse 2 MLCC üblicherweise als Ein- & Ausgangskondensatoren verwendet; aus folgenden Gründen:

- Geringer ESL (Strom kann schnell abgegeben werden)
- Geringer ESR (hohe RMS Strombelastbarkeit und geringe Restwelligkeit der Spannung)
- Platzersparnis durch hohe Volumenkapazität der Klasse 2 Keramik

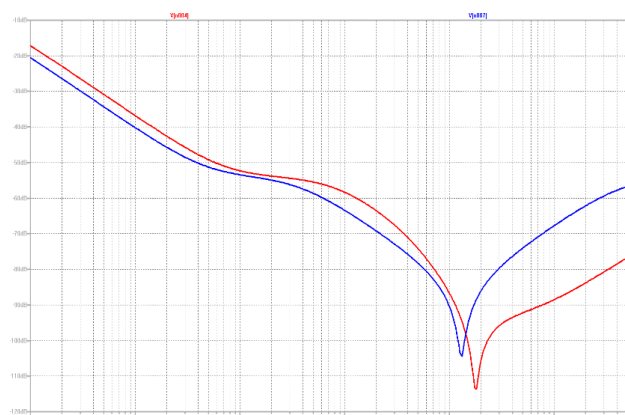
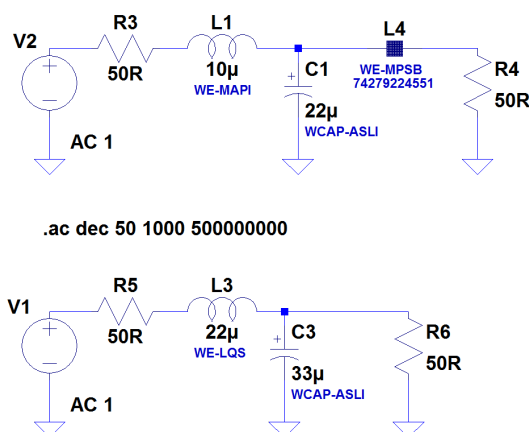


Abbildung 8: Simulierte (LT Spice) Dämpfung eines reinen LC-Filters (22 μH + 33 μF blau) und eines T-Filters (10 μH + 22 μF + WE-MPSB 742 792 245 51 rot) in einem 50 Ω System (1 kHz – 500 MHz).

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

Beim Einsatz von MLCCs als Eingangskondensatoren in Kombination mit einer Filterinduktivität oder parasitären Zuleitungsinduktivität können jedoch bei Spannungstransienten (z.B. Absinken der Eingangsspannung) am Schaltregler Eingang Oszillationen auftreten. Diese werden durch den sog. negativen Eingangswiderstand in Kombination mit dem entstandenen LC-Schwingkreis verursacht. Dabei bilden die Filterinduktivität und der MLCC Eingangskondensator einen Schwingkreis mit hoher Resonanzüberhöhung. Da eine negative Impedanz per Definition Energie nicht absorbiert, sondern liefern kann, ist zusammen mit den parasitären und absichtlich eingesetzten Induktivitäten die Grundlage für unerwünschten Schwingkreis gegeben. Hierbei wird der LC-Schwingkreis mit einer Restenergie gespeist, welche der Konverter während der Transienten nicht aufnimmt. Das „C“ ist auf Grund der Schaltung am Eingang schlicht erforderlich. Das „L“ kann aber nicht nur von einer Filterinduktivität, sondern auch von der Zuleitung / Layout / ESL stammen. Somit kann es auch ohne Filter zu unerwünschten Oszillationen kommen.

Diese negative Eingangsimpedanz kann zu mehreren Problemen führen:

- Gefährdung der Regelschleifenstabilität des Ausgangs, wenn sich der Frequenzbereich der negativen Impedanz am Eingang mit der Bandbreite der Regelschleife überschneidet
- Spannungsüberhöhungen bei Resonanz, wodurch aktive und passive Bauelemente beschädigt werden können
- Ursache von weiteren EMV-Störungen

Die aktuell beste Methode, diese unerwünschten Effekte zu vermeiden, ist, den LC-Schwingkreis aktiv zu dämpfen. Dies lässt sich mit Hilfe eines SMT-Widerstands (dieser hat eine geringe Eigeninduktivität) in Reihe zu einem Kondensator, welcher die DC-Spannung blockt, bewerkstelligen (vgl. Abbildung 9).

Ziel bei der Auslegung sollte eine Schwingkreisgüte von $Q = 1$ oder ein Dämpfungsfaktor ζ (Zeta) von 0,707 sein. Oft wird stattdessen auch ein Elko mit entsprechend hohem ESR eingesetzt. Jedoch ist dies oftmals ein Glücksspiel, da der ESR ein stark frequenz- & temperaturabhängiger Wert ist, und der Entwickler im Vorfeld oftmals nicht weiß, in welchem Frequenzbereich sich die unerwünschten Oszillationen abspielen. Nichtsdestotrotz, kann ein Elko wie in Abbildung 10 als „Filterkondensator“ eingesetzt werden.

Allgemein lässt sich sagen: Je kleiner „L“ und je größer „C“, umso geringer sind die Gefahren mit der negativen Eingangsimpedanz, da deren Betrag $|Z_{in}|$ somit kleiner wird.

Stabilitätskriterien:

$$\frac{L_{\text{filter}}}{C_{\text{input}} \cdot R_{\text{damp}}} \ll R_{\text{in}} \quad (6)$$

$$|Z_{\text{out,filter}}| \ll |Z_{\text{in,smps}}| \quad (7)$$

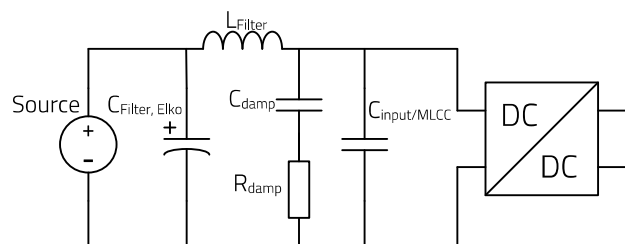


Abbildung 9: Maßnahmen zur Filter-Bedämpfung: SMT-Widerstand in Reihe zu einem Kondensator.

Der Dämpfungskondensator sollte ca. viermal größer als der Eingangskondensator sein, um in keinen Konflikt mit der Eingangsimpedanz zu geraten. Der Dämpfungskondensator muss bei der Resonanzfrequenz eine geringere Impedanz aufweisen als der Dämpfungswiderstand, damit dieser die Filter Resonanzüberhöhung effektiv dämpfen kann.

$$P_{\text{in}} \sim P_{\text{out}} \quad (3)$$

$$U_{\text{in}} \cdot I_{\text{in}} = U_{\text{out}} \cdot I_{\text{out}} \quad (4)$$

$$R_{\text{in}} = \frac{\Delta U}{\Delta I} = \frac{U_{\text{in}}^2}{P_{\text{out}}} \quad (5)$$

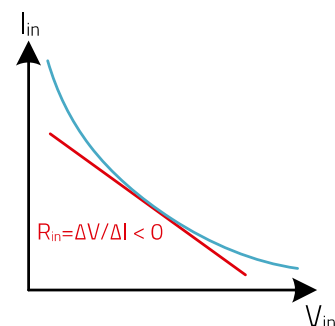
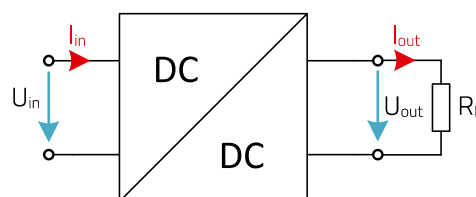


Abbildung 10: Da die Ausgangsleistung auch bei fallender Eingangsspannung konstant bleibt, muss sich folglich der Eingangsstrom erhöhen. Somit ergibt sich während dieser Spannungstransiente kurzzeitig ein negativer Eingangswiderstand.

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

Ein Dämpfungsfaktor ζ von 0,707 ist ausreichend.

$$n = \frac{C_{\text{damp}}}{C_{\text{input}}} \quad (8)$$

$$\zeta = \frac{n+1}{n} \cdot \frac{L_{\text{filter}}}{2 \cdot R_{\text{damp}} \cdot \sqrt{L_{\text{filter}} \cdot C_{\text{input}}}} \quad (9)$$

Gängig für den Widerstand R_{damp} sind je nach Güte Werte zwischen 0,1 Ω und 4,7 Ω . Ob eine stabile Auslegung erreicht ist, lässt sich ganz einfach mit einer Stromzange feststellen. Dazu muss man die Amplitude des Stroms im Eingangskondensator, über den gesamten Dynamikbereich des Konverters beobachten. Entspricht dieser Stromverlauf den zu erwartenden Transienten durch den Eingangskondensator, ist der Konverter stabil. Tritt jedoch eine zu hohe Amplitude auf, welche nicht dem erwartenden Betrieb entspricht, muss entsprechend bedämpft werden. In den folgenden Schaltungsbeispielen wurde auf einen solchen Dämpfungswiderstand verzichtet.

2.3 Ausgangsfilter

Ausgangsfilter werden oftmals eingesetzt, um die Spannungsrestwelligkeit der Ausgangsspannung noch weiter zu verringern. Kann der Spannungsabfall über der Filterinduktivität nicht ignoriert werden, so muss die Ausgangsspannung nach diesem Filter abgegriffen werden, und nicht wie üblich am Ausgangskondensator.

Wird in einem Design ein Ausgangsfilter verwendet, welcher innerhalb des Spannungsfeedback liegt, so muss man sich im Vorfeld über die relevanten Frequenzpunkte Gedanken machen. Auch der Ausgangsfilter muss dann auf jeden Fall bedämpft werden, um die Stabilität der Regelschleife nicht zu gefährden. Zudem muss man das Kompensationsnetzwerk des Reglers neu berechnen, da der Filter eine zusätzliche Polstelle darstellt.

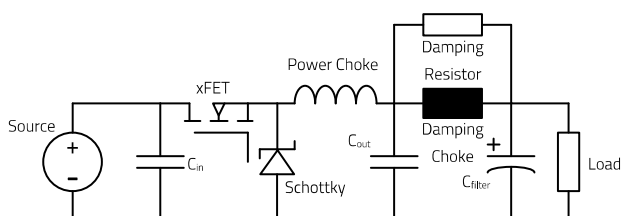


Abbildung 11: Dämpfung des Ausgangsfilters mit einem Parallelwiderstand zur Filterinduktivität.

Dämpfungswiderstand Ausgangsfilter:

$$R_{\text{damp}} = \sqrt{\frac{L_{\text{filter}}}{C_{\text{filter}}}} \quad (10)$$

Typische Werte für eine Filterinduktivität am Ausgang sind 0,47 μH bis 2,2 μH . Zudem sollte der R_{DC} klein und die Eigenresonanzfrequenz möglichst hoch sein. Die Serien

WE-PMCI, **WE-MAPI**, **WE-HCI** oder **WE-LHMI** sind für diese Aufgabe hervorragend geeignet. Wichtig bei der Auswahl des R_{damp} ist in diesem Fall, dass dieser deutlich größer ist, als der R_{DC} der Filterinduktivität, um die Dämpfung des Filters nicht zu verringern.

Anstatt einer klassischen Induktivität kann auch hier ein **WE-MPSB** Ferrit verwendet werden. Als Filterkondensator eignen sich kompakte SMT Elektrolyt Kondensatoren der Serien **WCAP-ASLL** und **WCAP-ASLI** im Kapazitätsbereich von 10 μF bis 100 μF .

Beim Design des Ausgangsfilters sollte ebenfalls auf Keramikkondensatoren mit Klasse 2 Keramik verzichtet werden, aufgrund der bereits oben genannten Gründe.

In Abbildung 12 ist beispielhaft dargestellt, wie man bei einem Schaltregler mit einer Arbeitsfrequenz von 750 kHz die Frequenzen setzen kann für:

- LC-Ausgangsfilter -3 dB-Eckfrequenz (gedämpft)
- 0 dB Gain Durchgangsfrequenz der kompensierten Regelschleife

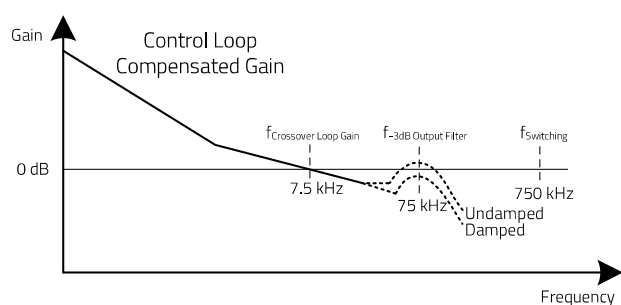


Abbildung 12: Setzen der verschiedenen Frequenzen in Abhängigkeit von der Beschaltung und Schaltfrequenz.

Da der Ausgangsfilter in der Regel auf 1/10 der Schaltfrequenz ausgelegt wird, muss man die 0 dB Durchtrittsfrequenz der Regelschleifenkompensation mindestens eine Dekade darunter setzen, da die Phase sich bereits zu diesem Zeitpunkt zu drehen beginnt und somit die Phasenreserve im System verringert.

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

Bei allen Boost Konvertern, die im nicht-lückenden Betrieb (Voltage Mode & CCM) arbeiten, muss zudem auch immer die Right Half Plane Zero (RHPZ) berücksichtigt werden. Diese stellt einen weiteren limitierenden Faktor für die maximale Regelkreis Bandbreite dar. Deren Abstand im Frequenzspektrum zur Konverter Polstelle muss auch mindestens eine Dekade groß sein aufgrund der Phasendrehung.

Right Half Plane Zero:

$$f_{\text{RHPZ}} = \frac{R_{\text{load}}}{2\pi \cdot L} \left(\frac{U_{\text{in}}}{U_{\text{out}}} \right)^2 \quad (11)$$

Konverter Polstelle:

$$f_0 = \frac{1}{2\pi\sqrt{L_{\text{power}} \cdot C_{\text{out}}}} \cdot \frac{V_{\text{in}}}{V_{\text{out}}} \quad (12)$$

Abstand im Frequenzspektrum für eine stabile Regelschleife:

$$\frac{f_{\text{RHPZ}}}{f_0} > 10 (\triangleq \text{one decade}) \quad (13)$$

EMV Messungen verschiedener Designs

Im Folgenden wurden zwei Designs mit dem gleichen Boost Konverter erstellt. Das Design (1) soll hier stellvertretend für „schlecht“, und das Design (2) für „gut“ stehen. Der Schaltplan und die Komponentenauswahl des Designs (1) wurde anhand eines Applikationsbeispiel aus dem Datenblatt des IC Herstellers erstellt.

2.4 Boost Converter Schaltplan (Kritisches Design) (1)

Erste Analyse des Schaltplans von Design (1):

- Ein- & Ausgangskondensator sind nur Standard-Elkos (470 μF) mit relativ hohem ESR (390 m Ω)
- keine zusätzlichen Filter am Ein- & Ausgang des Boost Konverters
- kein Gate-Vorwiderstand am externen MOSFET
- ungeschirmte Speicherdrossel
- keine Trennung zwischen AGND und PGND

Erste Analyse des Platinenlayouts von Design (1):

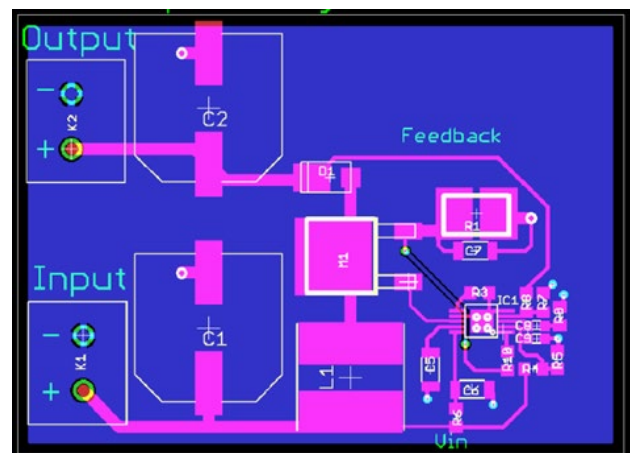


Abbildung 14: Platinen Layout kritisches Design (1).

- Der PGND Bezug der Ein- & Ausgangskondensatoren (C1 & C2), IC und Shunt R1 sind zu weit voneinander entfernt, somit entsteht eine sehr große und kritische Stromschleife.

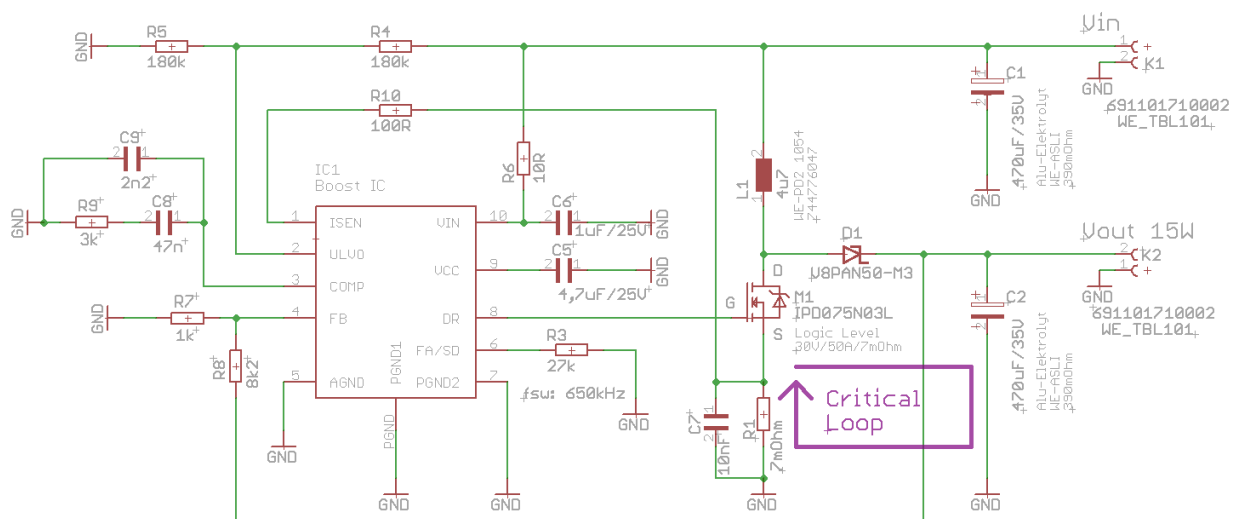


Abbildung 13: Schaltplan kristisches Design (1) mit $U_{in} = 9\text{ V}$, $U_{out} = 12\text{ V}$, $I_{out} = 1,25\text{ A}$, $f_{sw} = 650\text{ kHz}$

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

- Abblockkondensatoren C5 und C6 sind zu weit vom IC entfernt
- alle „Power“ Verbindungen geroutet mit zu dünnen und langen Leiterbahnen
- Anbindung (außer am $C_{OUT} = C2$) und Routing der Feedback Leiterbahn sehr ungünstig
- keine Trennung zwischen AGND und PGND
- zu wenige Vias platziert, v.a. bezüglich der PGND Verbindungen
- Stichleitung von C1 an die Eingangsleitung

Anhand der offensichtlichen Mängel wurde parallel ein zweites Design (2) entworfen, um dieses auf seine Wirkung hinsichtlich der EMV zu überprüfen.

2.5 Boost Converter Schaltplan (EMV optimiertes Design) (2)

Erste Analyse des Schaltplans von Design (2):

- Ein- & Ausgangskondensatoren sind eine Kombination von Low ESR MLCC (**WCAP-CSGP**) und Low ESR Polymer Kondensatoren (**WCAP-PSLC** nur 180 μ F)
- LC-Filter (**WE-LQS & WCAP-ASLL**) am Ein- & Ausgang des Boost Konverters
- Gate Vorwiderstand am externen MOSFET
- geschirmte Speicherdrossel **WE-LHM1** der neuesten Generation
- Trennung zwischen AGND und PGND bereits im Schaltplan ersichtlich

Da es ein offenes Design ohne Schirmung ist, wurden zusätzlich stromkompensierte Drosseln (**WE-CMBNC & WE-SL5HC**) einedesigned, da mit common-mode-Störern zu rechnen ist, die kapazitiv auskoppeln. Auswahlkriterium sind die maximale Stromtragfähigkeit und eine Common Mode Impedanz, welche möglichst breitbandig ab der Schaltfrequenz wirken kann.

Erste Analyse des Platinen Layouts von Design (2):

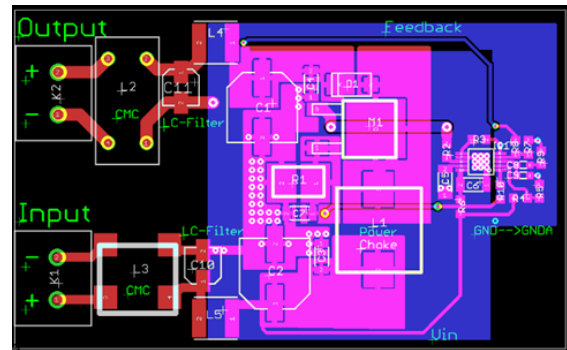


Abbildung 16: Platinenlayout gutes Design (2).

- Der PGND Bezug der Ein- & Ausgangskondensatoren, IC und Shunt R1 ist nahe beieinander und mit einer Kupferfläche bereits auf der TOP Lage niederinduktiv verbunden (die kritische Schleife ist somit möglichst klein).
- Abblockkondensatoren C5 und C6 sehr nah am IC und sehr niederinduktiv gegen GND angebunden
- alle „Power“ Verbindungen geroutet mit möglichst kurzen und breiten Leiterbahnen (oder -flächen)

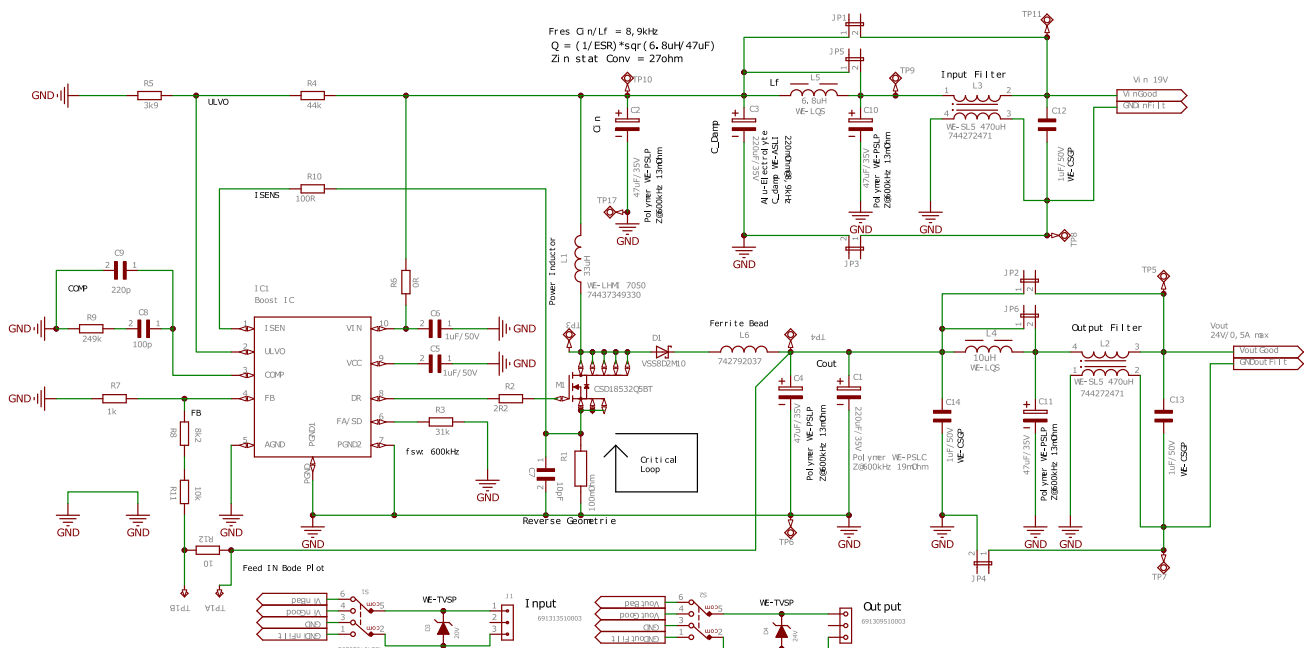


Abbildung 15: Circuit diagram of a good design (Design 2) with $U_{in} = 9\text{ V}$, $U_{out} = 12\text{ V}$, $I_{out} = 1.25\text{ A}$, $f_{sw} = 650\text{ kHz}$

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

- Anbindung (an $C_{OUT} = C_2 + C_4$) und Routing (ruhigere Bottom Seite) der Feedback Leiterbahn optimiert
- AGND und PGND sind örtlich getrennt und an einer potentiell ruhigeren Stelle verbunden
- Es wurde allgemein mit vielen Vias gearbeitet, v.a. bezüglich der PGND Verbindungen, da jedes zusätzliche Via die parasitäre Induktivität der Vias verkleinert.
- Ein- & Ausgangsverbindungen laufen nur über die Filterkomponenten (somit keine galvanische Verkopplung).

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

2.6 Messungen des Störspektrums: Kritisches Design (1)

Messung der Störspannung, schlechtes Design (1), ohne Filter.

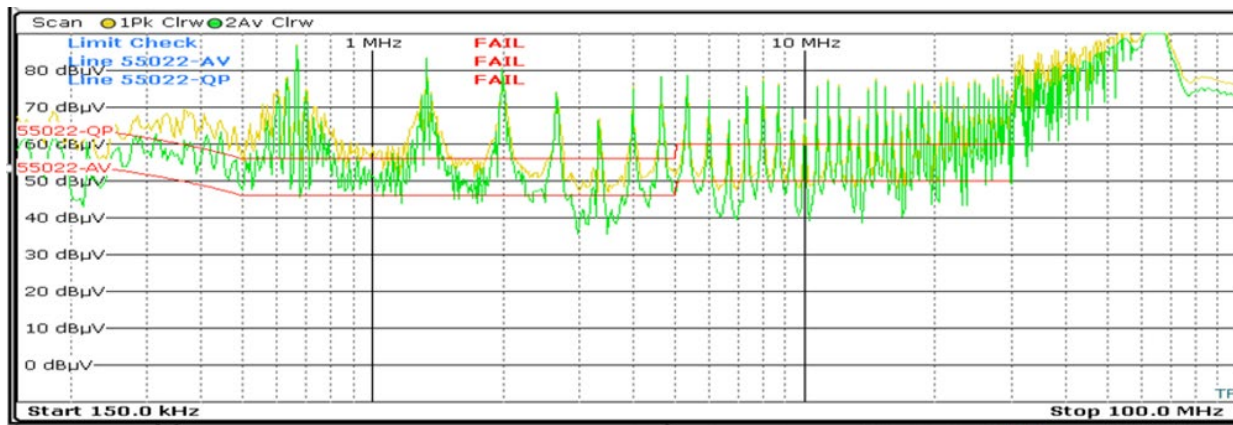


Abbildung 17: Störspannungsmessung Design (1) am *Ausgang* des Boost *ohne* Filter

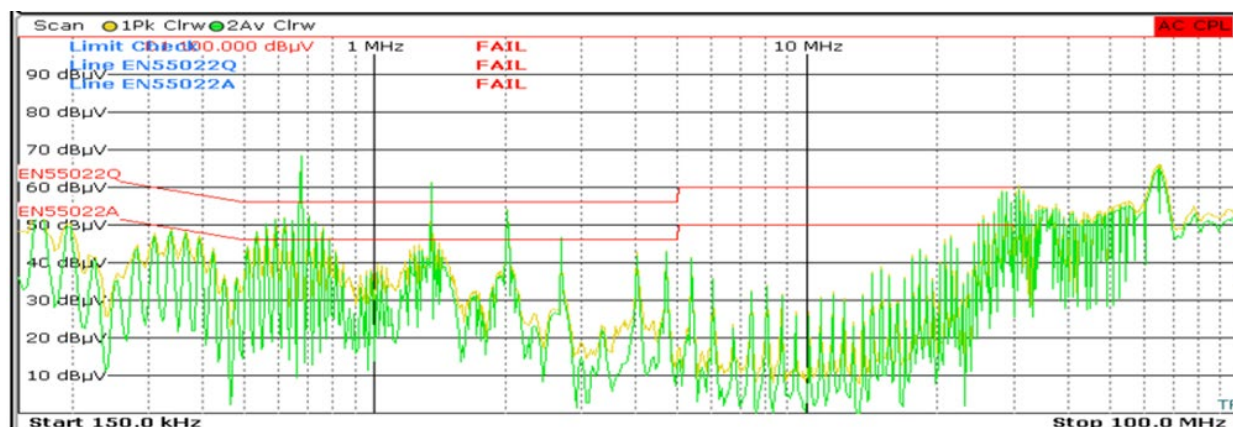
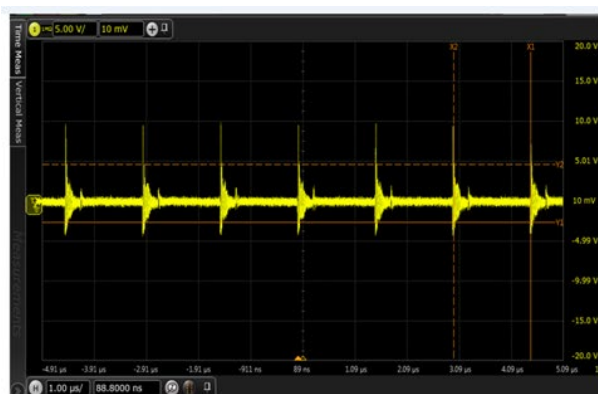
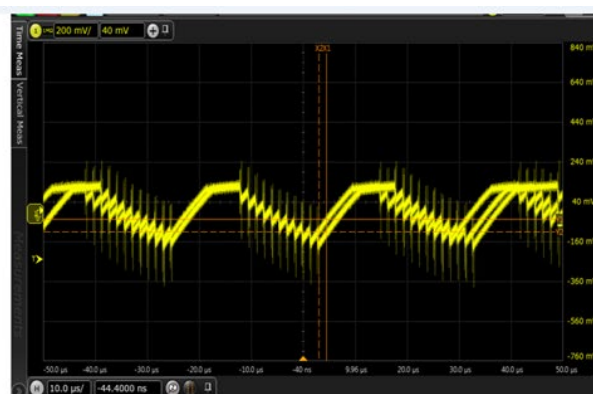


Abbildung 18: Störspannungsmessung Design (1) am *Eingang* des Boost *ohne* Filter.



Ausgangsspannung (AC gekoppelt) 5 V/Div



Eingangsspannung (AC gekoppelt) 200 mV/Div

Abbildung 19: Messung der Störungen im Zeitbereich des Designs (1) am *Eingang* und *Ausgang* des Boost *ohne* Filter

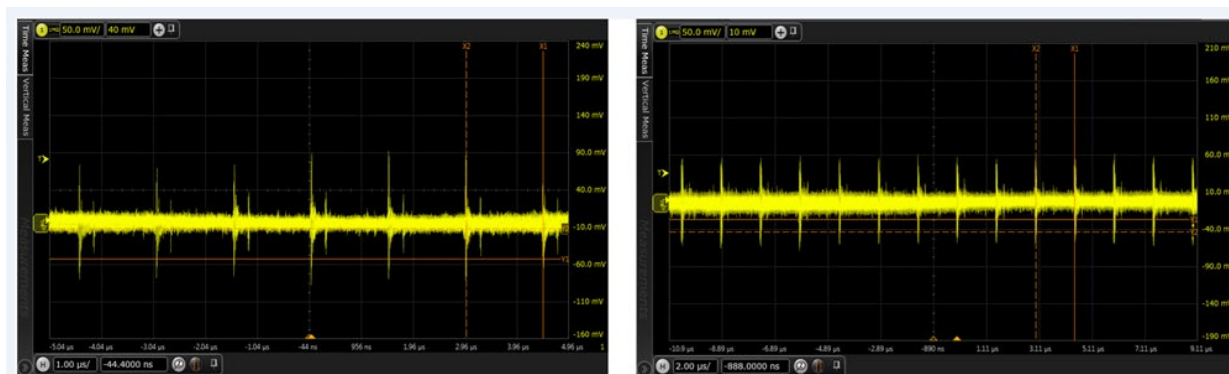
APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

2.6.1 Analyse (A) der Messungen des kritischen Designs (1)

Wie vermutet, ist der Ausgang bei einem Boost Schaltregler kritischer hinsichtlich der zu erwartenden Pegel. Nichtsdestotrotz sind auch die Pegel am Eingang ohne weitere Filterung viel zu hoch. Es wurde bis 100 MHz gemessen, um eine Tendenz für die Pegel bei der Störfeldstärken-Messung (30 MHz bis 400 MHz) zu erhalten.

Measurement of the interference voltage, critical Design (1), with filter.



Ausgangsspannung (AC gekoppelt) 50 mV/Div

Eingangsspannung (AC gekoppelt) 50 mV/Div

Abbildung 20: Messung der Störungen im Zeitbereich des Designs (1) am *Eingang* und *Ausgang* des Boost mit LC-Filter (15 µH / 10 µF)

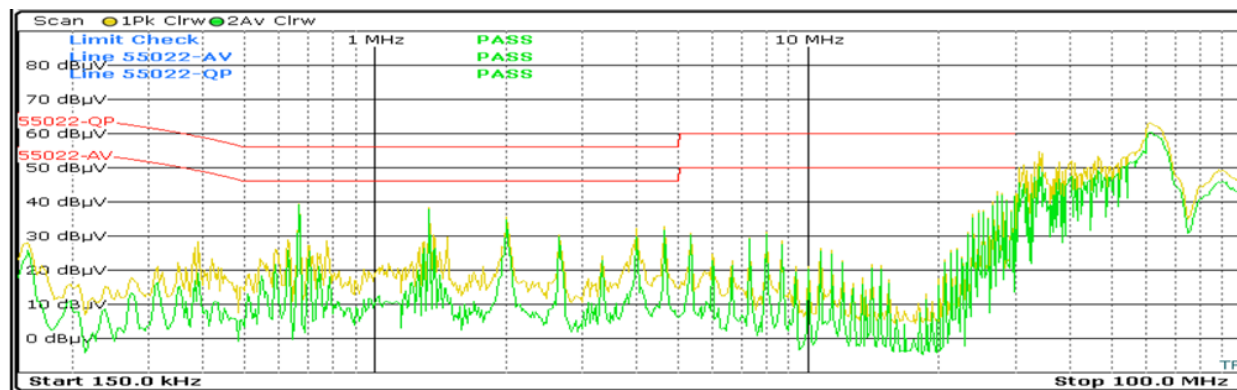


Abbildung 21: Störspannungsmessung Design (1) am *Ausgang* des Boost mit LC-Filter (15 µH / 10 µF)

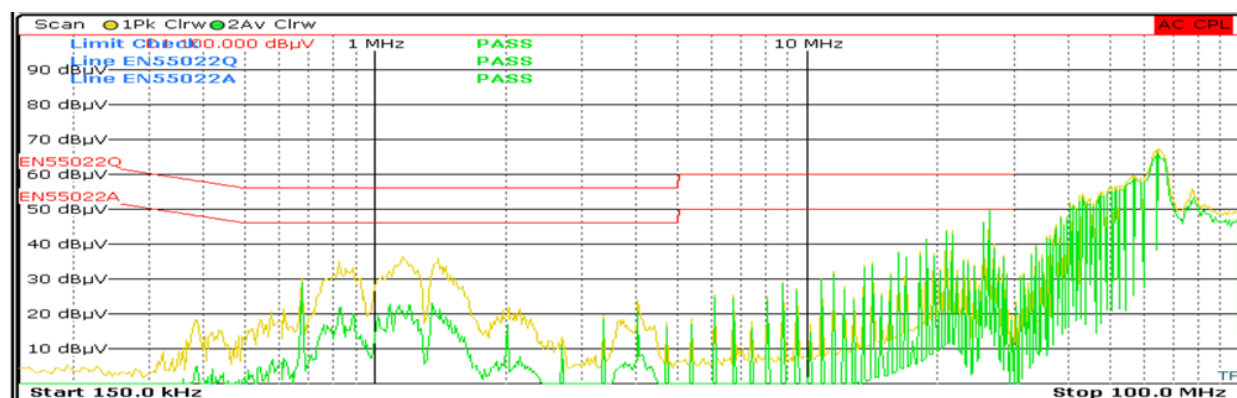


Abbildung 22: Störspannungsmessung Design (1) am *Eingang* des Boost mit LC-Filter (15 µH / 10 µF).

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

2.6.2 Analyse (B) der Messungen des schlechten Designs (1)

Wenn man am Ein- & Ausgang des Boost einen entsprechend groß dimensionierten LC-Filter setzt, kann man die Pegel bis 30 MHz einhalten, und die Störspannungsmessung wäre bestanden. Jedoch zeigt die Tendenz über 30 MHz, dass man mit Problemen bei der Störfeldstärke rechnen muss!

Messung der Störfeldstärke, kritisches Design (1)

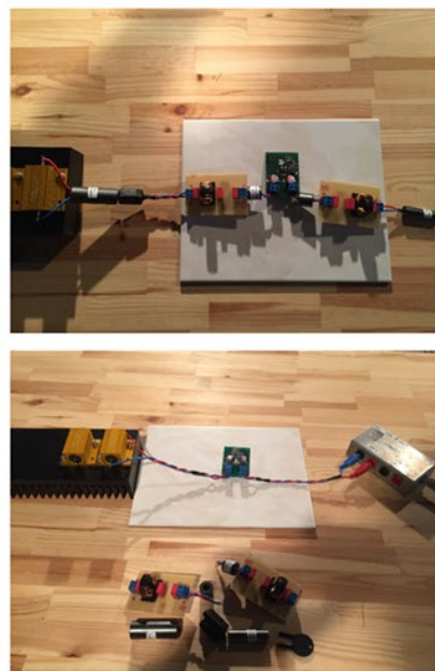
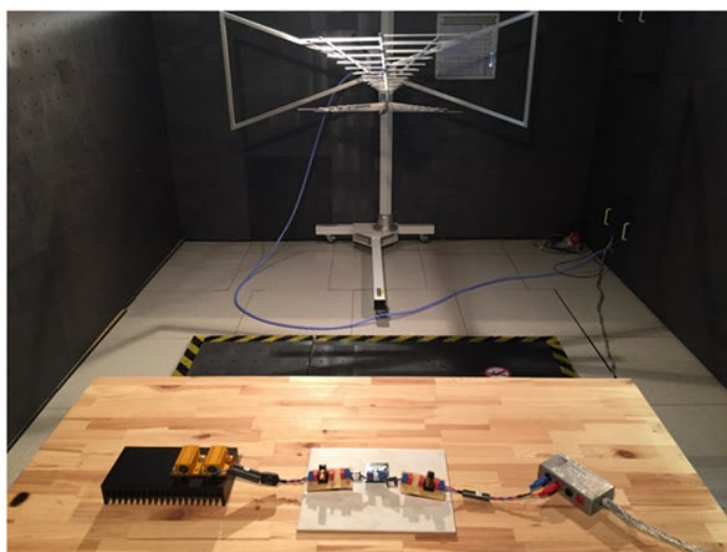


Abbildung 23: Messaufbau Störfeldstärke mit & ohne externe Filter. Die externen Filter sollen die 20 cm Kabel entkoppeln, um wirklich nur das Platinenlayout in der Abstrahlung zu vermessen.

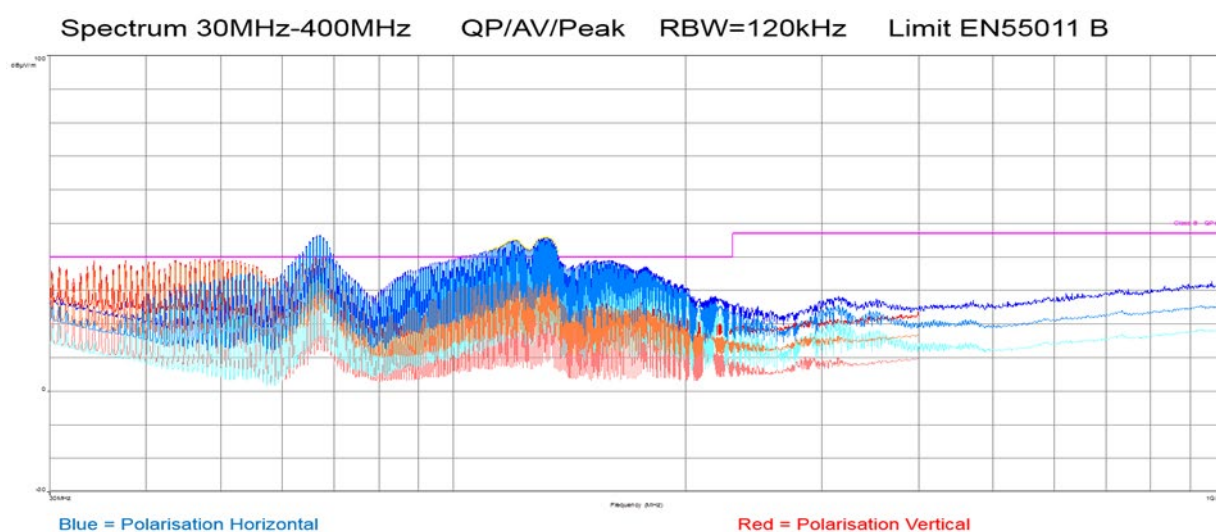


Abbildung 24: Messung des Designs (1) mit Entkopplungsfiltern.

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

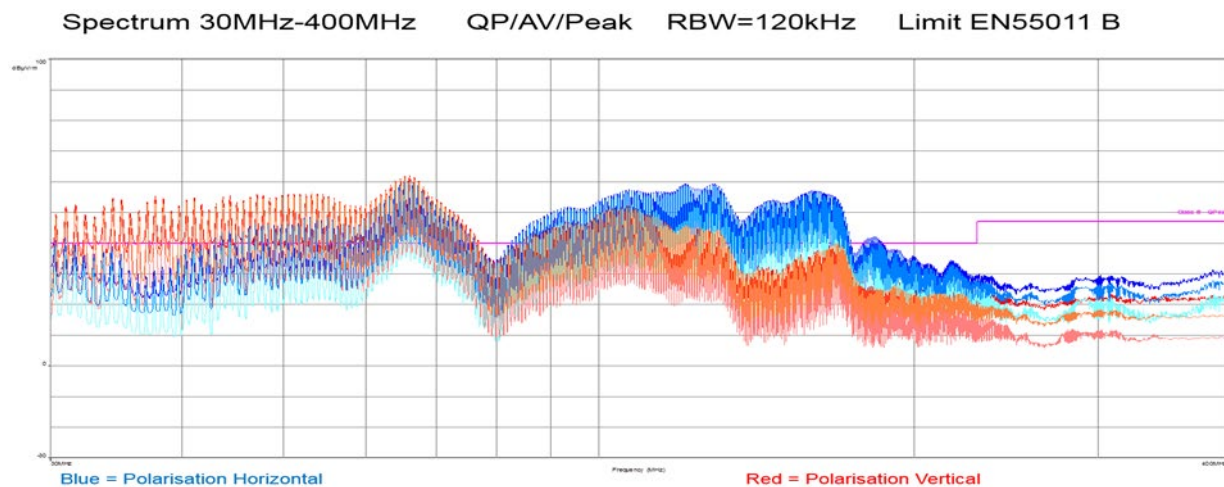


Abbildung 25: Messung des Designs (1) *ohne* Entkopplungsfilter.

2.6.3 Analyse (C) der Messungen des schlechten Designs (1)

Wie bereits bei der Störspannungsmessung vermutet, werden die Pegel der EN 55011 Klasse B überschritten. Kommen dazu noch ein paar cm Kabel, erhöhen sich die Pegel sehr breitbandig über 10...15 dBµV/m. Hier zeigt sich das schlechte Layout mit den großen kritischen Stromschleifen und mit zu viel parasitärer Induktivität recht deutlich in seinen Auswirkungen.

2.7 Messungen des Störspektrums: Gutes Design (2)

Messung der Störspannung, gutes Design (2), ohne Filter.

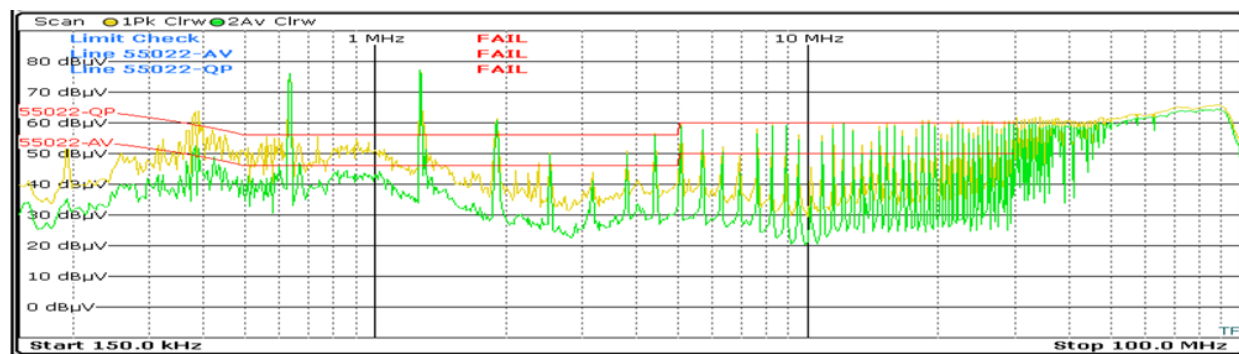


Abbildung 26: Störspannungsmessung Design (2) am *Ausgang* des Boost *ohne* Filter.

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

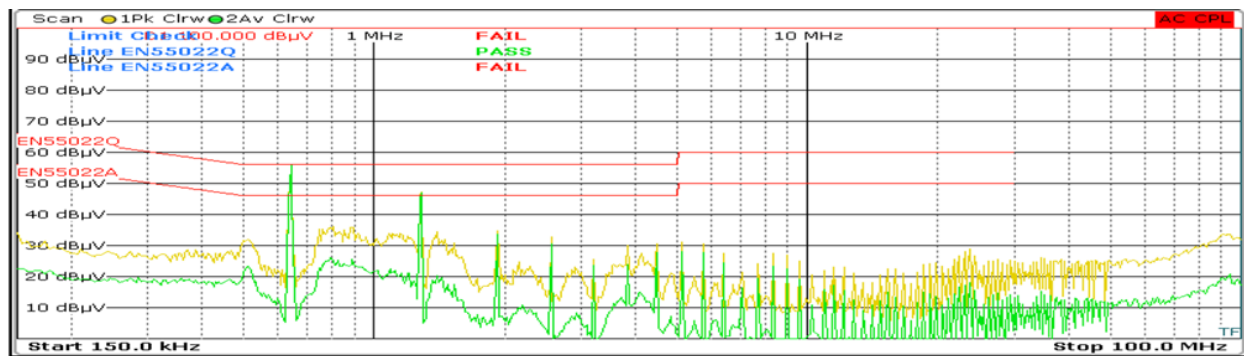
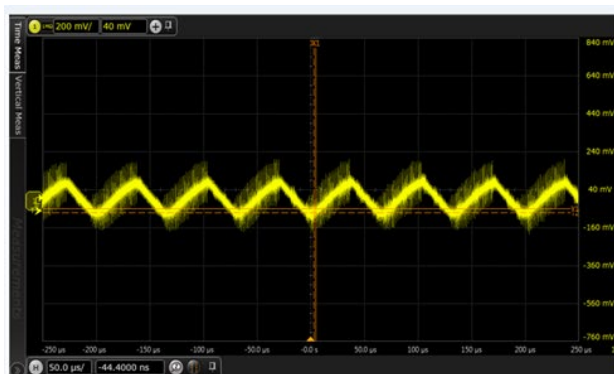
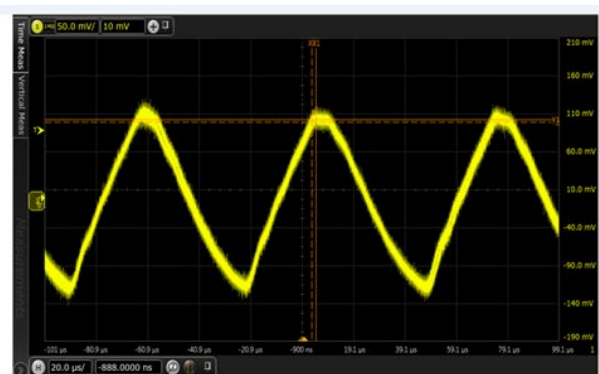


Abbildung 27: Störspannungsmessung Design (2) am Eingang des Boost ohne Filter.



Ausgangsspannung (AC gekoppelt) 200 mV/Div



Eingangsspannung (AC gekoppelt) 50 mV/Div

Abbildung 28: Messung der Störungen im Zeitbereich des Designs (2) am Eingang und Ausgang des Boost ohne Filter.

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

2.7.1 Analyse (A) der Messungen des guten Designs (2)

Messung der Störspannung, gutes Design (2), ohne Filter.

Für die ersten Messungen wurden die Filter temporär aus dem guten Design entfernt, so dass nur noch die Ein- & Ausgangskondensatoren vorhanden waren. Die Pegel und das Grundrauschen bei der Störspannungsmessung sind deutlich besser als bei dem schlechten Design (1). Auch im Zeitbereich sind die Spannungspegel sehr viel geringer. Jedoch schafft es auch das gute Design ohne Filter nicht, die Grenzwerte der Klasse B einzuhalten.

Messung der Störspannung, gutes Design (2), mit Filter.

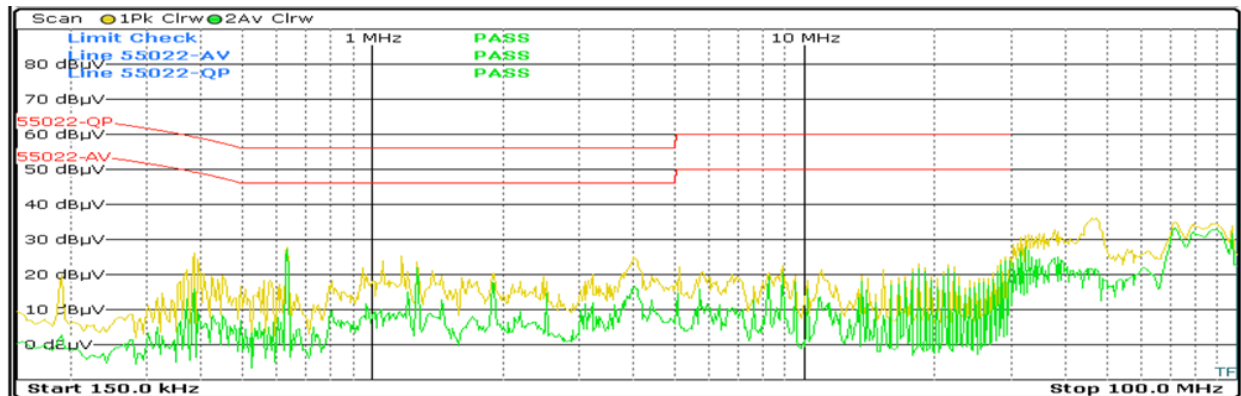


Abbildung 29: Störspannungsmessung Design (2) am **Ausgang** des Boost **mit** Filter (15 μ H / 10 μ F / Stroko 5 mH).

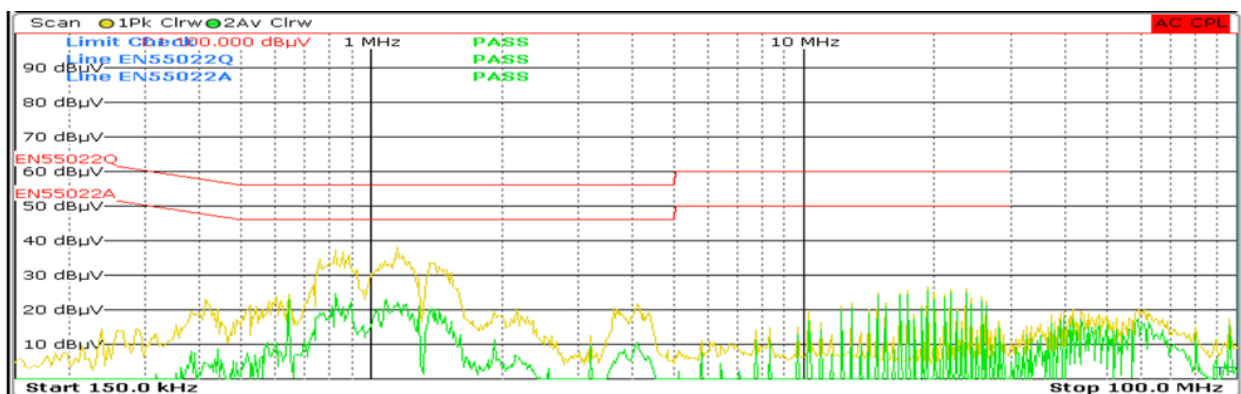
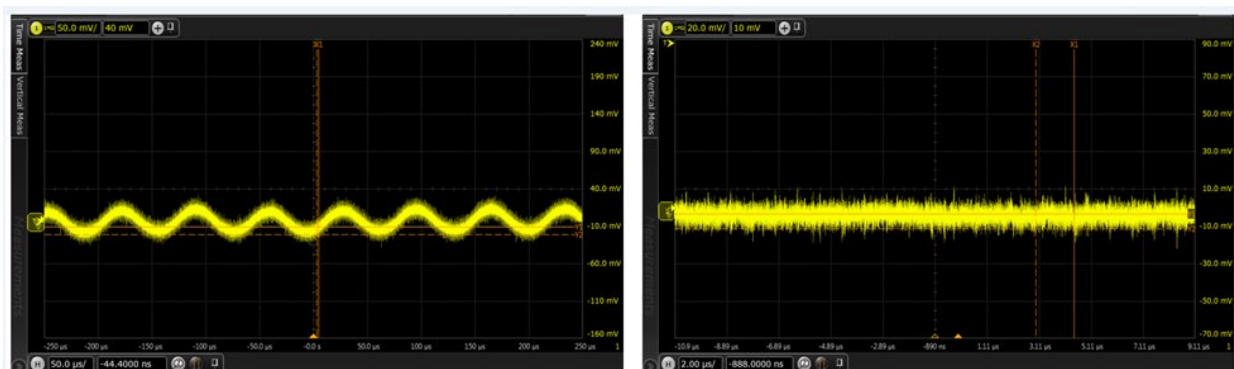


Abbildung 30: Störspannungsmessung Design (2) am **Eingang** des Boost **mit** Filter (15 μ H / 10 μ F / Stroko 5 μ H).



Ausgangsspannung (AC gekoppelt) 50 mV/Div

Eingangsspannung (AC gekoppelt) 20 mV/Div

Abbildung 31: Messung der Störungen im Zeitbereich des Designs (2) am Eingang und Ausgang des Boost **mit** Filter.

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

2.7.2 Analyse (B) der Messungen des guten Designs (2)

Mit den passenden Ein- & Ausgangsfiltern kann das gute Design (2) locker die Grenzwerte in der Störspannungsmessung für Klasse B einhalten. Über 30 MHz in der Störfeldstärke sind aufgrund des guten Layouts keine großen Herausforderungen zu erwarten. Auch im Zeitbereich kann schon erkannt werden, dass das gute Layout, zusammen mit den richtigen Bauteilen, deutlich unkritischer ist.

Messung der Störfeldstärke, gutes Design (2).

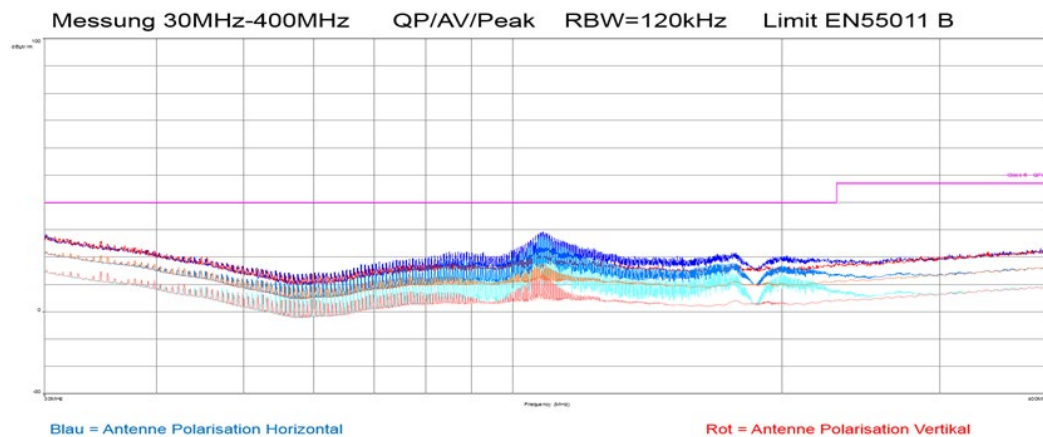


Abbildung 32: Messung des Designs (2) *mit* Entkopplungsfiltern.

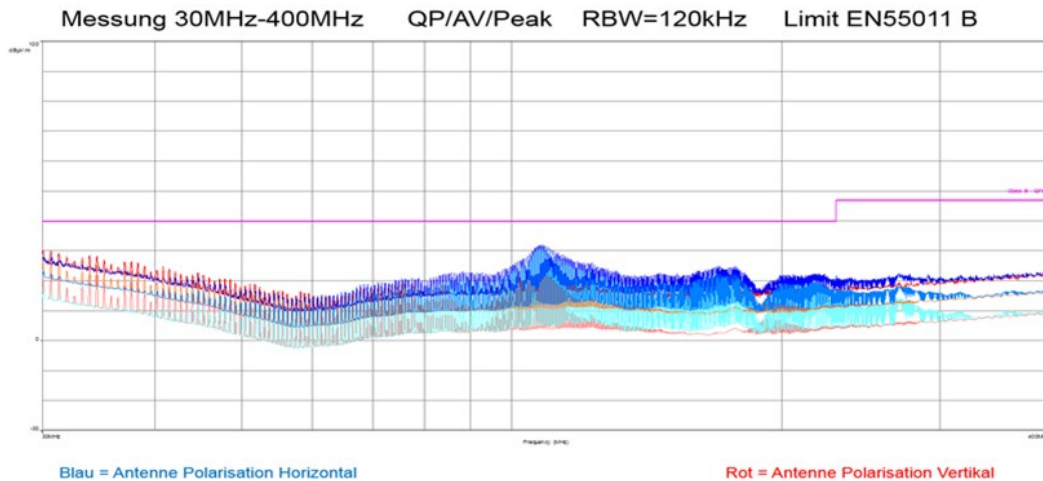


Abbildung 33: Messung des Designs (2) *ohne* Entkopplungsfilter.

2.7.3 Analyse (C) der Messungen des guten Designs (2)

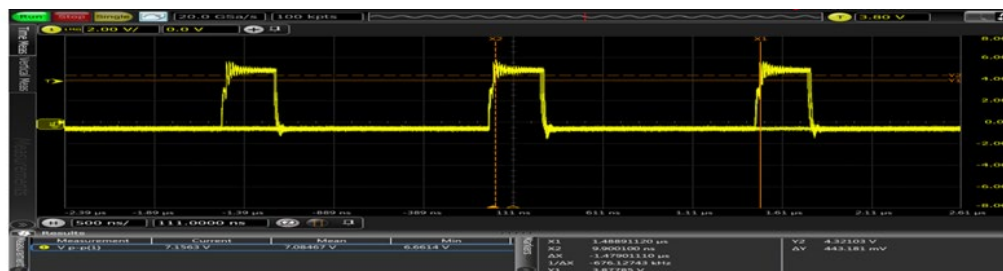
Wie bereits bei der Störspannungsmessung vermutet, werden die Pegel der EN 55011 Klasse B eingehalten. Auch wenn die ca. 20 cm Kabel mit hinzukommen, hält das gute Design aufgrund des besseren Layouts und den ausgesuchten Bauteilen die Grenzwerte ein.

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

2.8 Messungen im Zeitbereich auf den Platinen

Schlechtes Design



Gutes Design

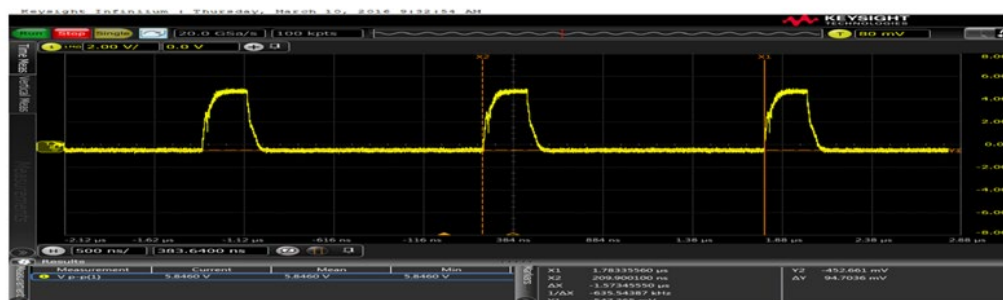
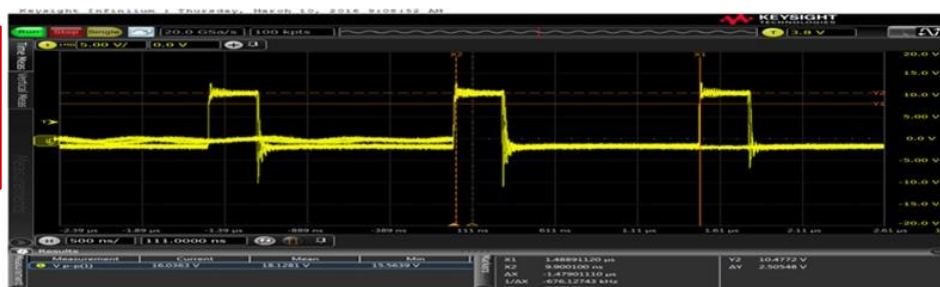


Abbildung 34: Messung der Gate-Source Spannung am MOSFET.

Beim schlechten Design sind hochfrequente Schwingungen zu beobachten. Diese werden verursacht durch einen LC-Schwingkreis, gebildet von der Gate-Kapazität in Kombination mit der Induktivität der dünnen und langen Leiterbahn. Zudem hilft der Gate-Vorwiderstand im guten Design, die steile Flanke beim Einschalten etwas zu bremsen.

Schlechtes Design



Gutes Design

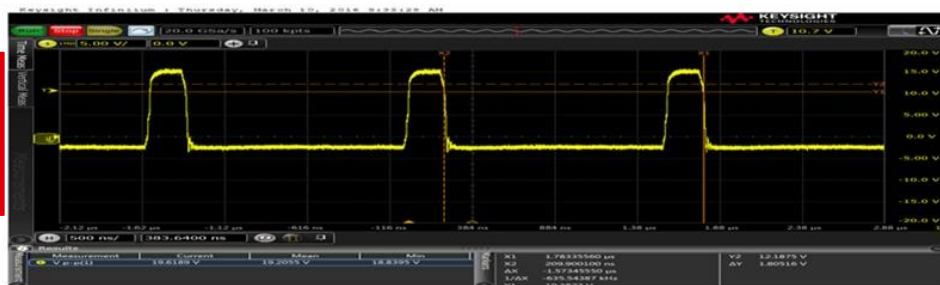


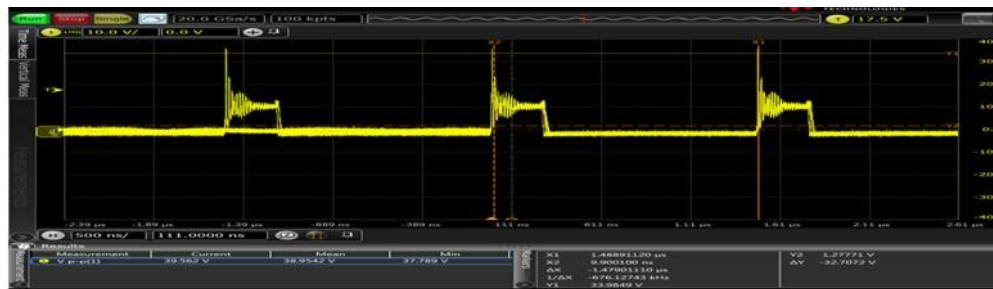
Abbildung 35: Messung der Drain-Source Spannung am MOSFET

Beim schlechten Design sind hochfrequente Schwingungen beim Ein- & Ausschalten zu beobachten. Diese werden verursacht durch einen LC-Schwingkreis, gebildet von der Drain-Source Kapazität (CDS) in Kombination mit der Induktivität der dünnen Leiterbahnen.

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

Schlechtes Design
ca. 40 V_{pp}



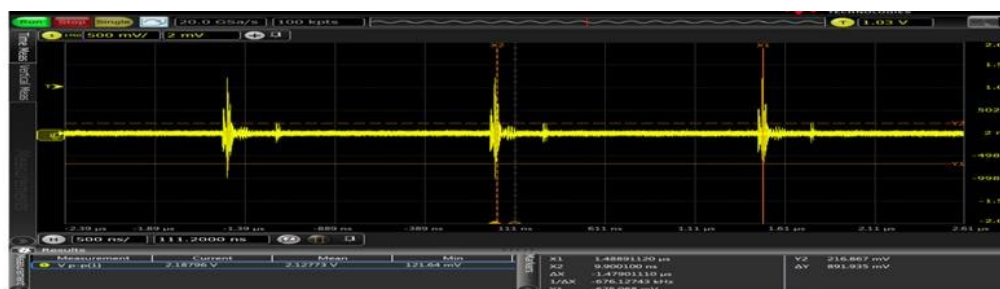
Gutes Design
ca. 19 V_{pp}



Abbildung 36: Messung der Spannung über der Schottky-Diode.

Die reverse-recovery-Kapazität der Diode verursacht ebenfalls sehr große und hochfrequente Oszillationen, welche u.U. sogar Bauteile zerstören können aufgrund der hohen Amplitude.

Schlechtes Design
ca. 2.2 V_{pp}



Gutes Design
ca. 90m V_{pp}

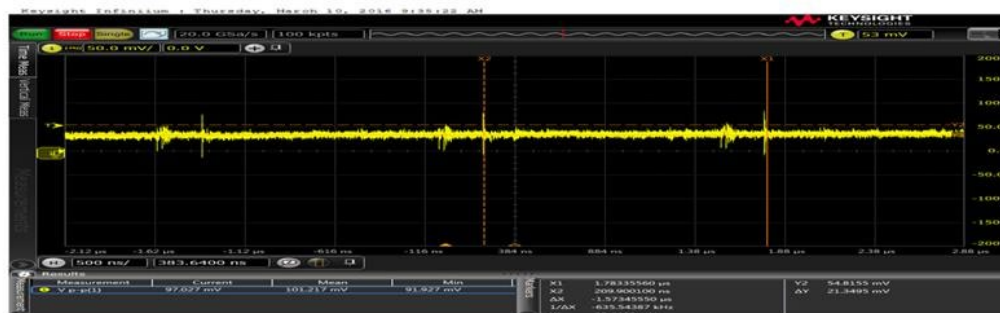


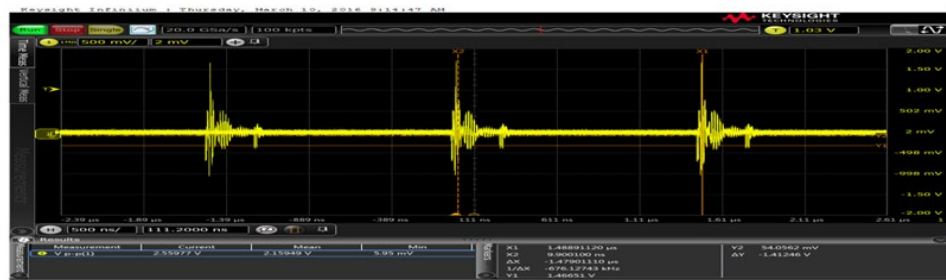
Abbildung 37: Messung der Spannung am Pin 10 (V_{IN}) des Boost IC.

Dadurch, dass der Abblockkondensator im schlechten Design ca. 3 mm entfernt vom Pin 10 sitzt, und nur mit einer dünnen Leiterbahn angebunden ist, kann der Boost IC nicht schnell genug den erforderlichen Strom bekommen. Die Induktivität der dünnen Leiterbahn wirkt wie eine Strombremse, daher entsteht an dieser auch noch eine hochfrequente Störspannung mit großer Amplitude (vgl. Abbildung 9 und Abbildung 10).

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

Schlechtes Design
ca. 2.5 V_{pp}



Gutes Design
ca. 140 mV_{pp}

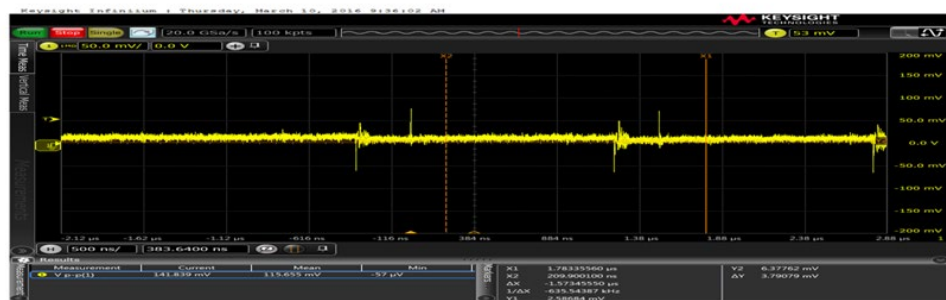


Abbildung 38: Messung der Spannung am Pin 9 (V_{CC}) des Boost IC.

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

3. ZUSAMMENFASSUNG

Anhand der gezeigten Messergebnisse im Zeitbereich als auch im Frequenzbereich lässt sich sehr schön zeigen, welchen Einfluss die Wahl der richtigen Bauelemente, deren Platzierung, kleine kritische Stromschleifen und ein niederinduktives Layout haben. Gezeigt wurde aber auch, dass ein sehr schlechtes Layout selbst mit massivem Filtereinsatz, bei der Störfeldstärke durchfällt. In einem solchen Fall ist der letzte Ausweg eine komplette Schirmung der Baugruppe inklusive Filterung der Zuleitungen.

Wer im Bereich der diskreten Schaltregler wenig Erfahrung hat, und auch im Arbeitsalltag wenig Zeit dafür investieren möchte, für den kann ein hoch integriertes Powermodul (**WE Magic³ Power Module**) eine interessante Alternative darstellen. Man kommt mit wenigen Design-Schritten und kurzer Zeit zu einem schnellen Ergebnis, welches auch in der EMV weniger kritisch ist, wenn man sich an die Vorgaben des Datenblatts hält.

4. STÜCKLISTE DER FILTER BAUELEMENTE DESIGN (2)

Index	Beschreibung	Bauform	Wert	Artikelnummer
L4/L5	WE-LQS	5 x 5 x 4 mm ³	15 µH, 2 A	744 040 541 50
L2	WE-CMBNC	XS	5 mH, 1,3 A	744 801 130 5
C12	WCAP-CSGP	1206	10 µF, 25 V, X7R	885 012 208 069
C1/C2	WCAP-PSLC	8 mm x 11,7 mm	180 µF, 16 V, 105 °C, 2000 h	875 075 355 001
L3	WE-SL5HC	9,5 x 8,3 x 5,3 mm ³	5 µH, 5 A	744 273 501
C10	WCAP-ASLL	4 mm x 5,5 mm	10 µF, 16 V, 105 °C, 2000 h	865 060 340 001

Tabelle 1: Stückliste der Filter Bauelemente Design (2)

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

A APPENDIX

A.1 Literature

- [1] ANP008: Negative input resistance of switching regulators, URL: https://www.we-online.com/catalog/media/o109021v410%20AppNotes_ANP008_NegativeInputResistanceOfSwitchingRegulators_EN.pdf
- [2] Jerrold Foutz, Input Filter Interaction With Switching-Mode Power Supplies, URL: http://www.tuhs.nl/Mirror/SwitchModePowerSupply_smpstech_com/filter00.htm
- [3] SNVA489C: Input Filter Design for Switching Power Supplies, URL: <http://www.ti.com.cn/cn/lit/an/snva489c/snva489c.pdf>
- [4] Trilogy of Magnetics, URL: https://www.we-online.com/en/components/products/TRILOGY_OF_MAGNETICS_EN?utm_source=homepage&utm_medium=pdf&utm_campaign=eisos_ANP044&utm_content=ReferenceGuideTrilogyofMagnetics_746006,744019
- [5] RHPZ analysis, URL: <http://www.ti.com/lit/an/slva274a/slva274a.pdf>

APPLICATION NOTE

ANP044 | Auswirkung von Layout, Bauelementen und Filter auf die EMV von modernen DC/DC Schaltreglern

WICHTIGER HINWEIS

Der Anwendungshinweis basiert auf unserem aktuellen Wissens- und Erfahrungsstand, dient als allgemeine Information und ist keine Zusicherung der Würth Elektronik eiSos GmbH & Co. KG zur Eignung des Produktes für Kundenanwendungen. Der Anwendungshinweis kann ohne Bekanntgabe verändert werden. Dieses Dokument und Teile hiervon dürfen nicht ohne schriftliche Genehmigung vervielfältigt oder kopiert werden. Würth Elektronik eiSos GmbH & Co. KG und seine Partner- und Tochtergesellschaften (nachfolgend gemeinsam als „WE“ genannt) sind für eine anwendungsbezogene Unterstützung jeglicher Art nicht haftbar. Kunden sind berechtigt, die Unterstützung und Produktempfehlungen von WE für eigene Anwendungen und Entwürfe zu nutzen. Die Verantwortung für die Anwendbarkeit und die Verwendung von WE-Produkten in einem bestimmten Entwurf trägt in jedem Fall ausschließlich der Kunde. Aufgrund dieser Tatsache ist es Aufgabe des Kunden, erforderlichenfalls Untersuchungen anzustellen und zu entscheiden, ob das Gerät mit den in der Produktspezifikation beschriebenen spezifischen Produktmerkmalen für die jeweilige Kundenanwendung zulässig und geeignet ist oder nicht.

Die technischen Daten sind im aktuellen Datenblatt zum Produkt angegeben. Aus diesem Grund muss der Kunde die Datenblätter verwenden und wird ausdrücklich auf die Tatsache hingewiesen, dass er dafür Sorge zu tragen hat, die Datenblätter auf Aktualität zu prüfen. Die aktuellen Datenblätter können von www.we-online.com heruntergeladen werden. Der Kunde muss produktspezifische Anmerkungen und Warnhinweise strikt beachten. WE behält sich das Recht vor, an seinen Produkten und Dienstleistungen Korrekturen, Modifikationen, Erweiterungen, Verbesserungen und sonstige Änderungen vorzunehmen. Lizenzen oder sonstige Rechte, gleich welcher Art, insbesondere an Patenten, Gebrauchsmustern, Marken, Urheber- oder sonstigen gewerblichen Schutzrechten werden

hierdurch weder eingeräumt noch ergibt sich hieraus eine entsprechende Pflicht, derartige Rechte einzuräumen. Durch Veröffentlichung von Informationen zu Produkten oder Dienstleistungen Dritter gewährt WE weder eine Lizenz zur Verwendung solcher Produkte oder Dienstleistungen noch eine Garantie oder Billigung derselben.

Die Verwendung von WE-Produkten in sicherheitskritischen oder solchen Anwendungen, bei denen aufgrund eines Produktausfalls sich schwere Personenschäden oder Todesfällen ergeben können, sind unzulässig. Des Weiteren sind WE-Produkte für den Einsatz in Bereichen wie Militärtechnik, Luft- und Raumfahrt, Nuklearsteuerung, Marine, Verkehrswesen (Steuerung von Kfz, Zügen oder Schiffen), Verkehrssignalanlagen, Katastrophenschutz, Medizintechnik, öffentlichen Informationsnetzwerken usw. weder ausgelegt noch vorgesehen. Der Kunde muss WE über die Absicht eines solchen Einsatzes vor Beginn der Planungsphase (Design-In-Phase) informieren. Bei Kundenanwendungen, die ein Höchstmaß an Sicherheit erfordern und die bei Fehlfunktionen oder Ausfall eines elektronischen Bauteils Leib und Leben gefährden können, muss der Kunde sicherstellen, dass er über das erforderliche Fachwissen zu sicherheitstechnischen und rechtlichen Auswirkungen seiner Anwendungen verfügt. Der Kunde bestätigt und erklärt sich damit einverstanden, dass er ungeachtet aller anwendungsbezogenen Informationen und Unterstützung, die ihm durch WE gewährt wird, die Gesamtverantwortung für alle rechtlichen, gesetzlichen und sicherheitsbezogenen Anforderungen im Zusammenhang mit seinen Produkten und der Verwendung von WE-Produkten in solchen sicherheitskritischen Anwendungen trägt.

Der Kunde hält WE schad- und klaglos bei allen Schadensansprüchen, die durch derartige sicherheitskritische Kundenanwendungen entstanden sind.

NÜTZLICHE LINKS



Application Notes
www.we-online.com/appnotes



REDEXPERT Design Platform
www.we-online.com/redexpert



Toolbox
www.we-online.com/toolbox



Produkt Katalog
www.we-online.com/products

KONTAKT INFORMATION



appnotes@we-online.com
Tel. +49 7942 945 - 0



Würth Elektronik eiSos GmbH & Co. KG
Max-Eyth-Str. 1 74638 Waldenburg Germany
www.we-online.com